



UNIVERSIDADE FEDERAL DE SANTA CATARINA
CENTRO TECNOLÓGICO DE JOINVILLE
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA DE SISTEMAS
ELETRÔNICOS

ROGÉRIO DA SILVA

CONVERSOR CC-CA-CA COM LINK RESSONANTE E COMUTAÇÃO ZVS

DISSERTAÇÃO DE MESTRADO – DM – PPGESE – 009

Joinville
2020

Rogério da Silva

CONVERSOR CC-CA-CA COM LINK RESSONANTE E COMUTAÇÃO ZVS

Dissertação submetida ao Programa de Pós-Graduação em Engenharia de Sistemas Eletrônicos da Universidade Federal de Santa Catarina para a obtenção do título de Mestre em Engenharia de Sistemas Eletrônicos.

Orientador: Prof. Moisés Ferber de Vieira Lessa, Dr.

Coorientador: Prof. Diego Santos Greff, Dr.

Joinville

2020

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Silva, Rogério da

Conversor CC-CA-CA com link ressonante e comutação ZVS /
Rogério da Silva ; orientador, Moisés Ferber de Vieira
Lessa, coorientador, Diego Santos Greff, 2020.

282 p.

Dissertação (mestrado) - Universidade Federal de Santa
Catarina, Campus Joinville, Programa de Pós-Graduação em
Engenharia de Sistemas Eletrônicos, Joinville, 2020.

Inclui referências.

1. Engenharia de Sistemas Eletrônicos. 2. Conversor CC
CA-CA. 3. Link ressonante. 4. Comutação ZVS. 5. Gerador
fotovoltaico (PV). I. Lessa, Moisés Ferber de Vieira. II.
Greff, Diego Santos. III. Universidade Federal de Santa
Catarina. Programa de Pós-Graduação em Engenharia de
Sistemas Eletrônicos. IV. Título.

Rogério da Silva

Conversor CC-CA-CA com Link Ressonante e Comutação ZVS

O presente trabalho em nível de Mestrado foi avaliado e aprovado por banca examinadora composta pelos seguintes membros:

Prof. Yales Rômulo de Novaes, Dr.
Instituição UDESC

Prof. Marcos Vinicius Bressan, Dr.
Instituição UDESC

Prof. Milton Evangelista de Oliveira Filho, Dr.
Instituição UFSC

Certificamos que esta é a **versão original e final** do trabalho de conclusão que foi julgado adequado para obtenção do título de Mestre em Engenharia de Sistemas Eletrônicos.

Prof. Diego Santos Greff, Dr.
Coordenador do Programa

Prof. Moisés Ferber de Vieira Lessa, Dr.
Orientador

Joinville, 17 de Abril de 2020.

Este trabalho é dedicado a minha esposa Mariane, meus filhos Caroline e Christian e a meus pais Hécio e Zita.

AGRADECIMENTOS

Agradecimento especial a Deus, pela capacidade de aprender, pela saúde, força, persistência e pelo maior presente que é minha família.

A minha esposa Mariane e a meus filhos Caroline e Christian pela compreensão, incentivo e alegrias ao longo do Mestrado em especial durante a realização da Dissertação.

Aos meus pais Hécio e Carmem, pelos valores de família, pelo incentivo e pela compreensão das ausências ao longo do Mestrado.

Aos professores Dr. Moisés Ferber de Vieira Lessa e Dr. Diego Santos Greff, pelas orientações, sugestões, confiança, dedicação, pela revisão de texto e esforços pessoais.

Agradeço ao IFSC pela confiança em conceder o afastamento, possibilitando assim a realização do Mestrado.

Aos professores da banca de qualificação e defesa de Dissertação, Dr. Marcos Vinicius Bressan, Dr. Milton Evangelista, Dr. Joselito Anastácio Heerdt, Dr. Yales Rômulo De Novaes.

Aos amigos professores do IFSC do Campus Lages que apoiaram e incentivaram a realização do Mestrado.

A todas as pessoas que torceram para o sucesso do Mestrado.

“Não desista, sistemas complexos não usuais, podem se tornar.”
(Autor, 2020)

RESUMO

Este trabalho apresenta um estudo para uma futura implementação de um micro-inversor monofásico com link de corrente alternada (c.a.), tipo “off-grid” desconectado da rede pública. Esse micro-inversor tem como propósito ser aplicado num sistema de energia renovável fotovoltaico (PV), visando uma melhor relação custo benefício comparado aos conversores tradicionais. Os conversores tradicionais utilizam link de corrente contínua (c.c.), sendo que o link c.c. é o maior responsável pelo aumento de volume do conversor, pela geração das harmônicas na corrente de saída e outros problemas que poderão ser vistos no trabalho. O aumento das harmônicas nos conversores tradicionais com link c.c. são normalmente gerados pela inviabilidade da técnica de comutação suave, comutação com tensão nula (ZVS). O micro-inversor com link c.a. proposto, visa reduzir esses problemas e possibilitar a aplicação da técnica de comutação suave (ZVS). Essa topologia contém dois conversores internos, o primeiro um conversor c.c.-c.a., responsável por carregar a energia elétrica gerada pelo módulo PV para o indutor do link c.a.. Esse conversor tem dois braços, ponte H, tipo unidirecional. O segundo conversor c.a.-c.a. é o circuito responsável por descarregar a energia do circuito indutor e capacitor (LC) do link c.a. para a carga na saída, o mesmo também é composto por dois braços do tipo H, contudo é bidirecional. Entre os dois conversores há um circuito LC, conhecido como circuito tanque, responsável em parceria com os circuitos conversores pela geração do link c.a.. Os resultados obtidos através das simulações são favoráveis, apresentaram uma eficiência próxima à 79,5% sobre um regime de operação de 100% da sua capacidade de 200 W. Quanto aos resultados obtidos com o protótipo, não chegou-se a validar a eficiência, contudo, todos os detalhes do protótipo quanto ao projeto, construção e ensaios realizados são apresentados nesse trabalho e se confirmaram desafiadores.

Palavras-chave: Link c.a.. Micro-inversor. Fotovoltaico (PV). Energia renovável. ZVS.

ABSTRACT

This paper presents a study for a future implementation of a single-phase micro-inverter with alternating current link (a.c.) type off-grid disconnected from the public network. This micro-inverter aims to be applied in a renewable energy system Photovoltaics (PV), aiming at a better cost benefit ratio compared to traditional converters. Traditional converters use the direct current link (d.c.), and the d.c. link is the largest responsible for increasing the volume of the converter, for the generation of harmonics in the output current and several other problems that can be seen at work. The increase of harmonics in traditional converters with c.c. link are usually generated by the infeasibility of the smooth switching technique, zero voltage swit (ZVS). The proposed a.c. link micro-inverter aims to reduce these problems and enable the application of the soft switching technique (ZVS). This topology contains two internal converters, the first a d.c.-a.c. converter, responsible for charging the electricity generated by the PV module to the a.c. link inductor. This converter has two arms, H-bridge, one-way type. The second a.c.-a.c. converter is the circuit responsible for unloading the energy from the inductor and capacitor circuit (LC) of the a.c. link for the load at the output, it is also composed of two H-type arms, however it is bidirectional. Between the two converters there is an LC circuit, known as tank circuit, responsible in partnership with the circuits converters for the generation of the a.c. link. The results obtained through the simulations are favorable, presented an efficiency close to 79.5% on an operating regime of 100% of its capacity of 200 W. As for the results obtained with the prototype, it was not possible to validate the efficiency, however, all the details of the prototype regarding the project, construction and tests performed are presented in this work and proved challenging.

Keywords: AC Link. Micro-inverter. Photovoltaic (PV). Renewable Energy. ZVS.

LISTA DE FIGURAS

Figura 3.1 – Efeito PV simbolizando uma célula PV.	41
Figura 3.2 – Investimento/Capacidade fontes renováveis na área elétrica em 2017.	43
Figura 3.3 – Consumo das fontes de energia pelo mundo em 2016.	44
Figura 3.4 – Capacidade instalada das fontes de energia elétrica ao final de 2017.	44
Figura 3.5 – Os cinco países que mais investiram nos segmentos das energias renováveis.	45
Figura 3.6 – Capacidade energia elétrica renovável no mundo.	46
Figura 3.7 – Capacidade/Incremento da energia PV mundial.	46
Figura 3.8 – Países que detêm maior capacidade de energia PV no mundo.	47
Figura 3.9 – Investimentos do Brasil em energias renováveis de 2007 a 2017.	48
Figura 3.10 – Tecnologias de células PV: (a) monocristalina; (b) multicristalina; (c) filme fino.	49
Figura 3.11 – Produção mundial das tecnologias PV, em percentagem, entre 1980 a 2017.	50
Figura 3.12 – Capacidade produzida nas diferentes tecnologias PV entre 2000 a 2017.	50
Figura 3.13 – Países que produziram células/módulos PV entre 2005 a 2018.	51
Figura 3.14 – Eficiência das diferentes tecnologias PV obtidos em laboratório entre 1976 a 2019.	52
Figura 3.15 – Eficiência das células e módulos das principais tecnologias PV em 2018.	53
Figura 3.16 – Características construtiva dos módulos PV.	54
Figura 3.17 – Curva I-V de um módulo PV.	55
Figura 3.18 – Circuito equivalente de uma célula PV.	57
Figura 3.19 – Comportamento da corrente x tensão com a variação da radiação.	57
Figura 3.20 – Comportamento da corrente x tensão com a variação da temperatura.	58
Figura 3.21 – Célula e módulo PV: (a) Célula PV; (b) Módulo PV; (c) Módulos PV em série e paralelo.	58
Figura 3.22 – Configuração de módulos PV: (a) Módulos PV em série; (b) Módulo PV em paralelo; (c) Módulos PV em série e paralelo.	59
Figura 3.23 – Conversor c.c.-c.a. monofásico VSI.	62
Figura 3.24 – Conversor c.c.-c.a. monofásico CSI.	62
Figura 3.25 – Conversor c.c.-c.a. monofásico meia ponte.	63
Figura 3.26 – Curva da tensão em relação a razão cíclica.	63
Figura 3.27 – Conversor c.c.-c.a. monofásico ponte completa.	64

Figura 3.28 – Formas de onda da tensão de saída do conversor c.c.-c.a. ponte completa SPWM bipolar.	65
Figura 3.29 – Conversor c.a.-c.a. monofásico.	65
Figura 3.30 – Formas de onda da tensão de entrada e PWM nas chaves.	66
Figura 3.31 – Formas de onda no conversor c.a.-c.a. com t_1, t_2, t_3 e t_4	66
Figura 3.32 – Funcionamento do conversor c.a.-c.a. no tempo t_1	67
Figura 3.33 – Funcionamento do conversor c.a.-c.a. no tempo t_2	68
Figura 3.34 – Funcionamento do conversor c.a.-c.a. no tempo t_3	69
Figura 3.35 – Funcionamento do conversor c.a.-c.a. no tempo t_4	69
Figura 3.36 – Motobomba instalada na cisterna.	70
Figura 3.37 – Placa de identificação na motobomba.	70
Figura 3.38 – Placa de identificação do motor da motobomba.	71
Figura 3.39 – Circuito equivalente do motor monofásico com capacitor permanente.	73
Figura 3.40 – Circuito equivalente do ensaio com rotor bloqueado e bobina auxiliar aberta.	74
Figura 3.41 – Circuito equivalente do ensaio de rotor bloqueado e bobina auxiliar aberta.	75
Figura 3.42 – Circuito equivalente do ensaio com rotor bloqueado e bobina principal aberta.	76
Figura 3.43 – Circuito equivalente do ensaio com motor em vazio e enrolamento auxiliar aberto.	77
Figura 4.1 – Topologia do micro-inversor proposto.	79
Figura 4.2 – Representação FSM como atuador do conversor.	81
Figura 4.3 – Formas de onda I_{Ref}, ILP, V_o	83
Figura 4.4 – Ciclo de carga e descarga do link c.a.	84
Figura 4.5 – Formas de onda de VLP, ILP num ciclo de V_{Ref}	84
Figura 4.6 – Formas de onda de VLP e ILP em t_0	85
Figura 4.7 – Formas de onda de VLP e ILP em t_1	85
Figura 4.8 – Estado 1 - Carga semi-ciclo positivo do link c.a..	86
Figura 4.9 – Formas de ondas do Estado 1 com detalhes do ZVS.	87
Figura 4.10 – Estado 2, 4, 6 e 8 - Ressonância no link c.a..	87
Figura 4.11 – Formas de ondas do Estado 2	88
Figura 4.12 – Formas de onda da tensão VLP, V_o, V_{Ref} e sinais de comando das chaves no Estado analisado.	89
Figura 4.13 – Estado 3 - Incremento da tensão do semi-ciclo positivo.	90
Figura 4.14 – Formas de onda do Estado 3.	90
Figura 4.15 – Estado 3 - Incremento da tensão do semi-ciclo negativo.	90
Figura 4.16 – Estado 3 - Decremento da tensão do semi-ciclo positivo.	91
Figura 4.17 – Estado 3 - Decremento da tensão do semi-ciclo negativo.	91

Figura 4.18 – Comportamento das formas de onda do Estado 4.	92
Figura 4.19 – Estado 5 - Carga semi-ciclo negativo do link c.a..	92
Figura 4.20 – Formas de ondas do Estado 5	93
Figura 4.21 – Comportamento das formas de onda do Estado 6.	93
Figura 4.22 – Formas de onda da tensão V_{LP} , V_o , V_{Ref} e sinais de comando das chaves no Estado analisado.	95
Figura 4.23 – Estado 7 - Incremento da tensão do semi-ciclo positivo.	95
Figura 4.24 – Formas de onda do Estado 7.	95
Figura 4.25 – Estado 7 - Incremento da tensão do semi-ciclo negativo.	96
Figura 4.26 – Estado 7 - Decremento da tensão do semi-ciclo positivo.	96
Figura 4.27 – Estado 7 - Decremento da tensão do semi-ciclo negativo.	96
Figura 4.28 – Comportamento das formas de onda do Estado 8.	97
Figura 4.29 – Capacitâncias parasitas nas chaves mosfets.	98
Figura 4.30 – Circuito equivalente de um capacitor real.	99
Figura 4.31 – Circuito equivalente de um indutor real.	100
Figura 4.32 – Valor de indutância de LLP a 10 KHz.	101
Figura 4.33 – Valor de indutância de L_{fo} a 10 KHz.	102
Figura 4.34 – Topologia do micro-inversor com as capacitâncias parasitas e as não idealidades dos capacitores e indutores do link c.a. e saída.	104
Figura 5.1 – Formas de onda de V_{LP} , ILP , IPV e I_o num ciclo.	106
Figura 5.2 – Formas de ondas VPV , V_{LP} , $V_{o_s_f}$, $IPVP$, ILP , I_{op} e I_o	107
Figura 5.3 – Formas de ondas de VPV , IPV , V_o e I_o com as capacitâncias parasitas e carga de 205,95 Ω	107
Figura 5.4 – Formas de Ondas V_{Ref} , V_o e I_o	109
Figura 5.5 – Espectro da Frequência na Tensão de Saída V_o e $V_{o_s_f}$	109
Figura 5.6 – Espectro da Frequência na Tensão de Saída V_o e $V_{o_s_f}$	110
Figura 6.1 – Instalação dos Clamps das Entradas Analógicas V_{LP} e ILP	119
Figura 7.1 – Imagem do protótipo e recursos para os ensaios.	127
Figura 7.2 – Formas de Ondas V_{LP} (CH3) e S_0 (CH4).	132
Figura 7.3 – Formas de Ondas V_{LP} (CH3) e S_0 (CH4).	133
Figura 7.4 – Formas de Ondas V_{LP} (CH3) e S_0 (CH4).	133
Figura 7.5 – Formas de Ondas V_{LP} (CH3) e S_0 (CH4).	134
Figura 7.6 – Alteração na placa de controle referente ao ganho de V_{LP}	135
Figura 7.7 – Formas de Ondas V_{LP} antes do filtro (CH3) e V_{LP} após o filtro (CH4).	135
Figura 7.8 – Formas de Ondas V_{LP} (CH3) e S_0 (CH4).	136
Figura 7.9 – Formas de ondas V_{LP} (CH3) e S_0 (CH4).	137
Figura 7.10 – Formas de onda V_{LP} (CH3) e VPV (CH4) com $IPV_{m\acute{a}x}=0,4A$	138
Figura 7.11 – Formas de onda V_{LP} (CH3) e VPV (CH4) com $IPV_{m\acute{a}x}=3 A$	138

Figura 7.12 – Formas de onda ILP (CH3) e S_0 (CH4) com $IPV_{m\acute{a}x}=0,4$ A	139
Figura 7.13 – Formas de onda ILP (CH3) e S_0 (CH4) com $IPV_{m\acute{a}x}=0,4$ A	139
Figura 7.14 – Formas de onda ILP (CH3) e S_0 (CH4) com $IPV_{m\acute{a}x}=0,4$ A	140
Figura 7.15 – Formas de onda ILP (CH3) e S_0 (CH4) com $IPV_{m\acute{a}x}=0,4$ A	141
Figura 7.16 – Tempo medio (μs) x Leitura Contınua ADC (num. Loops)	142
Figura 7.17 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $250 \mu s$	143
Figura 7.18 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $100 \mu s$	144
Figura 7.19 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $25 \mu s$	144
Figura 7.20 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $10 \mu s$	145
Figura 7.21 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $250 \mu s$	146
Figura 7.22 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $100 \mu s$	147
Figura 7.23 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $25 \mu s$	147
Figura 7.24 – Formas de onda VLP (CH3) e S_0 (CH4), na placa de potencia.	148
Figura 7.25 – Formas de onda VLP (CH3) e S_0 (CH4), na placa de controle.	148
Figura 7.26 – Formas de onda de S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_{22} , escala de tempo 5 ms.	149
Figura 7.27 – Formas de onda de S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_{22} , escala de tempo 2,5 ms.	150
Figura 7.28 – Formas de onda de S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_{22} , escala de tempo 1 ms - semiciclo positivo V_o	150
Figura 7.29 – Formas de onda de S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_{22} , escala de tempo 1 ms - semiciclo negativo V_o	151
Figura 7.30 – Formas de onda de S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_{22} , escala de tempo 1 ms - centralizado para visualizar os dois semiciclos parciais de V_o	151
Figura 7.31 – Formas de onda de S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_0 , escala de tempo $25 \mu s$ - centralizado no meio do ciclo de V_o	152
Figura 7.32 – Prototipo em teste com lampada na saıda.	153
Figura 7.33 – Forma de onda da tensao de saıda V_o gerada pelo prototipo, escala de tempo $25 \mu s$	154
Figura 7.34 – Forma de onda da tensao de saıda V_o gerada pelo prototipo, escala de tempo $5 \mu s$	154

LISTA DE TABELAS

Tabela 3.1 – Capacidade em percentual das fontes de energia elétrica do Brasil em 2019.	48
Tabela 3.2 – Dados de diferentes tipos de células PV.	56
Tabela 3.3 – Características dos módulos PV com regime STC.	60
Tabela 3.4 – Características dos módulos PV com regime NOCT.	61
Tabela 3.5 – Percentual da potência e resistência na carga.	72
Tabela 4.1 – Valores dos parâmetros C_{iss} , C_{oss} e C_{rss} do Mosfet STP38N65M5	97
Tabela 5.1 – Parâmetros do micro-inversor proposto.	105

LISTA DE ABREVIATURAS E SIGLAS

c.a.	Corrente alternada	13
PV	“Photovoltaics” - Fotovoltaico	13
c.c.	Corrente contínua	13
ZVS	“Zero Voltage Swit” - Comutação com tensão nula	13
GW	Giga Watts	33
CSP	“Concentrating Solar Power” - Energia Solar Concentrada	33
IGBT	“Insulated Gate Bipolar Transistor”	34
SiC-JFET	“Silicon Carbide Junction Field-Effect Transistors”	34
PSIM	“Power Electronics Simulation” - Simulador de Eletrônica de Potência	35
IEEE	Instituto de Engenheiros Eletricistas e Eletrônicos	35
ODS	Objetivos de Desenvolvimento Sustentável	35
IPEA	Instituto de Pesquisa Econômica Aplicada	37
IARC	“International Agency for Research on Cancer” - Agência Internaci- onal de Pesquisa sobre o Câncer	39
MW	Mega Watts	43
ONU	Organização das Nações Unidas	48
EVA	“Ethil Vinil Acetat” - Etileno Acetato de Vinil	54
UV	Ultravioleta	54
STC	“Standard Testing Conditions” - Condições de Teste Padrão	56
NOCT	“Nominal Operation Cell Temperature” - Temperatura de operação nominal da célula	60
VSI	“Voltage Source Input” - Fonte com entrada de tensão	61
CSI	“Current Source Input” - Fonte com entrada de corrente	61
SPWM	“Sinusoid Pulse Width Modulation” - Modulação por largura de pulso senoidal	64
ZCS	“Zero Current Swit.” - Comutação com corrente nula	80
FSM	“Finite-State Machines” - Máquina de estado finito	80
MPPT	“Maximum Power Point Tracker” - Rastreamento do ponto de má- xima potência	82
ANEEL	Agência nacional de energia elétrica	108
TL	Tensão de Linha	108

LISTA DE SÍMBOLOS

LC	Indutor e capacitor	13
\int	Integral	35
I_D	Corrente do Diodo	35
D_1, D_2	Diodos	35
V_c	Tensão Referência Modulação	35
R_o	Resistência na Saída do Conversor	35
V_g	Tensão de Entrada	35
Q_1, Q_2	Chave do Conversor	35
V_A, V_B	Tensão nas Chaves do Conversor	35
MI	Índice de Modulação	35
v_{Lc}	Tensão no Indutor do Conversor	35
E	Fonte de Tensão	35
Z_o	Impedância de Saída	35
P_m	Potência máxima do módulo PV	35
I_m	Corrente máxima do módulo PV	35
eV	Elétron-volt	41
P_{MPP}	Ponto de máxima potência	54
I	Corrente	54
V	Tensão	54
V_{OC}	Tensão de circuito aberto	56
I_{SC}	Corrente de curto-circuito	56
V_{MPP}	Tensão de máxima potência	56
I_{MPP}	Corrente de máxima potência	56
P_{MPP}	Potência máxima	56
FF	Fator de forma	56
I_L	Corrente foto gerada através da junção P-N do semicondutor	56
R_{SH}	Resistência do caminho da corrente de fuga	56
R_S	Perdas internas da célula	56
I_o	Corrente de saída	59
V_o	Tensão de saída	59
V_1	Tensão 1	59
V_2	Tensão 2	59
I_1	Corrente 1	59
I_2	Corrente 2	59
V_3	Tensão 3	59
V_4	Tensão 4	59
i_L	Corrente na carga	63

R	Resistência	63
V_{ca}	Tensão corrente alternada	63
V_{cc}	Tensão corrente contínua	63
$V_{ab_méd}$	Valor médio da tensão de saída	64
V_{ab_pk}	Valor de pico da tensão de saída	64
v_i	Tensão de entrada	66
L_p	Bobina principal	74
V_{in}	Tensão de entrada	75
I_{Lp}	Corrente da bobina principal	75
Z_{Lp}	Impedância da bobina principal	75
R_{Lp}	Resistência da bobina principal	75
P_{Lp}	Potência na bobina principal	75
X_{Lp}	Reatância da bobina principal	75
X	Reatância	75
L_a	Bobina auxiliar	76
P_{ba}	Potência na bobina auxiliar	76
I_{ba}	Corrente na bobina auxiliar	76
R_a	Resistência da bobina auxiliar associada ao capacitor	77
X_{nL}	Reatância do circuito	77
X_m	Reatância de magnetização	78
P_r	Perdas rotacionais	78
VPV	Tensão do módulo PV	80
VLP	Tensão do link c.a.	80
V_o	Tensão de saída	80
ILP	Corrente do Indutor do Circuito LC	80
VPV	Tensão do módulo PV	81
I_o	Corrente de saída	81
IPV	Corrente do módulo IPV	81
OFF	Comandada a interromper a condução	81
ON	Conduzindo ou comandada a conduzir	81
V_{Ref}	Tensão de Referência	82
I_{Ref}	Corrente de Referência	82
CF_o	Capacitor do filtro de saída	89
C_{iss}	“Input Capacitance” - Capacitância de entrada	97
C_{oss}	“Output Capacitance” - Capacitância de saída	97
C_{rss}	“Reverse Transfer Capacitance” - Capacitância de transferência reversa	97
C_{ds}	“Capacitance Drain Source” - Capacitância do dreno e fonte	98
C_{gs}	“Capacitance Gate Source” - Capacitância do “gate” e fonte	98

C_{gd}	“Capacitance Gate Drain” - Capacitância do “gate” e dreno	98
RI	Resistência de isolamento	99
RS	Resistência em série	99
FD	Fator de dissipação	99
XC	Reatância capacitiva	99
CP	Capacitância do Indutor	100
Q	Fator de qualidade	100
XL	Reatância Indutiva	102
CLP	Capacitor do circuito LC	105
LLP	Indutor do circuito LC	105
LFO	Indutor do Filtro de Saída	105
V_{MPP}	Tensão de máxima potência	105
CF_i	Capacitor do Filtro de Entrada	105
IPV	Corrente módulo PV	105
I_{Mrms}	Corrente eficaz do indutor LLP	112
V_{DS}	Máxima tensão dreno e fonte do mosfet	112
n	Número de bits	130
R_{Max}	Valor do range máximo	130
$IPV_{máx}$	Corrente máxima de IPV	137

SUMÁRIO

1	INTRODUÇÃO	33
1.1	OBJETIVOS	35
1.1.1	Objetivo Geral	35
1.1.2	Objetivos Específicos	35
2	PROBLEMA	37
3	REVISÃO BIBLIOGRÁFICA	39
3.1	GERADOR FOTOVOLTAICO (PV)	39
3.1.1	História	39
3.1.2	Energia Fotovoltaica	43
3.1.2.1	Investimento/Capacidade das fontes renováveis na área de geração de energia elétrica	43
3.1.2.2	Consumos das fontes de energia no mundo	43
3.1.2.3	Capacidade instalada das fontes de energia elétrica	44
3.1.2.4	Os cinco países com maiores investimentos nas fontes de energias renováveis	44
3.1.2.5	Capacidade energia elétrica renovável no mundo	45
3.1.2.6	Capacidade/Incremento da energia PV mundial	46
3.1.2.7	Países que detêm maior capacidade da energia PV no mundo	46
3.1.2.8	Investimentos do Brasil em energias renováveis	47
3.1.2.9	O Brasil e as fontes de energia elétrica	47
3.1.3	Células e módulos PV	49
3.1.3.1	Tecnologia de células PV	49
3.1.3.2	Produção mundial das tecnologias PV	49
3.1.3.3	Capacidade produzida das tecnologias PV	49
3.1.3.4	Onde estão os fabricantes das células/módulos PV?	51
3.1.3.5	Evolução da eficiência das diferentes tecnologias PV	51
3.1.3.6	Eficiência das principais tecnologias de células e módulos	53
3.1.3.7	Características construtiva dos módulos PV	53
3.1.3.8	Características elétricas dos módulos PV	54
3.1.3.9	Configurações das células e módulos PV	57
3.1.4	Comparação entre módulos PV	60
3.2	CONVERSORES	61
3.2.1	Conversor c.c.-c.a. monofásico	61
3.2.1.1	Conversor c.c.-c.a. monofásico meia ponte	62
3.2.1.2	Conversor c.c.-c.a. monofásico ponte completa	63
3.2.2	Conversor c.a.-c.a. monofásico	65
3.3	CARGAS DO MICRO-INVERSOR	69

3.3.1	Carga Resistiva	72
3.3.2	Carga Motor Monofásico com Capacitor Permanente	72
3.3.2.1	Como obter os parâmetros do motor monofásico?	73
3.3.2.2	Ensaio de rotor bloqueado	74
3.3.2.3	Ensaio com motor em vazio	77
4	TOPOLOGIA DO MICRO-INVERSOR	79
4.1	CONTROLE DO MICRO-INVERSOR	80
4.2	FUNCIONAMENTO DO MICRO-INVERSOR	83
4.2.1	Estado 1 (Energização)	86
4.2.2	Estado 2 (Ressonância parcial)	87
4.2.3	Estado 3 (Desenergização)	88
4.2.4	Estado 4 (Ressonância parcial)	91
4.2.5	Estado 5 (Energização)	91
4.2.6	Estado 6 (Ressonância parcial)	93
4.2.7	Estado 7 (Desenergização)	94
4.2.8	Estado 8 (Ressonância parcial)	96
4.3	TOPOLOGIA DO MICRO-INVERSOR COM AS CAPACITÂNCIAS PARASITAS	97
4.3.1	Identificando as Capacitâncias Parasitas dos Mosfets e não idealidades dos indutores e capacitores	97
4.3.2	Não idealidades dos capacitores e indutores do link c.a. e da saída	98
4.3.3	Topologia com as não idealidades	103
5	RESULTADOS NUMÉRICOS	105
6	PROTÓTIPO	111
6.1	PROJETO	111
6.1.1	Parâmetros iniciais	111
6.1.2	Definição dos Mosfets	112
6.1.3	Definição dos Diodos Ultra-rápidos	113
6.1.4	Dimensionando os indutores LLP e Lfo	114
6.1.5	Dimensionando o Dissipador de Potência	116
6.1.6	Definição dos Sensores de Tensão e Corrente	116
6.1.7	Definição do DSP	121
6.1.8	Projeto Eletrônico	122
6.1.9	Lista dos Materiais	123
6.2	CONSTRUÇÃO DO PROTÓTIPO	123
7	RESULTADOS EXPERIMENTAIS	127
8	CONCLUSÃO	155
9	PERSPECTIVAS	157
	REFERÊNCIAS	159

APÊNDICE A – CRONOGRAMA	163
APÊNDICE B – DADOS E CÁLCULOS PARA O PROJETO DO PROTÓTIPO DO MICRO-INVERSOR	165
APÊNDICE C – CÓDIGO C UTILIZADO NA SIMULAÇÃO DO PSIM	185
APÊNDICE D – ESQUEMAS ELETRÔNICOS E LAYOUTS DAS PCB’S DO PROTÓTIPO	191
APÊNDICE E – LISTAS DOS MATERIAIS PARA FABRICAÇÃO DO PROTÓ- TIPO	199
APÊNDICE F – FOTOS DO PROTÓTIPO	205
APÊNDICE G – CÓDIGO C UTILIZADO NO PROTÓTIPO COM O KIT DSP F28069M	229
ANEXO A – DATASHEET MOSFET STP38N65M5	239
ANEXO B – DATASHEET CAPACITORES POLIÉSTER DE FILME	245
ANEXO C – DATASHEET DIODO STTH3010PI	247
ANEXO D – DATASHEET NÚCLEOS DE FERRITE E CARRETEL	251
ANEXO E – DATASHEET DISSIPADOR DE POTÊNCIA	255
ANEXO F – DATASHEET TRANSDUTORES DE TENSÃO E CORRENTE	259
ANEXO G – DSP UTILIZADO NO PROTÓTIPO	273
ANEXO H – DATASHEET REGULADORES DE TENSÃO FAMÍLIA 78	281

1 INTRODUÇÃO

A proposta da pesquisa está voltada a importância das fontes de energias renováveis para a sociedade/humanidade. Pois, as fontes de energias não renováveis ou convencionais são esgotáveis, ou seja, as reservas dessas fontes de energias são formadas lentamente em comparação ao ritmo de consumo, como: carvão, gás natural, petróleo e urânio. Quanto as fontes de energia renováveis, ou modernas, são consideradas inesgotáveis, pois se renovam continuamente na natureza, sem um limite.

Essa questão é tema anual de uma comunidade conhecida mundialmente como REN21, que envolve mais de 900 peritos de áreas diversas, entre elas estão os acadêmicos e a ciência (REN21, 2018).

As fontes de energia não renováveis, como os combustíveis fósseis e outras são limitadas e poluentes.

Ao final de 2017, o Brasil aumentou sua capacidade de geração de energia fotovoltaica em 0,9 GW, chegando a uma capacidade de geração de energia fotovoltaica acumulada de 1,1 GW, isso corresponde a 1% da capacidade de geração global (REN21, 2018).

A capacidade das fontes de energia renováveis global chegaram a 2,195 GW ao final de 2017, capaz de atender a demanda de 26,5% da energia elétrica global. Sendo que 16,4% são de hidroelétricas, 5,6% são de energia eólica, 2,2% de energia biomassa, 1,9% de energia PV e 0,4% energia oceânica, energia solar concentrada (CSP) e geotermal (REN21, 2018).

Os investimentos quanto as fontes de energias renováveis no mundo foram de 280 bilhões USD em 2017, onde, 160,8 bilhões USD foram destinados a energia solar, 107 bilhões USD foi a energia eólica e 12,2 bilhões USD as demais fontes de energias renováveis.

Comparando os investimentos de 2017 com 2016 (REN21, 2018), é possível constatar que houve um acréscimo de 18% quanto aos investimentos nas fontes de energias "PV", enquanto nas fontes de energias eólicas apresentaram uma queda de 12%, todas as demais fontes de energias renováveis também apresentaram queda quanto aos investimentos.

As fontes de energias renováveis requerem contínuas pesquisas, um exemplo é a necessidade da aplicação de métodos mais eficientes nas simulações desses sistemas, como ao utilizado na obtenção do valor da tensão do link c.c. (ALTHOF; FERBER, 2017) num sistema de energia renovável eólico. Manteve-se próximo os limites de incertezas, contudo, com uma redução de tempo de simulação superior a cento e sessenta vezes.

Tendo em vista à importância das fontes de energias renováveis para o mundo, mais o interesse do autor pela utilização das mesmas, esse trabalho apresenta o estudo de um conversor estático não muito usual.

O conversor c.c.-c.a.-c.a. proposto (AMIRABADI; TOLIYAT; ALEXANDER, 2013; AMIRABADI et al., 2014) traz uma topologia bastante arrojada, comparado as topologias convencionais do mercado. Elimina o link c.c., responsável pelo buffer de energia intermediário, responsável por grande parte da redução da vida útil dos conversores, onerando a fabricação e manutenção. Assim como, reduz o tamanho dos capacitores e por consequência o volume do conversor.

Um benefício ao substituir o link c.c. pelo link c.a. é a possibilidade de comutação ZVS e por consequência à redução de geração das harmônicas.

Com base na topologia do conversor com link c.a. (AMIRABADI; TOLIYAT; ALEXANDER, 2013; AMIRABADI et al., 2014), o estudo almeja vários benefícios, entre eles, o tamanho, a redução de harmônicos na rede, aumento da vida útil do conversor e redução no custo de fabricação e manutenção.

Como desvantagem da topologia do estudo, pode-se destacar a maior complexidade de implementação do controle.

Um componente importante nos conversores estáticos em geral são as chaves semicondutores, pois são responsáveis por grande parte das perdas de eficiência.

Conforme (DE DONCKER et al., 2010), numa outra topologia de conversor, as eficiências máximas das tecnologias apontam que o mosfet chega à 98,8% e o “Insulated Gate Bipolar Transistor” (IGBT) à 97,2% sobre uma condição de 350Vc.c., lembra ainda, que essa performance se dá na melhor condição que é um sistema trifásico, pois, se mantém um fluxo de energia contínuo no link c.c. para a rede. Ao aumentar o nível de tensão c.c. essa eficiência cai, assim como, a eficiência alcança seu ponto máximo de eficiência próximo a 50% da potência.

Com base em (DE DONCKER et al., 2010), sugere-se a substituição dos atuais IGBT's utilizados nos conversores eletrônicos PV pelos semicondutores “Silicon Carbide Junction Field-Effect Transistors” (SiC-JFET), assim como, relata sobre a construção de um inversor PV que já utiliza essa tecnologia, com uma eficiência máxima de 99%.

Esse trabalho está organizado da seguinte forma: ainda no capítulo I são apresentados os objetivos do trabalho, no capítulo II apresenta-se a contextualização do problema, no capítulo III é apresentado uma revisão bibliográfica do gerador fotovoltaico, dos conversores utilizados na topologia do estudo e sobre as cargas do micro-inversor, no capítulo IV apresenta-se a topologia e o funcionamento do micro-inversor, no capítulo V são apresentados os resultados numéricos obtidos, no capítulo VI são apresentados os detalhes de projeto e construção do protótipo, no capítulo VII são apresentados os resultados experimentais com o protótipo, no capítulo VIII é apresen-

tado a conclusão do trabalho e no capítulo IX apresenta-se as perspectivas para o futuro.

1.1 OBJETIVOS

Este trabalho visa estudar, projetar e aplicar um conversor monofásico tipo “off-grid” em sistemas de energias renováveis PV. Visando uma redução dos problemas identificados nos conversores convencionais (AMIRABADI; TOLIYAT; ALEXANDER, 2013; AMIRABADI et al., 2014).

1.1.1 Objetivo Geral

Quanto a abrangência deste trabalho, tem-se como objetivo, a busca por uma maior viabilidade das aplicações de sistemas fotovoltaicos, através do estudo, projeto e aplicação de um micro-inversor com link c.a. monofásico tipo “off-grid”. Proposta não convencional para esses tipos de aplicações, usualmente são utilizados inversores com link c.c..

Esse micro-inversor será responsável por fornecer a energia de forma autônoma e isolada da rede de distribuição de energia elétrica, para uma motobomba de uma cisterna residencial.

Esta cisterna é responsável por guardar a água de chuva que vem dos telhados, com propósito de utilização futura.

Sua aplicação tem como objetivo minimizar o impacto no meio ambiente, ou seja, visa que a residência seja parcialmente sustentável e ecológica.

A motobomba por sua vez, leva a água da chuva da cisterna para uma caixa de água sobre a casa, para que seja consumida nos vasos sanitários, lavação de pisos/carros ou para molhar o jardim.

Atualmente, a motobomba é alimentada pela rede de distribuição de energia elétrica, ou seja, após implementação do sistema de energia renovável PV, permitirá com que esse sistema seja totalmente autônomo e independente das redes públicas e 100% de energia renovável na forma elétrica e hidráulica quanto a parte mencionada.

1.1.2 Objetivos Específicos

Como objetivo específico, é necessário estudar de forma aprofundada a técnica do micro-inversor monofásico com link c.a. (AMIRABADI; TOLIYAT; ALEXANDER, 2013; AMIRABADI et al., 2014; DOUSOKY; ABU-RUB, 2014).

Realizar simulações com a topologia do estudo através da ferramenta de simulação da eletrônica de potência (PSIM).

Projetar, construir e realizar os ensaios com o protótipo e carga resistiva, analisando as principais formas de ondas quanto a entrada, link c.a. e saída.

2 PROBLEMA

Nos dias atuais, a energia elétrica ainda é um luxo, para parte da população humana, parece estranho aos olhos de quem não vive o problema, entretanto, é um fato. Existem 1,06 bilhões de pessoas (próximo a 14% da população mundial) que não dispõem de energia elétrica (REN21, 2018).

Isso ocorre principalmente, nas populações de menor poder aquisitivo.

A Índia tem cerca de 48% da população sem acesso à energia elétrica, entretanto, reconhece-se que o país tem realizado grandes avanços para reduzir esse fato. Porém, algumas regiões estão ocorrendo de forma lenta.

A Ásia tem sido um exemplo positivo quanto a população com acesso à energia elétrica, reduzindo de 1 bilhão de habitantes aproximadamente em 2000, para menos de 440 milhões em 2016. Esse salto se deu principalmente pelos países China, Bangladesh, Indonésia e Índia (REN21, 2018).

Muitas vezes, existem dificuldades que inviabilizam aos governos garantirem a população acesso à energia elétrica pública, como exemplo, as populações nas áreas rurais ou remotas.

Conforme o Instituto de Pesquisa Econômica Aplicada (IPEA, 2019), o Brasil oferece acesso a energia elétrica a 99,8% da população, dados de 2017. Tendo em vista que, a grande massa populacional do Brasil tem acesso a energia elétrica, o governo demonstra muitas vezes não ter essa preocupação. Pois, acesso a energia elétrica é também possibilitar preços baixos, faz parte do compromisso (REN21, 2018). Isso, não tem sido demonstrado a população brasileira, com base na recente pesquisa(MILENIUM, 2019), o Brasil é o país com a tarifa média mais cara de energia elétrica para as indústrias, comparado aos países da América do Sul e entre os países que formam o BRIC.

Em busca da redução das despesas, a população muitas vezes tem buscado alternativas por conta própria, como a instalação de fontes de energias renováveis PV, com pouco incentivo por parte do governo. Outras vezes, fazendo ligações clandestinas.

Um fato que confirma a importância das pesquisas voltados a esse área é a preocupação das maiores potências mundiais quanto a necessidade de migração das fontes de energias não renováveis pelas renováveis (REN21, 2018).

Dada a importância do tema à humanidade, pois tem como principal objetivo a sustentabilidade, reduzindo o impacto a nível de poluição e almejando fontes de energias hoje consideradas ilimitadas. Ou seja, o governo que trabalha em prol dessa migração está beneficiando a sua população. Isso pode ser feito por meio de incentivo as pesquisas da área, assim como, através de incentivo a população e as indústrias por meio de investimentos voltados ao custeio nas implementações dos sistemas de

energias renováveis PV.

Sobre os 0,2% da população do Brasil que não tem acesso a energia elétrica, se dá na grande maioria pela população que mora em áreas de difícil acesso, como as áreas rurais ou remotas. Voltados a esse público e a outros que buscam ter um fornecimento de energia por fontes independentes “off-grid”, é interessante a aplicação dos sistemas de energias renováveis PV “off-grid”. Contudo, o preço de implantação de um sistema de energia renovável PV ainda é um desafio. Atualmente são implantados por uma pequena parte da população que detêm melhores condições financeiras.

Em virtude disso, os pesquisadores têm buscado de forma contínua, o aumento da eficiência, a redução do tamanho, o aumento da vida útil, a redução das manutenções e por consequência a redução dos custos dos sistemas de energia renováveis PV. Viabilizando-os ainda mais e tornando-os mais competitivos.

Dentro do sistema de energia renovável PV há duas grandes áreas de pesquisas, uma voltada aos módulos PV e uma segunda aos inversores, que são responsáveis por fazer a interface entre a energia elétrica gerado pelo módulo PV e a rede de energia elétrica a ser utilizada pela população, que pode ser “off-grid” e “on-grid” (conectado à rede pública).

A respeito dos inversores que é o objetivo específico deste estudo, existem inversores com problemas nas diferentes áreas mencionadas anteriormente, como: excesso de volume, tempo de vida curto, alto índice de manutenção, elevado nível de harmônicas, baixa eficiência, elevado custo de fabricação (AMIRABADI; TOLIYAT; ALEXANDER, 2013; AMIRABADI et al., 2014).

3 REVISÃO BIBLIOGRÁFICA

Este capítulo apresenta uma revisão bibliográfica dos elementos que fazem parte do sistema de energia fotovoltaico em estudo, do gerador fotovoltaico, dos conversores c.c.-c.a. e c.a.-c.a. que fazem parte da topologia do estudo e os tipos de cargas utilizadas para o dimensionamento, simulações e ensaios.

3.1 GERADOR FOTOVOLTAICO (PV)

O gerador fotovoltaico é o principal componente dentro de um sistema de energia renovável PV, trata-se do componente físico responsável por converter a energia solar em elétrica.

Segundo (ECYCLE, 2019), algumas desvantagens que não são usualmente mencionadas e requerem uma atenção especial são: o impacto socioambiental nos processos produtivos dos módulos PV, causado pela necessidade do silício na fabricação; a necessidade de mineração, trazendo impacto direto no solo, águas subterrâneas; a necessidade de atenção aos trabalhadores para evitar acidentes e doenças ocupacionais. Pesquisas da agência internacional do câncer (IARC) apontam que a sílica cristalina é cancerígena ao ser inalada cronicamente; o descarte adequado dos módulos PV, pois apresentam sinais de toxicidade e o baixo nível de reciclagem dos módulos PV.

Segundo (BLUESOL, 2019), a geração de energia solar é a fonte de energia que apresenta os menores impactos ambientais. Contudo, analisando com o foco nas desvantagens, fora os impactos apontados anteriormente, são apontados como problema, a ocupação de terra pelas grandes usinas, muitas vezes, ocupando vários hectares de terra. Nesses casos, alguns dos impactos apontados é a possibilidade de prejudicar o ciclo do desenvolvimento da fauna e flora, intensificando os processos erosivos e de assoreamento, risco de acidente com animais e outras possibilidades. Esses impactos são nulos em pequenas gerações, como residenciais e outros.

3.1.1 História

Essa seção apresenta uma evolução histórica a respeito da energia solar, tendo em vista a importância para a humanidade.

Segundo (BURTON, 2016), o sol era utilizado para o conforto dos Romanos, reconhecido como, casa de banho na cidade Zippori, hoje Israel. A energia solar entrava pela janela, construída no sentido Sul, visando o aquecimento da água. O fato teve grande relevância histórica, tal que, no século VI, nas construções particulares levou-se em conta a necessidade da chamada, sala do sol. Assim como, nas construções públicas, onde decretou-se na época, o chamado “direito ao sol”, com objetivo de

garantir acesso a luz solar para todos.

No século XIX descobriu a possibilidade da geração da energia elétrica através da energia solar. Mais precisamente, em 1839, o físico francês Edmond Becquerel, descobriu o fenômeno, efeito fotovoltaico, através da inserção de um eletrodo numa solução condutora e expondo-os a luz solar. A partir daí, compreendeu-se que esse fenômeno ocorre sempre que a energia do fóton encontra o material semicondutor, transferindo-a numa forma de uma energia elétrica por intermédio do átomo desse material.

Os materiais, silício ou platina geram essa energia elétrica, transferindo através dos eletrodos, logo, conduzir a corrente elétrica para a carga. Mesmo que Becquerel não entendesse todo o princípio de funcionamento na época, ajudou quanto ao conhecimento dos princípios subjacentes, após evolução, possibilitando uma maior aplicação desses efeitos.

Em 1861, o matemático francês Auguste Mouchet com seu assistente Abel Pifre fabricaram o primeiro motor movido a energia solar, posteriormente, utilizaram em uma série de aplicações. Após alguns anos, W. G. Adams e R. E. Day observaram um efeito semelhante sobre o Selênio solidificado, que originou um artigo influente, no "Proceedings of the Royal Society" possibilitando a uma série de novas tecnologias.

Em 1880 foram feitas as primeiras células PV e as mesmas alcançaram uma eficiência entre 1% à 2%. Essa conversão foi aprimorada e o efeito fotovoltaico foi popularizado pelo cientista alemão Heinrich Hertz em 1887. Com base nas descobertas de Hertz, em 1891 viabilizou-se o primeiro aquecedor solar, patenteado na época. Entre 1888 a 1897, várias patentes foram feitas sobre célula solar PV e foram concedidas aos químicos, físicos e engenheiros eletricitas Russos e Americanos.

As células PV eram fabricadas com o mais puro silício cristalino, medido pelo medidor Czochralski, em homenagem ao cientista polaco Jan Czochralski, que ajudou a desenvolver as células PV, essa descoberta ocorreu durante a investigação da cristalização.

Em 1905, Albert Einstein publicou um artigo sobre o efeito PV numa forma quântica. Devido a sua outra grande descoberta, a teoria da relatividade, o artigo do efeito PV chamou ainda mais a atenção. Em 1921, Einstein é homenageado pelo trabalho do efeito PV.

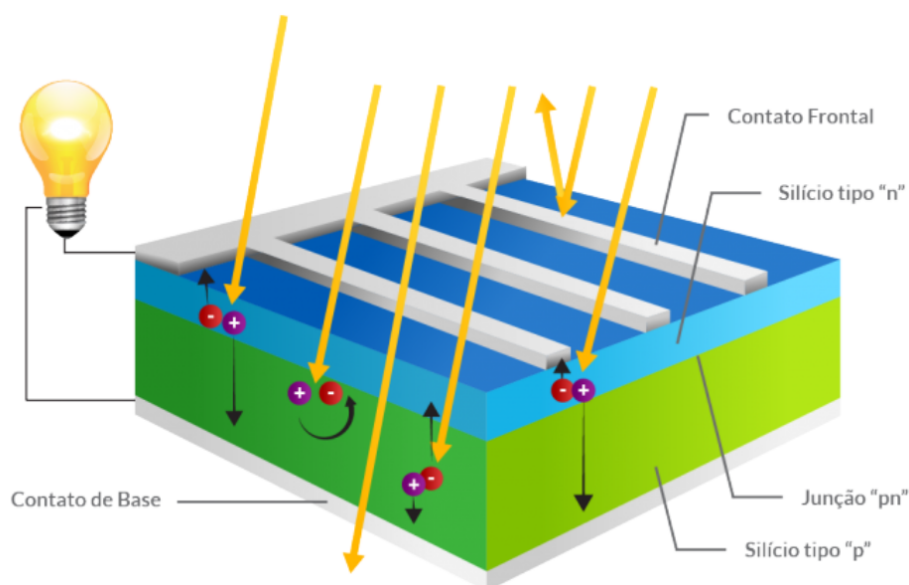
Segundo (FONTES, 2019), simplificando o efeito fotovoltaico, o mesmo pode ser compreendido, como sendo o meio pelo qual gera-se uma tensão elétrica num material semicondutor, quando exposto a luz visível. Para uma maior propriedade sobre o efeito PV, é necessário um conhecimento aprofundado sobre banda de valência, banda proibida(gap) e banda de condução.

Para os semicondutores, admite-se como sendo materiais que dispõem de três bandas de energia, a banda de valência conhecida por estar cheia de elétrons, a banda

de condução conhecida como vazia ou com poucos elétrons e o gap, banda que separa as duas bandas mencionadas anteriormente. Para o silício o gap é de 1 elétron-volt (eV).

Segundo (FONTES, 2019), a tensão no semiconductor ocorre quando a banda de valência recebe energia do fóton, oferecida pela luz visível ou solar, vencendo o gap e passando para a banda de condução. Para que essa passagem ocorra é necessária uma incidência da energia fornecida pela luz solar maior ou igual a energia da barreira do gap, definida como sendo a diferença da mínima da banda de condução, com a máxima da banda de valência. Portanto, o elétron precisa de energia para vencer a barreira. A Figura 3.1 apresenta o efeito PV simbolizando uma célula PV.

Figura 3.1 – Efeito PV simbolizando uma célula PV.



Fonte: (FONTES, 2019).

Na segunda e terceira década do século XX encontrou-se duas grandes barreiras, vivenciadas atualmente, o meio político e econômico. Essas dificuldades detêm um grande salto quanto a utilização das fontes de energia solar, assim como, se demonstram desfavoráveis a aplicação em massa das mesmas.

Segundo (BURTON, 2016), em 1930 as indústrias de aquecedores solar praticamente pararam nos Estados Unidos, devido a uma grande reserva de gás natural na Califórnia. O impacto sobre as indústrias que estavam com foco na energia solar, William Bailey, envolvido na comercialização dos aquecedores solar, teve que adequar seu projeto, calefator de água, com controle termostático a gás. Comercializando-o como marketing na época.

Após a segunda guerra mundial, com queda do custo da energia elétrica, com a guerra comercial da indústria de gás oferecendo ainda mais os aquecedores a gás, reduziu-se drasticamente a popularidade dos aquecedores de água solar. Entretanto, as inovações voltadas a energia solar não pararam por ali. Visando torná-las mais

viáveis economicamente e competitividade, nos dias atuais os aquecedores solares são amplamente utilizados em todo o mundo.

O laboratório de Bell em New Jersey nos Estados Unidos desenvolvem grandes aplicações voltadas a energia solar, de aquecimento a outros tipos de aplicações, como as células solares para atividades no espaço. O pesquisador do laboratório Bell, Russell Shoemaker Ohl, ao manusear amostras de silício, acabou criando de forma involuntária a junção P-N. Patenteou a célula solar com 1% de eficiência ainda em 1954. Um grupo de cientistas do laboratório Bell, formado por Daryl Chapin, Gerald Pearson e Calvin Fuller apresentaram o primeiro experimento prático da célula solar. Foi feito de silício, em seguida, esse material se tornaria o primeiro chip de um computador.

Inicialmente os painéis PV tinham uma eficiência de 4%, chegando posteriormente a 11%. Esses painéis foram apresentados na “National Academy of Science Meeting”. O jornal “The New York Times” previa que as células PV armazenariam a energia ilimitada do sol “limitless energy of the sun”. Em virtude do crescente desenvolvimento nos diversos segmentos, como: na eletrônica de potência, nas redes de energia inteligentes, no controle dos sistemas de energia distribuídos, na automação e assim por diante.

No ano de 1970, Elio Burman desenvolveu as células PV com menor custo. Em 1973 houve embargo ao petróleo auxiliando as indústrias quanto ao crescimento do seguimento solar. Nessa época, o departamento de energia dos Estados Unidos, fundou o programa federal da utilização PV, oportunizando a instalação e teste de mais de três mil sistemas PV. Teve grande importância, tendo em vista que a energia fornecida pelo sistema PV é uma fonte de energia intermitente, necessitando inovação tecnológica para integração com a rede de energia e cooperação das concessionárias de energia, questão apoiada pelo programa.

As células PV foram utilizadas em várias aplicações, entretanto, chegaram comercialmente ao final do século XX. Por volta de 1980 passaram a comercializar e desenvolver as primeiras plantas CSP, foram instalados nos estados mais ensolarados dos Estados Unidos, assim como, em outras localidades do mundo, África, Europa, México e outros.

Havia três quesitos obrigatórios para viabilizar as instalações dessas unidades de geração de energia solar: área de terra apropriada, linhas de transmissão de energia e um financiamento constante.

Com o desenvolvimento tecnológico e político há um estímulo crescente da utilização da energia solar no mundo, fazendo com que os custos da energia solar continuem a cair com o crescimento da economia, sendo cada vez mais utilizada de forma integrada a rede elétrica. Uma das principais características da fonte de energia solar, visa a sustentabilidade de energia ao longo dos tempos, tem se demonstrado ser uma das energias mais sustentáveis.

3.1.2 Energia Fotovoltaica









A energia fotovoltaica está entre as fontes de energias renováveis mais bem vistas no mundo atualmente, esse fato leva em consideração os estudos apresentados nesse capítulo.

3.1.2.1 Investimento/Capacidade das fontes renováveis na área de geração de energia elétrica

A Figura 3.2 apresenta os investimentos das diferentes fontes de geração de energia elétrica utilizando de energia renováveis. Assim como, a capacidade da produção elétrica pelas diferentes fontes de energias renováveis ao final de 2017, comparado a 2016.

O valor dos investimentos não contemplam os investimentos de uma Hidroelétrica com capacidade de 50 MW, ao ser incluso chega há 310 bilhões USD em 2017 (REN21, 2018). Quanto aos investimentos de 279 bilhões USD em 2017. Sendo que 160,8 bilhões USD foram destinados a energia PV, em segundo lugar com 107 bilhões USD foi para a energia eólica e a diferença foi para as outras fontes de energia renováveis (REN21, 2018).

Figura 3.2 – Investimento/Capacidade fontes renováveis na área elétrica em 2017.

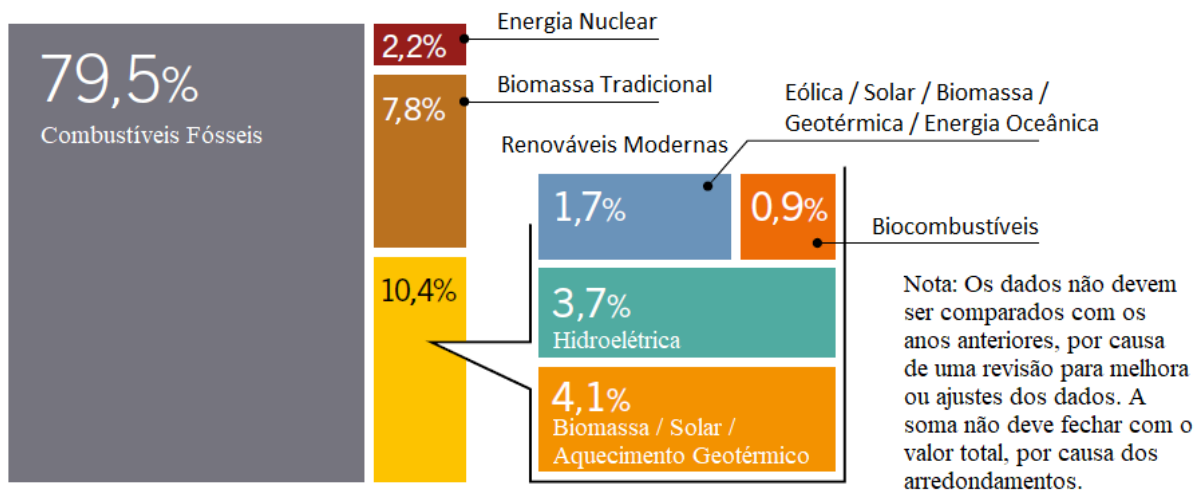
		2016	2017
INVESTIMENTOS			
Novo investimento (anual) em energias e combustíveis renováveis	bilhões USD	274	279,8
ENERGIAS			
Capacidade de energia renovável (incluindo hidroelétricas)	GW	2.017	2.195
Capacidade de energia renovável (não incluindo hidroelétricas)	GW	922	1.081
 Capacidade Hidroelétrica	GW	1.095	1.114
 Capacidade Bioenergia	GW	114	122
 Geração Bioenergia (anual)	TWh	501	555
 Capacidade de Energia Geotérmica	GW	12,1	12,8
 Capacidade de Energia Solar PV	GW	303	402
 Capacidade de Energia Solar Térmica Concentrada (CSP)	GW	4,8	4,9
 Capacidade de Energia Eólica	GW	487	539
 Capacidade de Energia Oceânica	GW	0,5	0,5

Fonte: (REN21, 2018) (Adaptada pelo Autor).

3.1.2.2 Consumos das fontes de energia no mundo

Os consumos das diferentes fontes de energia no mundo são apresentados através da Figura 3.3, com base nessa informação, se tem uma boa visão quanto ao desafio e potencial de migração dos tipos de energias não renováveis para as energias renováveis, assim como, a necessidade dos investimentos voltados a essa área.

Figura 3.3 – Consumo das fontes de energia pelo mundo em 2016.

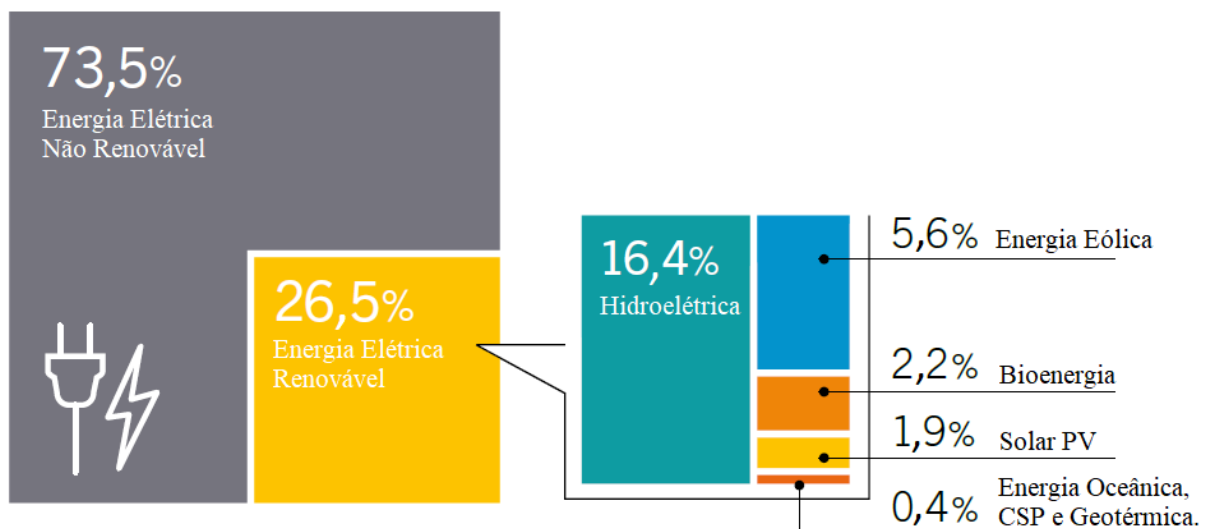


Fonte: (REN21, 2018) (Adaptada pelo Autor).

3.1.2.3 Capacidade instalada das fontes de energia elétrica

A Figura 3.4 apresenta a capacidade instalada dos diferentes tipos de fontes geradoras de energia elétrica das não renováveis às renováveis ao final de 2017. Com base nessa informação, é possível ter uma ideia de como se encontra a capacidade das fontes de geração de energia elétrica e o seu potencial.

Figura 3.4 – Capacidade instalada das fontes de energia elétrica ao final de 2017.



Fonte: (REN21, 2018) (Adaptada pelo Autor).

3.1.2.4 Os cinco países com maiores investimentos nas fontes de energias renováveis

Através da Figura 3.5 apresenta-se os cinco países que mais investiram nos diferentes segmentos das fontes de energias renováveis (REN21, 2018).

Figura 3.5 – Os cinco países que mais investiram nos segmentos das energias renováveis.

	1	2	3	4	5
Investimentos nas energias elétrica e combustível renováveis (Não incluso hidroelétricas maiores de 50MW).	China	Estados Unidos	Japão	Índia	Alemanha
Investimentos nas energias elétrica e combustíveis renováveis / unid. PIB.	Ilhas Marshall	Ruanda	Ilhas Salomão	Guiné-Bissau	Sérvia
🔌 Capacidade de Energia Geotérmica.	Indonésia	Turquia	Chile	Islândia	Honduras
🌊 Capacidade Hidroelétrica.	China	Brasil	Índia	Angola	Turquia
☀️ Capacidade de Energia Solar PV.	China	Estados Unidos	Índia	Japão	Turquia
☀️ Capacidade de Energia Solar Térmica Concentrada (CSP).	África do Sul	-	-	-	-
🌬️ Capacidade de Energia Eólica.	China	Estados Unidos	Alemanha	Reino Unido	Índia
☀️ Cap. Aquecimento Solar de Água.	China	Turquia	Índia	Brasil	Estados Unidos
🚰 Produção do Biodiesel.	Estados Unidos	Brasil	Alemanha	Argentina	Indonésia
🍷 Produção Etanol.	Estados Unidos	Brasil	China	Canadá	Tailândia

Fonte: (REN21, 2018) (Adaptada pelo Autor).

Através dessa informação é possível se ter uma ideia quanto ao direcionamento das formas de energias renováveis que mais lhe interessam aos países, muitas vezes motivados pelo lado econômico e político. No caso, o Brasil está entre os cinco países que mais investiram nas formas de energia hidroelétrica, aquecimento solar, biodiesel e etanol. No seguimento das fontes de energia PV e eólica, o Brasil não está entre os cinco maiores investidores.

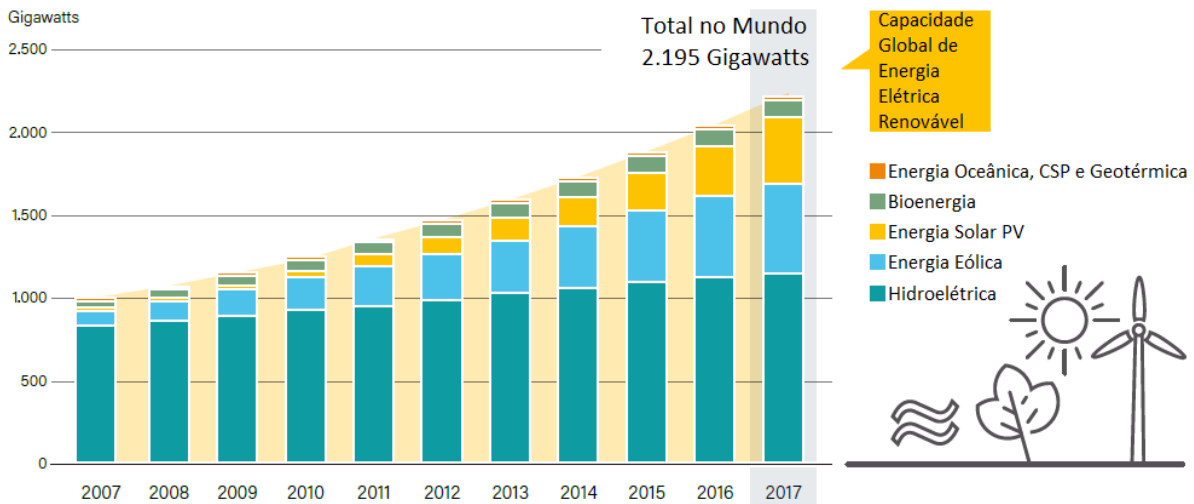
Para o autor, as prováveis causas dos baixos investimentos nas energias modernas no Brasil estão atrelados a um ou mais fatos: ao grande número das hidroelétricas existentes; a uma menor capacidade de investimentos do Brasil comparado as grandes potências; a falta de interesse do governo quanto as fontes de energia modernas da área elétrica, ou seja, questão política à econômica, pois, para o Brasil o combustível fóssil (Petróleo) é um grande negócio; por incompetência política, tendo em vista, que o aumento das diversificações das fontes de geração de energia são potenciais oportunidades de desenvolvimento para as empresas e para o país.

3.1.2.5 Capacidade energia elétrica renovável no mundo

Através da Figura 3.6 tem uma ideia quanto a tendência de crescimento das diferentes formas de energia elétrica renováveis no mundo, quanto a capacidade com base no período de 2007 ao final de 2017 (REN21, 2018).

Com base nessa informação, observa-se que o crescimento das fontes de energias PV e eólicas tem uma maior taxa de crescimento mundial entre as renováveis, ficando a PV em primeiro e a eólica em segundo.

Figura 3.6 – Capacidade energia elétrica renovável no mundo.

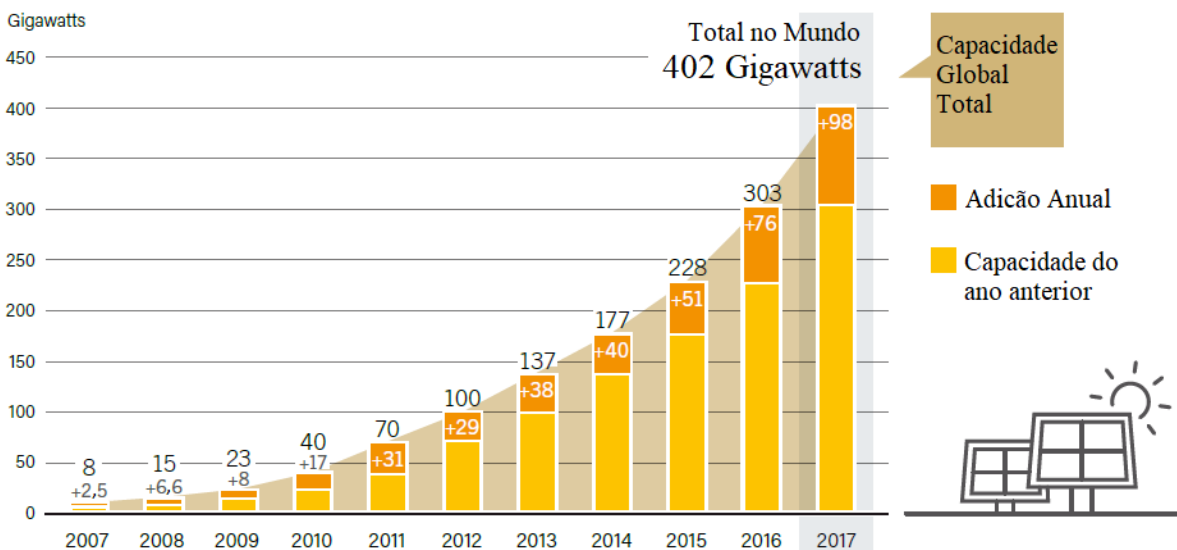


Fonte: (REN21, 2018) (Adaptada pelo Autor).

3.1.2.6 Capacidade/Incremento da energia PV mundial

A Figura 3.7 deixa claro a tendência de crescimento voltado a energia PV no mundo com base no período de 2007 ao final de 2017, mostrando-se que há uma confiança do mercado mundial (REN21, 2018).

Figura 3.7 – Capacidade/Incremento da energia PV mundial.



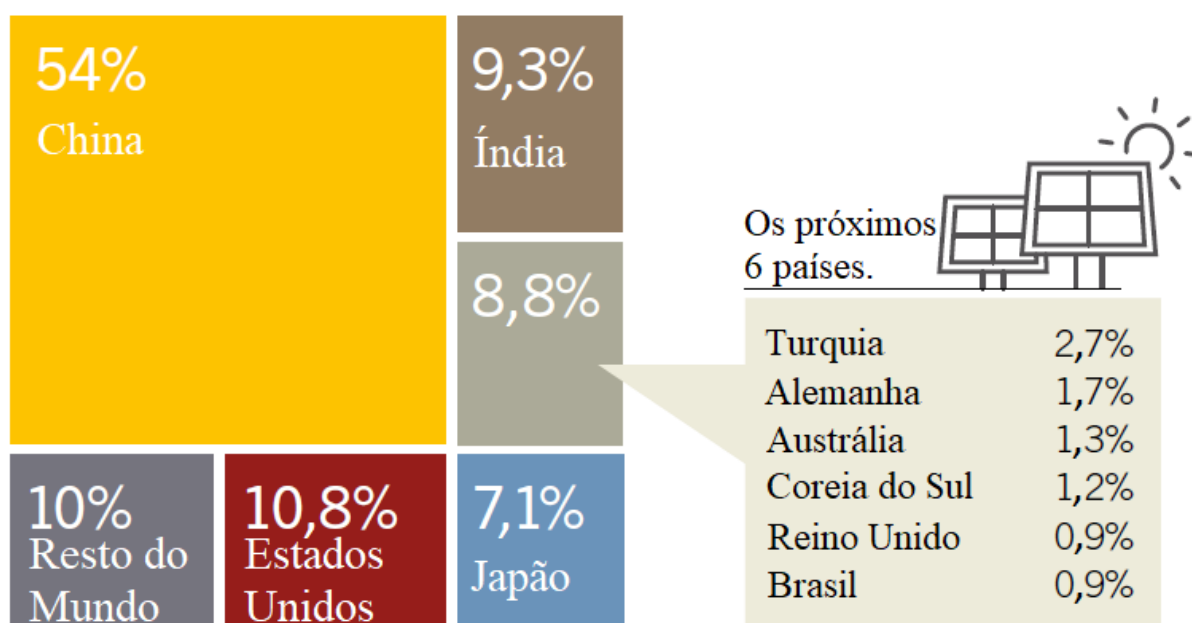
Fonte: (REN21, 2018) (Adaptada pelo Autor).

3.1.2.7 Países que detêm maior capacidade da energia PV no mundo

Na Figura 3.8 é apresentado os 10 países que detêm a maior capacidade de energia PV no mundo. Através desse indicador é possível ter uma dimensão dos investimentos pelos países que mais investiram nessa área. O curioso é que o Brasil,

mesmo não tendo muito investimento, ficou entre os dez países que mais aumentaram sua capacidade (REN21, 2018). Informação importante, pois, estar entre os dez países com maior aumento de capacidade de energia PV é um ótimo sinal. Esse crescimento no Brasil poderia ser melhor se houvesse mais incentivo por parte do governo.

Figura 3.8 – Países que detêm maior capacidade de energia PV no mundo.



Fonte: (REN21, 2018) (Adaptada pelo Autor).

3.1.2.8 Investimentos do Brasil em energias renováveis

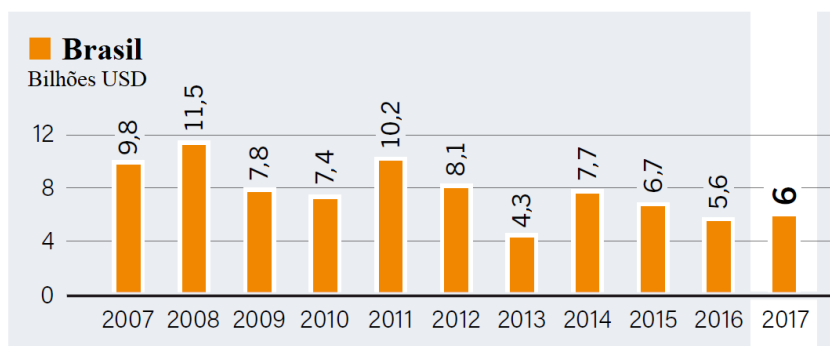
A Figura 3.9 apresenta os investimentos do Brasil entre 2007 a 2017 nos diversos segmentos das energias renováveis. Como pode ser visto, nos últimos anos tem investido um valor próximo a 6 bilhões USD (REN21, 2018).

Tendo em vista que não está entre as maiores potências do mundo, está se mantendo num valor médio dos investimentos na década analisada. Contudo, acredita-se que atualmente esse valor está longe do ideal. Muitas vezes não são visíveis esses investimentos nas formas de energias renováveis tipo PV, por motivo de outras formas como as hidroelétricas, eólicas e biocombustíveis requererem grande parte desses investimentos.

3.1.2.9 O Brasil e as fontes de energia elétrica

Conforme (IPEA, 2019), frente as metas assumidas na cúpula de desenvolvimento sustentável da assembleia geral da organização das nações unidas (ONU), o Brasil, se comprometeu com cinco metas, onde, uma é abordada nesse estudo, a meta 7.b, que até 2030 pretende-se aumentar a infraestrutura e promover a continua

Figura 3.9 – Investimentos do Brasil em energias renováveis de 2007 a 2017.



Fonte: (REN21, 2018) (Adaptada pelo Autor).

melhoria tecnológica dos serviços, voltados as fontes de energias de forma sustentável para todos (IPEA, 2019).

O Brasil apresentou um salto quanto a capacidade das energias renováveis e um recuo quanto a energia térmica fóssil em 2018, que é um ótimo sinal e pode ser visualizada através da Tabela 3.1. Onde houve um bom aumento da capacidade das energias renováveis, somando (hidráulica, biomassa, eólica e solar) saiu do patamar de 78,7% em 2013 para 83% em Dezembro de 2018. Onde, a energia PV, saiu do patamar de 0,1% da capacidade total para 1,4% da capacidade total das fontes de energia renováveis de 2016 a 2018, respectivamente (IPEA, 2019). A energia eólica também chamou a atenção, saiu de 1,7% em 2013 para 8,8% em 2018 (IPEA, 2019). Mostrando-se que o Brasil tem apostado bastante nessa tecnologia.

Tabela 3.1 – Capacidade em percentual das fontes de energia elétrica do Brasil em 2019.

Fontes de energia	2013	2014	2015	2016	2017	2018
Hidráulica	67,9	66,7	65,1	64,4	63,7	63,8
Térmica fóssil ²	21,3	20,4	20,1	19,4	18,6	17,0
Térmica a biomassa	9,1	9,3	9,4	9,4	9,2	9,0
Eólica	1,7	3,6	5,4	6,7	7,80	8,8
Solar	0,0	0,0	0,0	0,1	0,70	1,4
Total	100,0	100,0	100,0	100,0	100,0	100,0

Fonte: (IPEA, 2019).

Analisando a Tabela 3.1, percebe-se que as fontes de energia com maior crescimento no Brasil entre 2017 e 2018 são a solar e à eólica. A pesquisa menciona ainda, que há um crescimento exponencial voltado aos segmentos residenciais, prédios comerciais e industriais, motivado pela relação custo versus benefício (IPEA, 2019).

O fato é que o Brasil tem aumentado sua capacidade de fonte de energia PV a partir de 2017, reforçando a importância do estudo em questão.

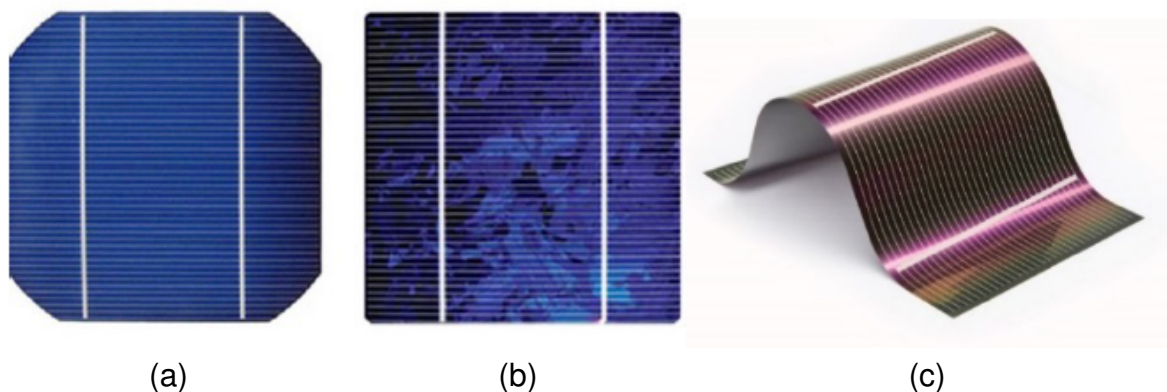
3.1.3 Células e módulos PV

Nesta seção são abordados as tecnologias envolvidas na área PV, sobre a capacidade produtiva mundial, a respeito do aumento da eficiência ao longo dos tempos, quanto as principais características PV e as diferentes configurações possíveis.

3.1.3.1 Tecnologia de células PV

As principais tecnologias de células PV são: monocristalina, multicristalina e filme fino. Essas células estão sendo apresentadas na Figura 3.10.

Figura 3.10 – Tecnologias de células PV: (a) monocristalina; (b) multicristalina; (c) filme fino.



Fonte: (SILVA, 2018).

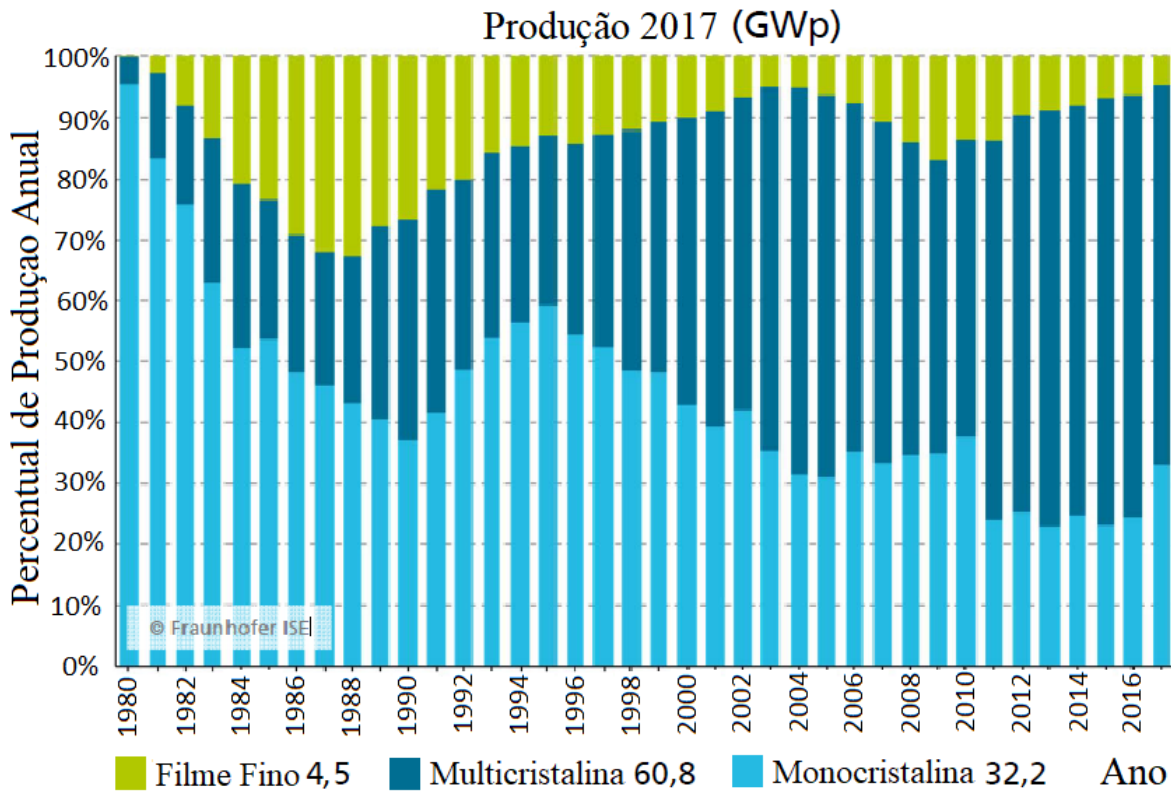
3.1.3.2 Produção mundial das tecnologias PV

Através da Figura 3.11 é possível visualizar o percentual produzido de cada tecnologia PV entre 1980 a 2017, mostrando-se numa forma de curva de tendência. Com base nessa informação, observa-se que a tecnologia tipo filme fino apresenta uma perda percentual no volume produzido nos últimos anos, já a tecnologia monocristalina aumentou o percentual produzido comparado as outras tecnologias.

3.1.3.3 Capacidade produzida das tecnologias PV

A Figura 3.12 apresenta a capacidade produzida em potência dentro das diferentes tecnologias PV, entre o período de 2000 a 2017. Importante, os valores de 2017 foram estimados, baseados em diferentes analistas, chegando um valor próximo a 97,5 GWp (FRAUNHOFER, 2019).

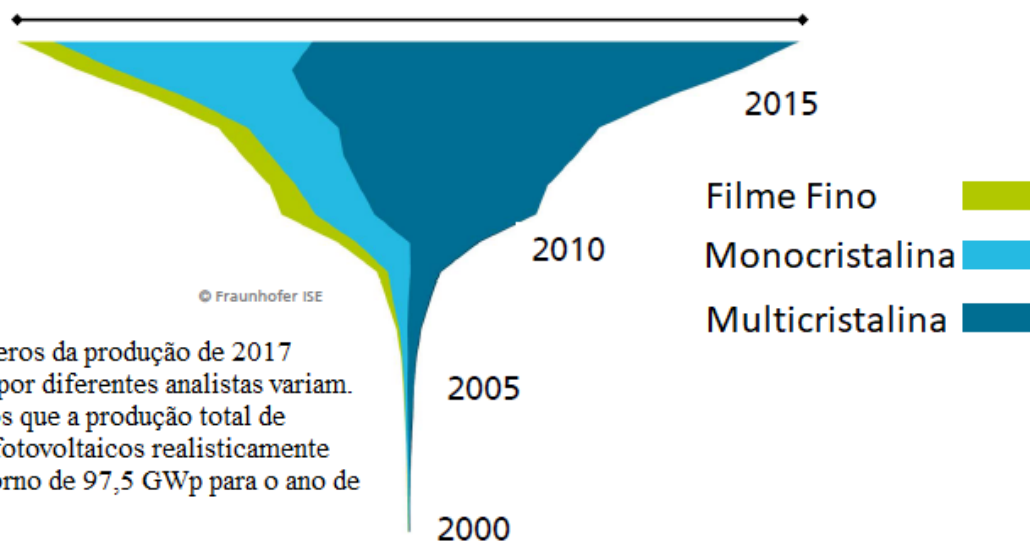
Figura 3.11 – Produção mundial das tecnologias PV, em percentagem, entre 1980 a 2017.



Fonte: (FRAUNHOFER, 2019) (Adaptada pelo Autor).

Figura 3.12 – Capacidade produzida nas diferentes tecnologias PV entre 2000 a 2017.

Aproximadamente 97,5* GWp da produção de módulo PV de 2017

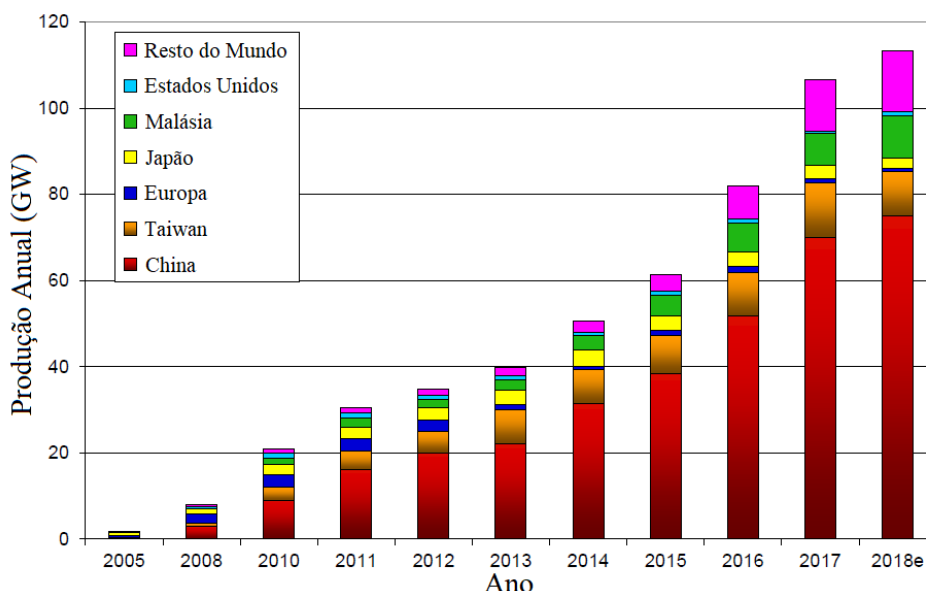


Fonte: (FRAUNHOFER, 2019) (Adaptada pelo Autor).

3.1.3.4 Onde estão os fabricantes das células/módulos PV?

Através da Figura 3.13 é possível visualizar onde estão os maiores fabricantes de células e módulos PV a nível de capacidades no mundo no período de 2005 a 2018, sendo que o valor de 2018 também é um valor estimado (WALDAU, 2018).

Figura 3.13 – Países que produziram células/módulos PV entre 2005 a 2018.



Fonte: (WALDAU, 2018) (Adaptada pelo Autor).

3.1.3.5 Evolução da eficiência das diferentes tecnologias PV

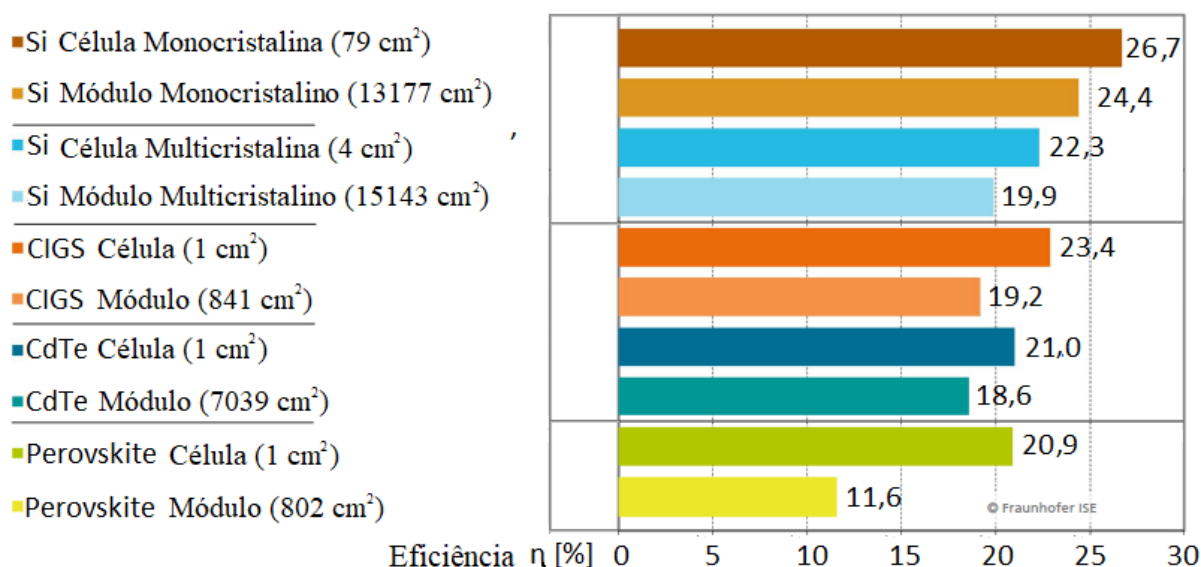
A Figura 3.14 apresenta dados históricos quanto a evolução da eficiência das diferentes tecnologias de células PV entre 1976 a 2019 (NREL, 2019). Os resultados alcançados foram obtidos através de ensaios em laboratórios, algumas das tecnologias nem são disponíveis ao mercado.

3.1.3.6 Eficiência das principais tecnologias de células e módulos

A Figura 3.15 apresenta a eficiência das células e módulos das principais tecnologias PV obtidos em laboratório em 2018 (FRAUNHOFER, 2019). Os dados apresentados através da Figura 3.15 foram obtidos com base no artigo apresentado em 2019 (GREEN et al., 2019).

Um fato constatado através da Figura 3.15 é a perda de eficiência que varia de 2 à 10% de eficiência de acordo com a tecnologia, pelo simples fato dos ensaios serem realizados sobre a célula ou módulo PV, os motivos não são mencionados. Para o autor, a principal diferença de eficiência entre a célula e o módulo é o fato de que nos módulos existem perdas nas conexões das associações.

Figura 3.15 – Eficiência das células e módulos das principais tecnologias PV em 2018.



Fonte: (FRAUNHOFER, 2019) (Adaptada pelo Autor).

3.1.3.7 Características construtiva dos módulos PV

Esta seção traz uma visão sobre a construção física dos módulos fotovoltaicos, pois, os diferentes módulos são muito similares. A Figura 3.16 apresenta os elementos que compõem o módulo fotovoltaico:

- Moldura de Alumínio - Parte da estrutura mecânica do módulo PV;
- Vidro Especial - Tem como objetivo principal proteger o conjunto de células dos choques mecânicos, tendo em vista que as células PV são sensíveis e fundamentais para o funcionamento do sistema, e evitar o contato elétrico do usuário de forma involuntária. O vidro deve ter boa condutividade de incidência da luz (WALWIL et al., 2017);

Figura 3.16 – Características construtiva dos módulos PV.



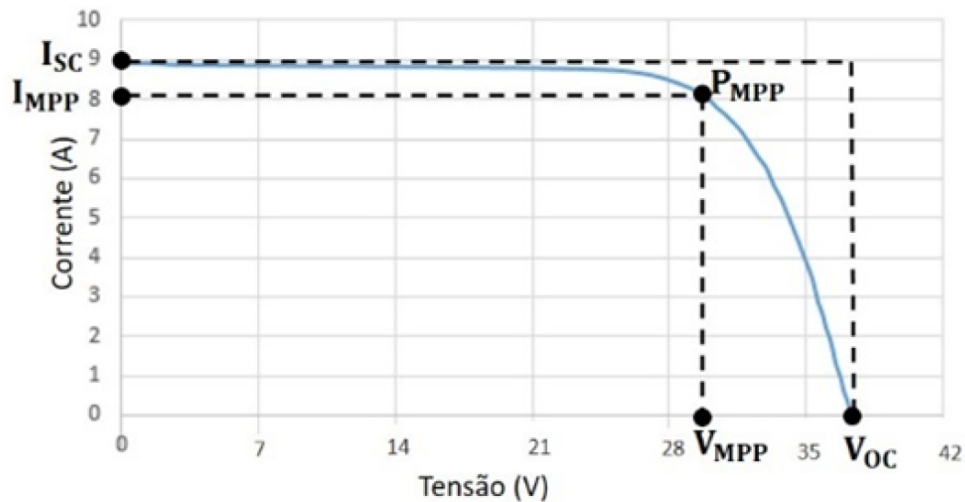
Fonte: (PORTALSOLAR, 2019).

- Película encapsulante - Normalmente é utilizado o etileno acetato de vinil (EVA) que visa aumentar a resistência mecânica das células PV (boa isolamento elétrico com o mundo externo), evitando o desgaste prematuro das células PV pelo ambiente externo, eliminando a umidade e reduzindo os raios ultravioleta (UV). Entretanto, deve permitir uma boa condutividade da incidência de luz (SILVA, 2018);
- Células PV - Célula PV é o coração do módulo PV, trata-se do elemento responsável em converter a energia solar em energia elétrica. Esse componente é a parte mais cara do sistema e é sensível a choques mecânico;
- “Backsheet” (Fundo protetor) - Chapa traseira tem como objetivo principal o fechamento traseiro do módulo PV, não requer transparência, deve ter boa resistência climática, a chama, bom isolamento elétrico e boa aderência ao encapsulamento (SILVA, 2018);
- Caixa de Junção - Caixa de ligação, polos positivo e negativo no módulo PV, assim como, acomodação dos diodos “bypass” (SILVA, 2018);

3.1.3.8 Características elétricas dos módulos PV

As principais características elétricas dos módulos PV são apresentadas através da Figura 3.17. Assim como, apresenta-se a curva para obtenção do ponto de máxima potência do módulo P_{MPP} .

Figura 3.17 – Curva I-V de um módulo PV.



Fonte: (SILVA, 2018).

As características elétricas dos módulos PV são:

- V_{OC} - Tensão de circuito aberto;
- I_{SC} - Corrente de curto-circuito;
- V_{MPP} - Tensão de máxima potência;
- I_{MPP} - Corrente de máxima potência;
- P_{MPP} - Potência máxima;
- FF - Fator de forma;
- $Toler.neg.P_{MPP}$ - Máxima tolerância negativa, é a máxima variação negativa quanto a potência de saída do módulo, dentro dos critérios de ensaios com condições de teste padrão (STC).
- $Toler.pos.P_{MPP}$ - Máxima tolerância positiva, é a máxima variação positiva quanto a potência de saída do módulo, dentro dos critérios dos ensaios STC.
- $Coef.Temp.P_{MPP}$ - Coeficiente de temperatura P_{MPP} , é a taxa de variação da potência/°C, muito utilizado para simulações.
- $Coef.Temp.V_{OC}$ - Coeficiente de temperatura V_{OC} , é a taxa de variação da tensão/°C, muito utilizado para simulações.
- $Coef.Temp.I_{SC}$ - Coeficiente de temperatura I_{SC} , é a taxa de variação da corrente/°C, muito utilizado para simulações.

O fator de forma FF é o produto da tensão V_{MPP} e corrente I_{MPP} do módulo na máxima potência, dividido pelo produto da tensão do circuito do módulo em aberto V_{OC} pela corrente de curto circuito do módulo I_{SC} , conforme (SILVA, 2018). Também reconhecido como fator de preenchimento, que tem como objetivo auxiliar na avaliação do desempenho da célula/módulo PV, células de alta qualidade alcançam um $FF > 0,7$ (CARVALHO, 2014).

$$FF = \frac{V_{MPP} \cdot I_{MPP}}{V_{oc} \cdot I_{sc}} \quad (3.1)$$

A Tabela 3.2 apresenta uma comparação da eficiência entre os diferentes materiais aplicados nas três tecnologias, assim como, evidencia a qualidade das células PV através do FF (MARKVART; CASTANER, 2003).

Tabela 3.2 – Dados de diferentes tipos de células PV.

Tipo	Eficiência η (%)	J_{sc} (mA/cm ²)	V_{oc} (V)	FF (%)
Cristalino: Mono junção c-Si	24,7	42,2	0,706	82,8
Cristalino: Mono junção GaAs	25,1	28,2	1,022	87,1
Cristalino: Mono junção InP	21,9	29,3	0,878	85,4
Cristalino: Multi junção GaInP/GaAs/Ge tandem	31,0	14,11	2,548	86,2
Filme Fino: Mono junção CdTe	16,5	25,9	0,845	75,5
Filme Fino: Mono junção CIGS	18,9	34,8	0,696	78,0
Filme Fino: Multi junção a-Si/a-SiGe tandem	13,5	7,72	2,375	74,4
Fotoeletroquímico Sensíveis ao corante TiO ₂	11,0	19,4	0,795	71,0

Fonte: (MARKVART; CASTANER, 2003) (Adaptada pelo Autor).

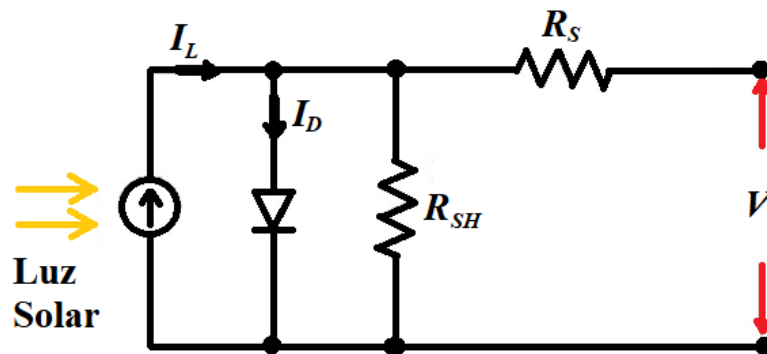
Uma característica perceptiva na Tabela 3.2 é a relação direta do parâmetro FF com o parâmetro da eficiência do módulo.

O circuito equivalente de uma célula ou módulo PV real (ZHENG et al., 2014) pode ser visto através da Figura 3.18.

Conforme (DEMONTI, 2003), se o diodo “bypass” de silício fosse ideal, o valor da tensão sobre ele seria 0,65 V. Entretanto, existem perdas internas, cujo valor de tensão alcançada na simulação resultaram 0,62 V nos terminais com o circuito de saída aberto.

Onde, I_L é a corrente foto gerada através da junção P-N do semicondutor, R_{SH} representa a resistência do caminho da corrente de fuga e R_S representa as perdas internas da célula (ZHENG et al., 2014).

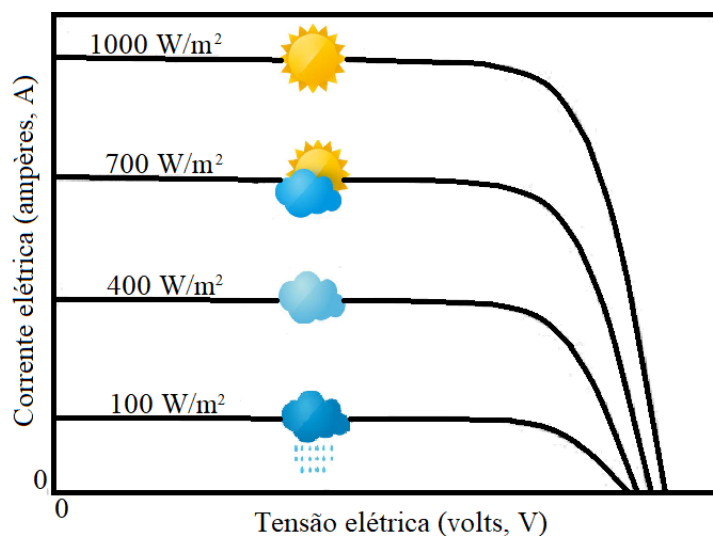
Figura 3.18 – Circuito equivalente de uma célula PV.



Fonte: Autor.

Existem dois fatores externos que influenciam muito na geração de energia elétrica nas células/módulos PV. O primeiro fator é a radiação solar, conforme apresenta a Figura 3.19, pode-se observar um maior impacto sobre a corrente de saída do gerador fotovoltaico (VILLALVA; GAZOLI, 2012). O segundo fator é a temperatura, conforme apresenta a Figura 3.20, pode-se observar um maior impacto na tensão de saída do gerador fotovoltaico.

Figura 3.19 – Comportamento da corrente x tensão com a variação da radiação.



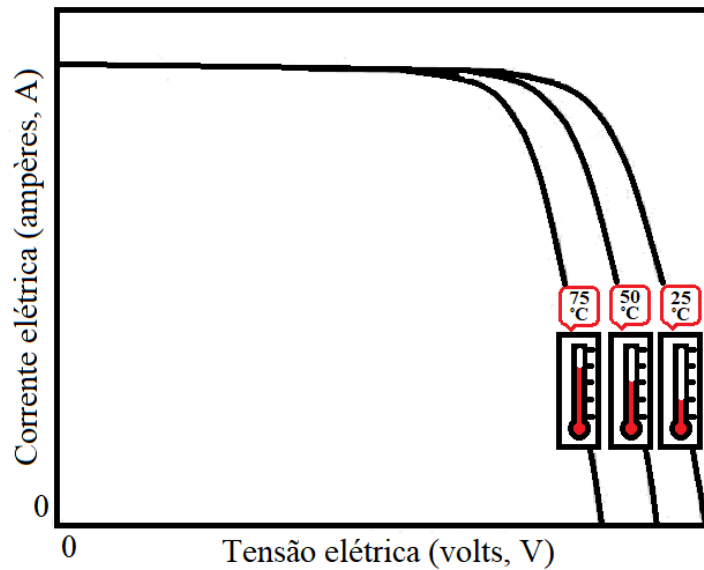
Fonte: Autor.

3.1.3.9 Configurações das células e módulos PV

A Figura 3.21 apresenta diferentes configurações de células em módulos PV, sendo: (a) uma célula PV, (b) um módulo PV (conjunto de células PV) e (c) uma configuração de módulos PV em série e paralelo.

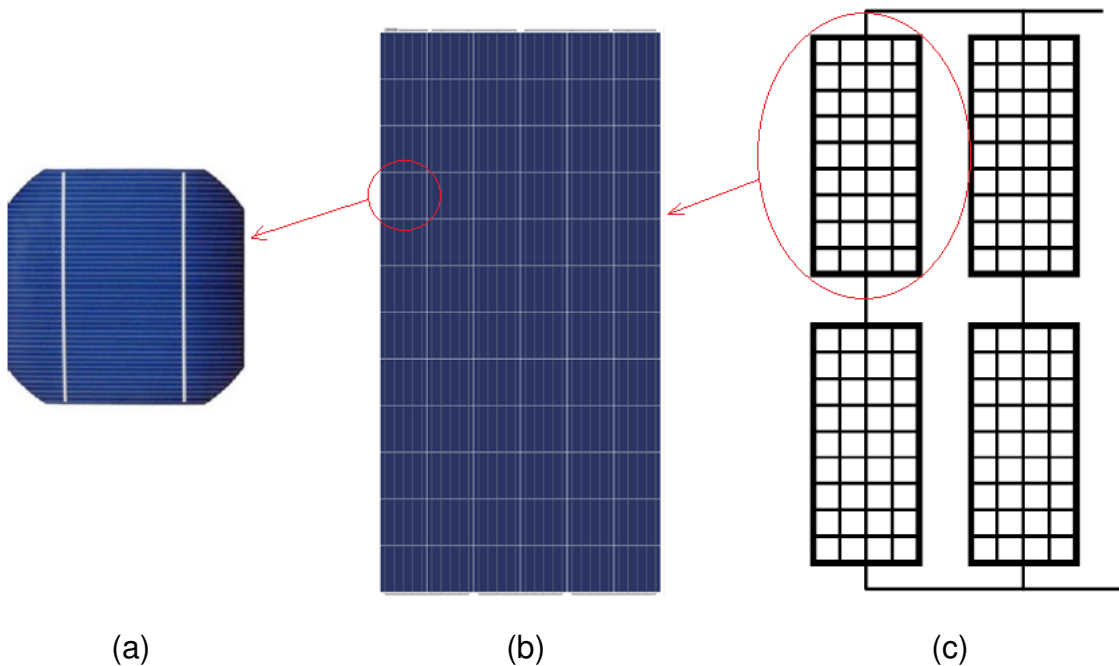
O conceito de configuração série e paralelo, serve para o correto arranjo de um conjunto de células PV ou um conjunto de módulos PV. Pois isso é feito para se conseguir uma tensão ou uma corrente de saída adequada.

Figura 3.20 – Comportamento da corrente x tensão com a variação da temperatura.



Fonte: Autor.

Figura 3.21 – Célula e módulo PV: (a) Célula PV; (b) Módulo PV; (c) Módulos PV em série e paralelo.



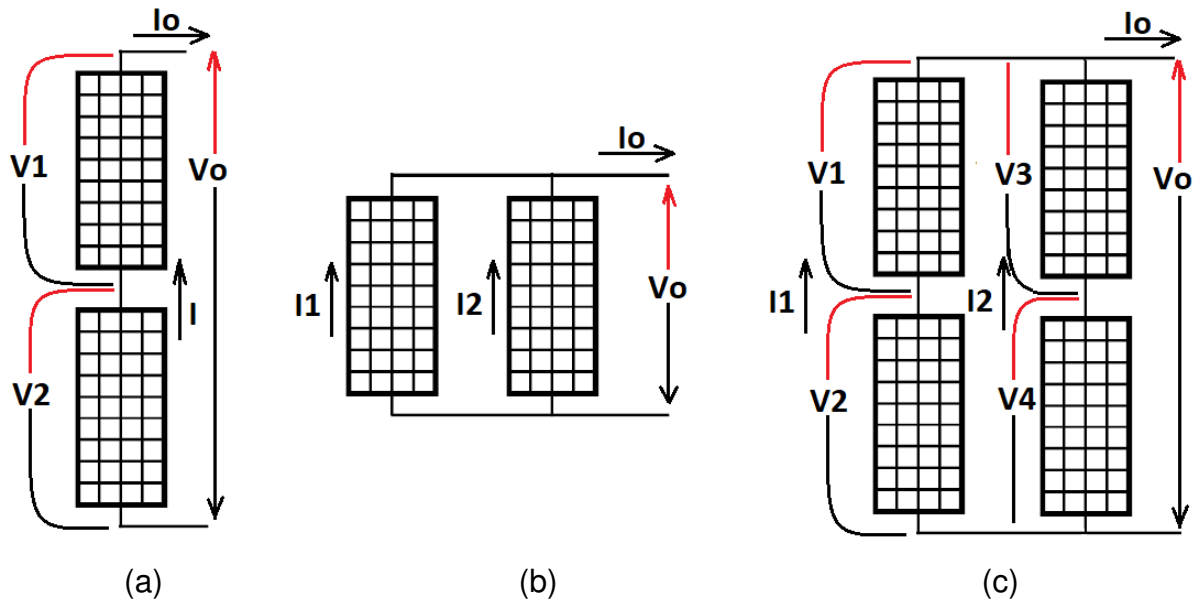
Fonte: Autor.

A Figura 3.22 apresenta exemplos de arranjos de módulos PV: (a) Módulos PV em série, (b) módulos PV em paralelo e (c) módulos PV em série e paralelo.

Ao analisar o circuito em série apresentado na Figura 3.22 (a), a corrente que percorre o circuito é única. Portanto, a corrente de saída I_o é a mesma que percorre os dois módulos PV I , pode ser expressa como:

$$I_o = I \quad (3.2)$$

Figura 3.22 – Configuração de módulos PV: (a) Módulos PV em série; (b) Módulo PV em paralelo; (c) Módulos PV em série e paralelo.



Fonte: Autor.

Assim como, a tensão de saída desse mesmo circuito é a soma das tensões dos módulos (V_1 e V_2), pode ser expressa como:

$$V_o = V_1 + V_2 \tag{3.3}$$

Quanto ao circuito em paralelo, representado pela Figura 3.22 (b), a corrente de saída é obtida através da soma das correntes I_1 e I_2 , pode ser representada como:

$$I_o = I_1 + I_2 \tag{3.4}$$

Quanto a tensão na Figura 3.22 (b), a tensão de saída é a mesma sobre os módulos e pode ser expressa como:

$$V_o = V_1 = V_2 \tag{3.5}$$

No circuito série e paralelo representado pela Figura 3.22 (c), segue os conceitos vistos anteriormente, ou seja, a corrente de saída é obtida a partir da equação 3.4, enquanto a tensão de saída é obtida a partir da soma das tensões dos módulos em série, pode ser definida como:

$$V_o = V_1 + V_2 = V_3 + V_4 \tag{3.6}$$

3.1.4 Comparação entre módulos PV

Quatro módulos PV de diferentes fabricantes são analisados na Tabela 3.3, as características são obtidas a partir dos “datasheet” dos fabricantes (CANADIAN, 2018; DAH, 2016; AMERISOLAR, 2017; UPSOLAR, 2015). Desta forma se observa a classificação máxima de potência em Watts (P_{MPP}) entre os diferentes módulos PV e todas as demais características, obtidas em laboratório, conforme critérios de ensaios STC. Nessa condição, os módulos são expostos a uma radiação de 1000 W/m² com a temperatura ambiente de 25 °C, sem presença de vento, por consequência, apresentam uma melhor performance (PORTALSOLAR, 2011).

Tabela 3.3 – Características dos módulos PV com regime STC.

Parâmetros	Canadian CS6U- 325P	Dahsolar DHP72- 320	Amerisolar AS6P340W	UpSolar UP-M335P
P_{MPP}	325 W	320 W	340 W	335 W
V_{MPP}	37 V	37,1 V	37,5 V	37,3 V
I_{MPP}	8,78 A	8,63 A	9,07 A	8,98 A
V_{OC}	45,5 V	45,8 V	46,1 V	47,0 V
I_{SC}	9,34 A	9,1 A	9,5 A	9,22 A
$Coeff.Temp.$ V_{OC}	-0,31%/°C - 141 mV/°C	-0,32%/°C - 147 mV/°C	-0,31%/°C - 143 mV/°C	-0,30%/°C - 141 mV/°C
$Coeff.Temp.$ P_{MPP}	-0,40%/°C - 1,3 W/°C	-0,41%/°C - 1,31 W/°C	-0,41%/°C - 1,39 W/°C	-0,40%/°C - 1,34 W/°C
$Coeff.Temp.$ I_{SC}	0,05%/°C 4,67 mA/°C	0,05%/°C 4,55 mA/°C	0,05%/°C 4,75 mA/°C	0,05%/°C 4,61 mA/°C
$Toler.neg.$ $P_{MPP} tol-$	0%	0%	0%	0%
$Toler.pos.$ $P_{MPP} tol+$	1,54%	1,56%	3%	3%
Eficiência, η	16,72%	16,51%	17,52%	17,3%
Preço no Brasil	R\$ 740,44	R\$ 612,00 ++	R\$ 720,00	R\$ 875,00
Preço/W	R\$ 2,28	R\$ 612,00 ++	R\$ 2,12	R\$ 2,61

Fonte: (CANADIAN, 2018; DAH, 2016; AMERISOLAR, 2017; UPSOLAR, 2015)

A Tabela 3.4 apresenta os dados com base nos critérios de ensaio com condições de temperatura de operação nominal da célula (NOCT), diferentes das condições ideais, e ao mesmo tempo, são os parâmetros que mais se aproximam as condições reais. Os dados da última coluna não são apresentados, pois, o “datasheet” do fabricante não traz essas informações. Normalmente se utiliza os parâmetros dessa tabela pelos projetistas, para um melhor dimensionamento.

No critério NOCT, os módulos estão expostos a uma condição de radiação menor, de 800 W/m^2 com a temperatura ambiente em $20 \text{ }^\circ\text{C}$ e a velocidade do vento de 1 m/s (PORTALSOLAR, 2011).

Tabela 3.4 – Características dos módulos PV com regime NOCT.

Parâmetros	Canadian CS6U- 325P	Dahsolar DHP72- 320	Amerisolar AS6P340W	UpSolar UP-M335P
P_{MPP}	239 W	238 W	251 W	–
V_{MPP}	34 V	34,4 V	34,2 V	–
I_{MPP}	7,03 A	6,92 A	7,34 A	–
V_{OC}	42,4 V	42,5 V	42,5 V	–
I_{SC}	7,54 A	7,35 A	7,7 A	–

Fonte: (CANADIAN, 2018; DAH, 2016; AMERISOLAR, 2017; UPSOLAR, 2015)

Com base nos parâmetros analisados das Tabelas 3.3 e 3.4, analisando a eficiência, a melhor opção a ser escolhida seria o módulo da Amerisolar AS6P340W. Contudo, levando em conta que a variação de eficiência entre os módulos analisados, variando próximo a 1%, a facilidade de aquisição e a relação custo benefício, a melhor opção de compra é de dois módulos Dahsolar DHP72-320. Esses módulos são responsáveis pelo fornecimento de energia do micro-inversor monofásico sistema “off-grid” em estudo.

3.2 CONVERSORES

Nesta seção são apresentados os conversores que se assemelham aos utilizadas na topologia do estudo, o c.c.-c.a. e o c.a.-c.a..

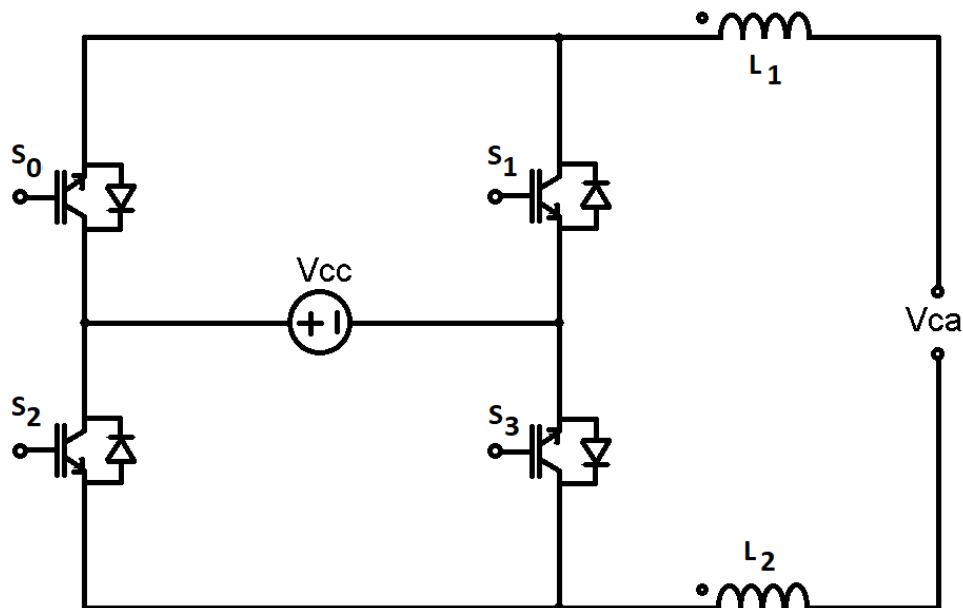
3.2.1 Conversor c.c.-c.a. monofásico

Os conversores c.c.-c.a. apresentam duas configurações quanto as fontes de entrada, fonte com entrada de tensão (VSI) e a fonte com entrada de corrente (CSI).

A Figura 3.23 apresenta uma topologia de um inversor do tipo VSI na sua forma básica, alimentado por uma fonte de tensão ou por um capacitor que é responsável pelo armazenamento da energia num link c.c..

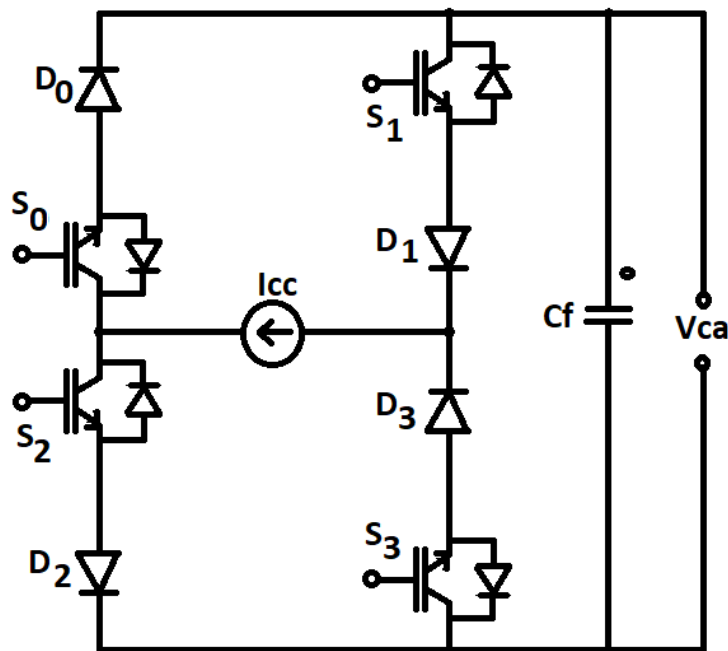
Análogo ao inversor VSI, o inversor CSI é alimentado por uma fonte de corrente ou por uma bobina que armazena energia e sempre que solicitado, descarrega a energia para a carga. A Figura 3.24 apresenta um sistema monofásico básico.

Figura 3.23 – Conversor c.c.-c.a. monofásico VSI.



Fonte: Autor.

Figura 3.24 – Conversor c.c.-c.a. monofásico CSI.



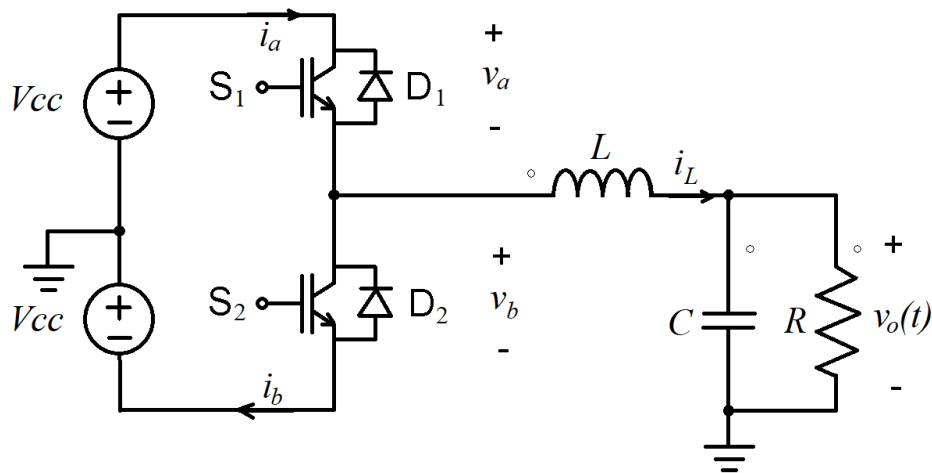
Fonte: Autor.

3.2.1.1 Conversor c.c.-c.a. monofásico meia ponte

A Figura 3.25 apresenta uma configuração básica de conversor c.c.-c.a. monofásica meia ponte. A tensão de saída $v_o(t)$ é obtida a partir da razão cíclica D e da tensão de alimentação V_{cc} , expressa como:

$$v_o(t) = (2D - 1) \cdot V_{cc} \quad (3.7)$$

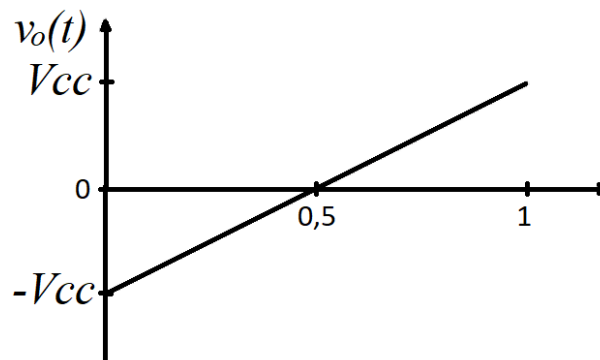
Figura 3.25 – Conversor c.c.-c.a. monofásico meia ponte.



Fonte: Autor.

A Figura 3.26 apresenta a curva da tensão em relação a razão cíclica.

Figura 3.26 – Curva da tensão em relação a razão cíclica.



Fonte: Autor.

A razão cíclica D responsável por gerar uma função senoidal na tensão de saída é definida por:

$$D(t) = 0,5 + D_m \cdot \text{sen}(\omega t) \tag{3.8}$$

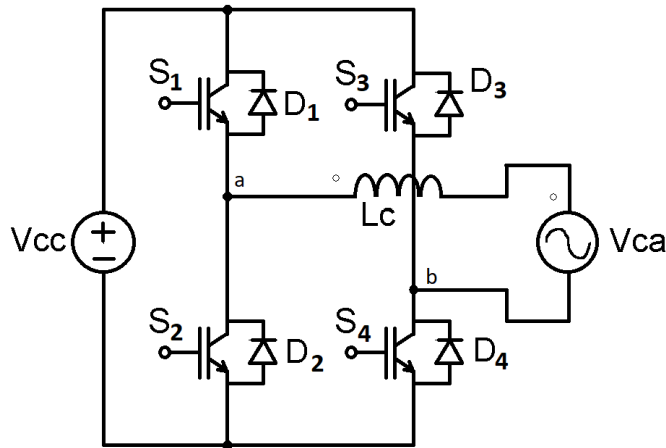
A corrente na carga i_L pode ser expressa como:

$$i_L(t) = \frac{v_o(t)}{R} = (2D - 1) \cdot \frac{V_{cc}}{R} \tag{3.9}$$

3.2.1.2 Conversor c.c.-c.a. monofásico ponte completa

A Figura 3.27 apresenta um conversor c.c.-c.a. ponte completa, se assemelha ao conversor de entrada utilizado na topologia do estudo. Onde a tensão corrente contínua é V_{cc} e a tensão corrente alternada é V_{ca} .

Figura 3.27 – Conversor c.c.-c.a. monofásico ponte completa.



Fonte: Autor.

Sobre o conversor c.c.-c.a. apresentado na Figura 3.27 e com o uso da modulação de largura de pulso senoidal (SPWM) bipolar, pode-se obter o valor médio da tensão de saída $V_{ab_méd}$ no ciclo da modulação a partir das seguintes expressões:

$$V_{ab_méd} = \frac{1}{T_s} \left(\int_0^{D \cdot T_s} V_{cc} \cdot dt + \int_{D \cdot T_s}^{T_s} -V_{cc} \cdot dt \right) \quad (3.10)$$

$$V_{ab_méd} = V_{cc} \cdot (2D - 1) \quad (3.11)$$

A razão cíclica $D(t)$ responsável por gerar uma função senoidal na tensão de saída do conversor c.c.-c.a. ponte completa sobre modulação SPWM bipolar é definida como:

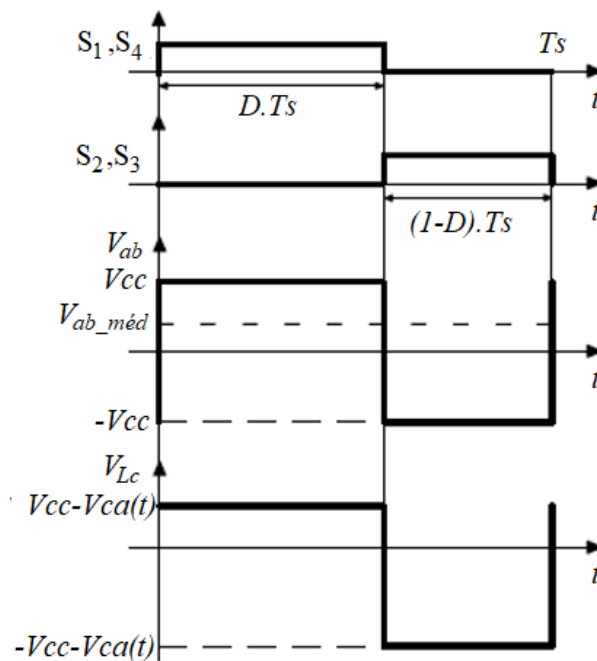
$$D(t) = \frac{1}{2} + \frac{1}{2} \cdot \frac{V_{ab_pk}}{V_{cc}} \cdot \text{sen}(\omega t) \quad (3.12)$$

O índice de modulação MI é a relação entre o valor de pico da tensão de saída V_{ab_pk} sobre a amplitude da tensão de entrada V_{cc} , é expressa como:

$$MI = \frac{V_{ab_pk}}{V_{cc}} \quad (3.13)$$

A Figura 3.28 apresenta a tensão de saída V_{ab} , o estado lógico das chaves e a tensão do indutor V_{Lc} do inversor c.c.-c.a. apresentado na Figura 3.27.

Figura 3.28 – Formas de onda da tensão de saída do conversor c.c.-c.a. ponte completa SPWM bipolar.

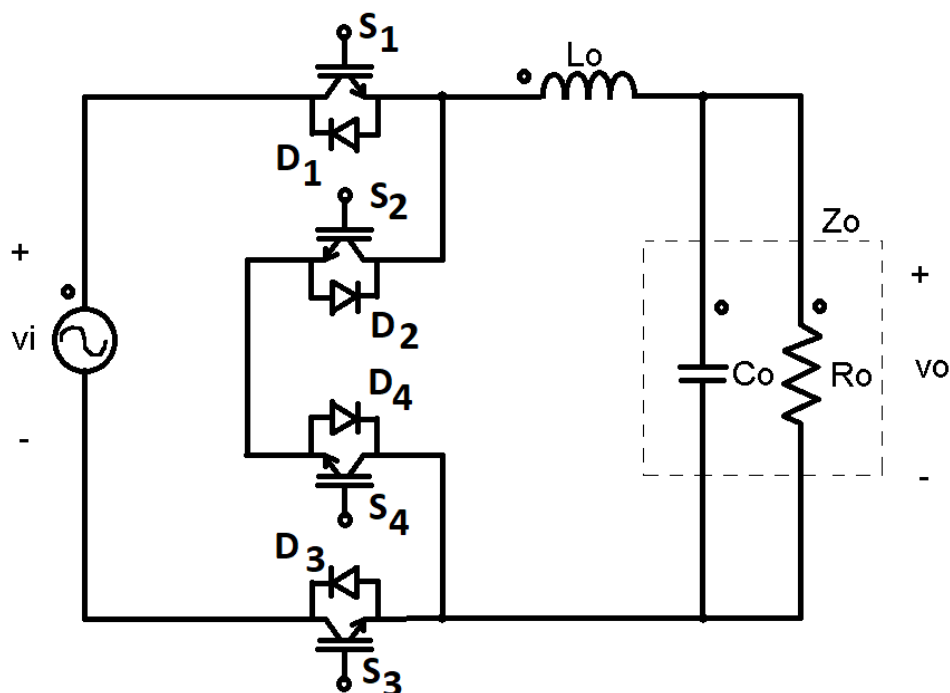


Fonte: Autor.

3.2.2 Conversor c.a.-c.a. monofásico

A topologia de conversor c.a.-c.a. pode ser visualizado através da Figura 3.29, se assemelha ao conversor de saída utilizado na topologia do estudo.

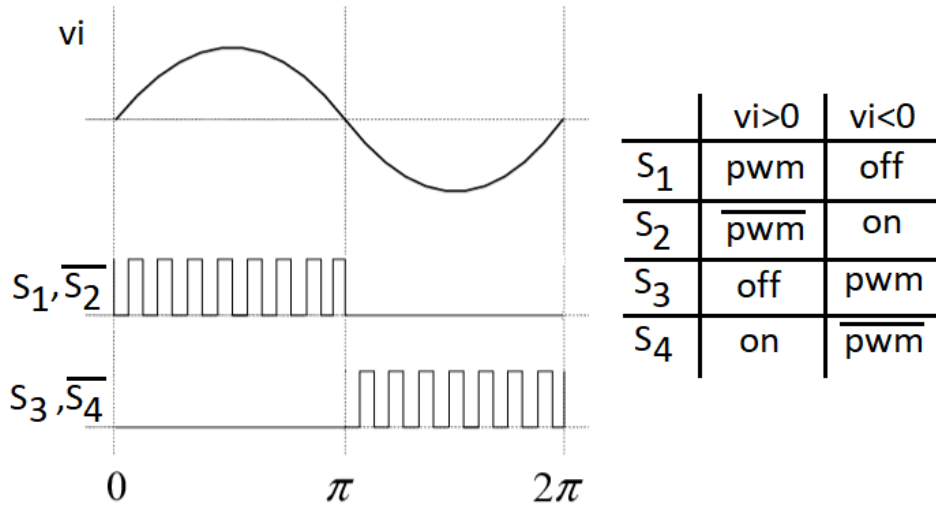
Figura 3.29 – Conversor c.a.-c.a. monofásico.



Fonte: Autor.

A Figura 3.30 apresenta a forma de onda da tensão de entrada v_i e a comutação das chaves com a utilização da modulação PWM.

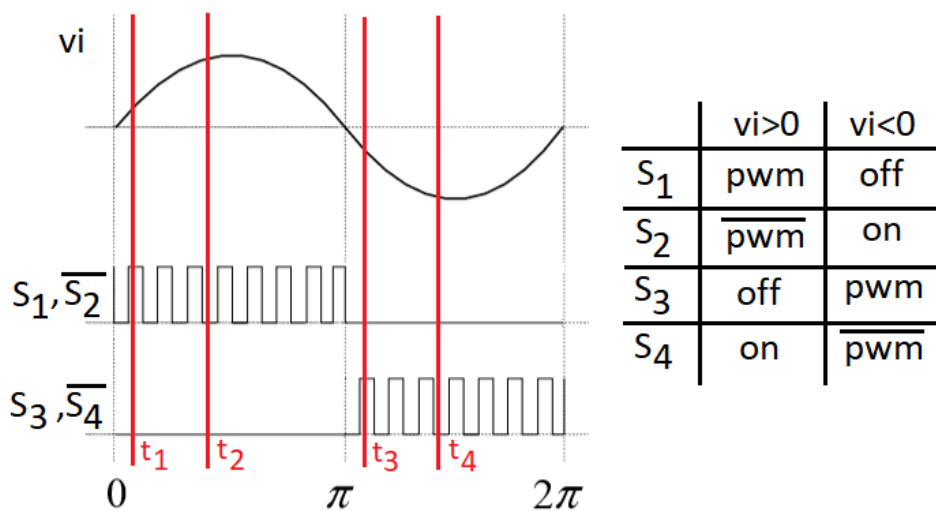
Figura 3.30 – Formas de onda da tensão de entrada e PWM nas chaves.



Fonte: Autor.

Para um melhor entendimento do funcionamento do conversor c.a.-c.a., a Figura 3.31 apresenta quatro momentos no tempo, t_1 , t_2 , t_3 e t_4 . Sendo, dois de cada semi-ciclo da tensão v_i . As chaves que estão conduzindo ou comandadas a conduzir (*ON*) e comandadas a interromper a condução (*OFF*) do sinal PWM, pois, a variação do estado ao longo do sinal PWM no mesmo semi-ciclo funciona de forma equivalente ao que está sendo apresentado.

Figura 3.31 – Formas de onda no conversor c.a.-c.a. com t_1 , t_2 , t_3 e t_4 .

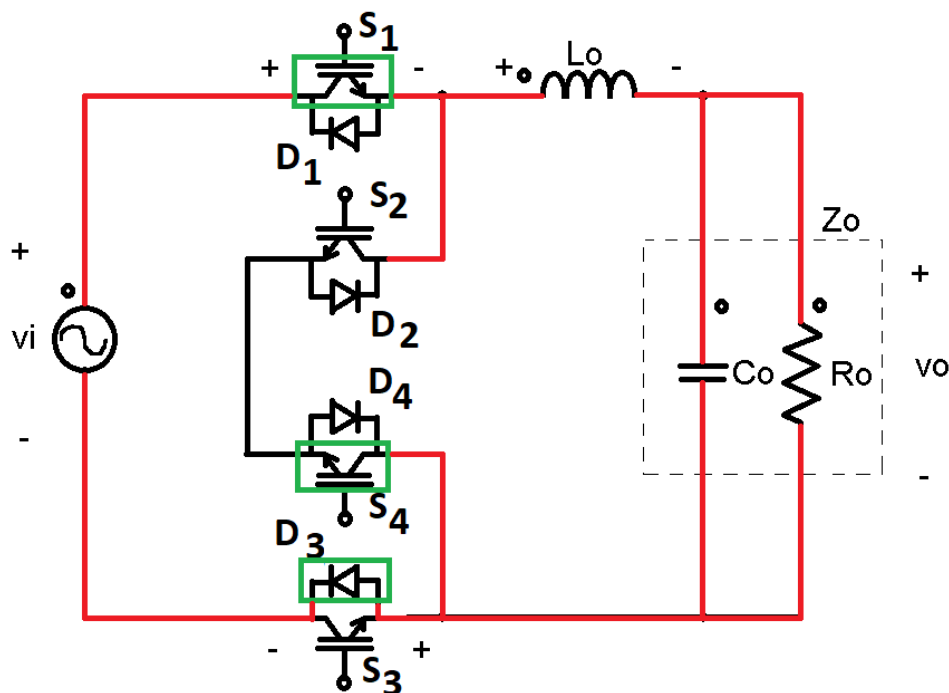


Fonte: Autor.

Através da Figura 3.32 é apresentado o conversor c.a.-c.a. na etapa de operação t_1 da Figura 3.31. As linhas vermelhas representam o circuito que está conduzindo a corrente, os quadrados verdes sobre as chaves e diodos, representam as chaves que estão conduzindo ou comandadas a conduzir (*ON*).

Na etapa de operação t_1 , a tensão v_i se encontra no semi-ciclo positivo. Nesse momento a fonte de tensão está carregando o indutor L_o e o indutor está fornecendo corrente ao circuito de saída com impedância Z_o . Que por sua vez, é convertido em tensão v_o , através do capacitor de filtro C_o . Nesse momento v_o está sendo gerada no seu semi-ciclo positivo.

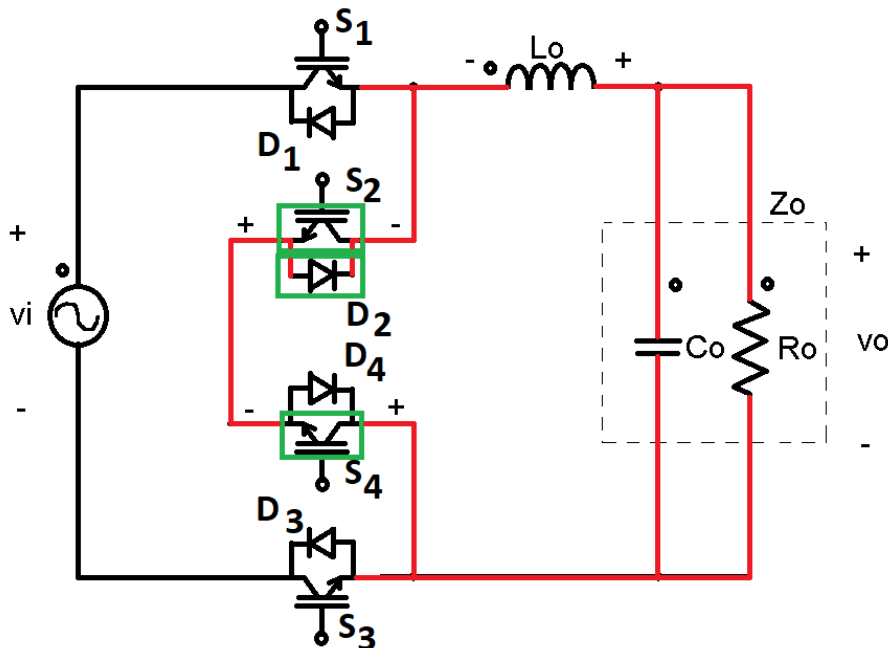
Figura 3.32 – Funcionamento do conversor c.a.-c.a. no tempo t_1 .



Fonte: Autor.

Através da Figura 3.33 é apresentado o conversor c.a.-c.a. na etapa de operação t_2 da Figura 3.31, as linhas vermelhas representam o circuito que está conduzindo a corrente, os quadrados verdes sobre as chaves e diodos, representam as chaves que estão conduzindo ou comandadas a conduzir (*ON*).

Na etapa de operação t_2 a tensão v_i continua no semi-ciclo positivo, contudo não está mais sendo chaveada para o circuito de saída. É possível ver através da Figura 3.33, que a energia armazenada no indutor L_o passa a ser a fonte de energia responsável em alimentar o circuito de saída com impedância Z_o , que por sua vez, é convertido em tensão v_o , através do capacitor de filtro C_o . Nesse momento v_o continua sendo gerada no seu semi-ciclo positivo.

Figura 3.33 – Funcionamento do conversor c.a.-c.a. no tempo t_2 .

Fonte: Autor.

Através da Figura 3.34 é apresentado o conversor c.a.-c.a. na etapa de operação t_3 da Figura 3.31, as linhas vermelhas representam o circuito que está conduzindo a corrente, os quadrados verdes sobre as chaves e diodos, representam as chaves que estão conduzindo ou comandadas a conduzir (*ON*).

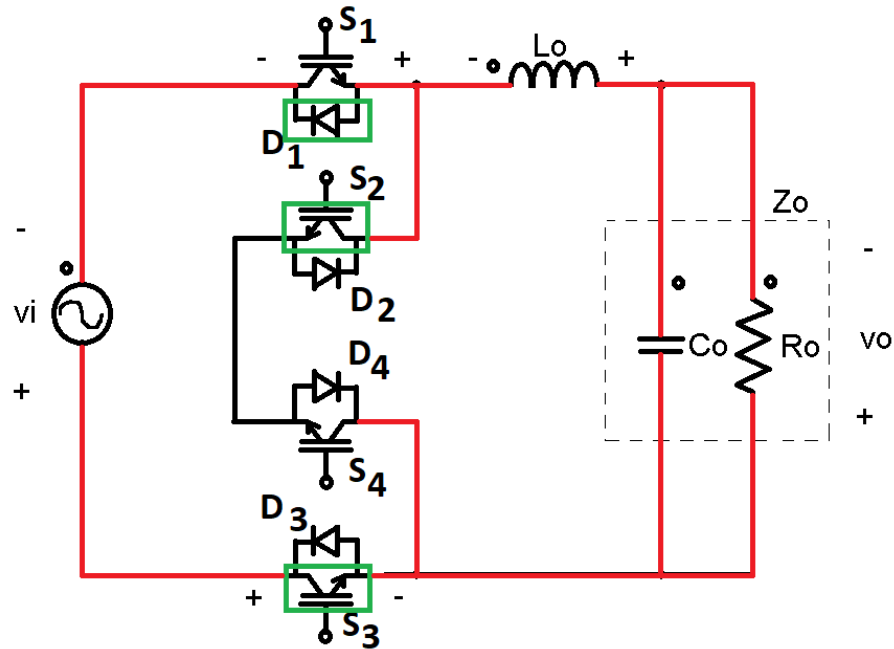
Na etapa de operação t_3 a tensão v_i se encontra no semi-ciclo negativo. Nesse momento a fonte de tensão está carregando o indutor L_o e o indutor está fornecendo corrente ao circuito de saída com impedância Z_o . Que por sua vez, é convertido em tensão v_o , através do capacitor de filtro C_o . Nesse momento v_o está sendo gerado no semi-ciclo negativo.

Através da Figura 3.35 é apresentado o conversor c.a.-c.a. na etapa de operação t_4 da Figura 3.31. As linhas vermelhas representam o circuito que está conduzindo a corrente, os quadrados verdes sobre as chaves e diodos, representam as chaves que estão conduzindo ou comandadas a conduzir (*ON*).

Na etapa de operação t_4 a tensão v_i continua no semi-ciclo negativo, contudo não está mais sendo chaveada para o circuito de saída. É possível ver através da Figura 3.35, que a energia armazenada no indutor L_o passa a ser a fonte de energia responsável em alimentar o circuito de saída com impedância Z_o , que por sua vez, é convertido em tensão v_o , através do capacitor de filtro C_o . Nesse momento v_o continua sendo gerada no seu semi-ciclo negativo.

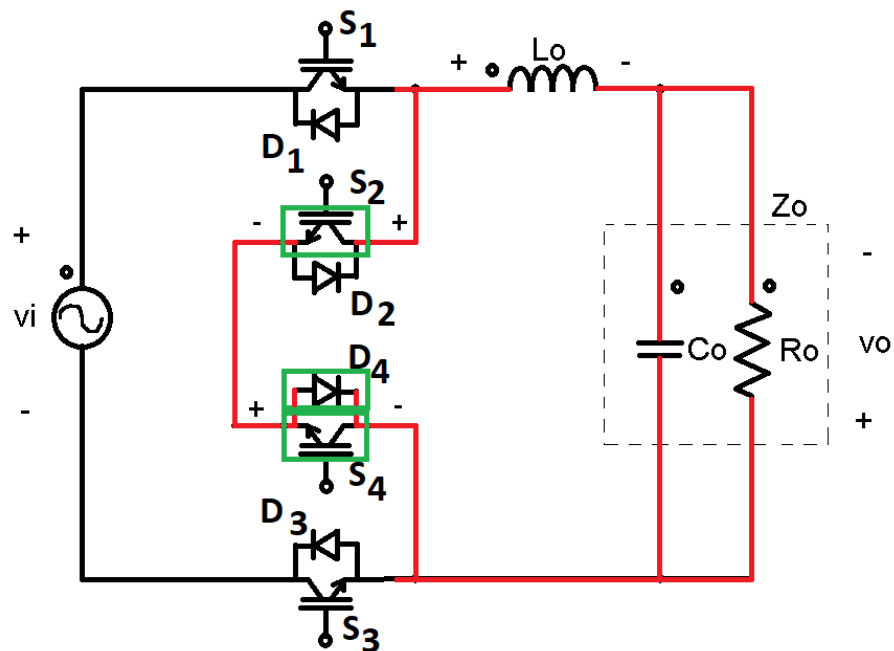
O conversor c.a.-c.a. é utilizado na topologia do estudo, como conversor de saída. Contudo, na topologia do estudo há oito chaves formando uma topologia ponte-H bidirecional, seu funcionamento é apresentado no capítulo topologia.

Figura 3.34 – Funcionamento do conversor c.a.-c.a. no tempo t_3 .



Fonte: Autor.

Figura 3.35 – Funcionamento do conversor c.a.-c.a. no tempo t_4 .



Fonte: Autor.

3.3 CARGAS DO MICRO-INVERSOR

As cargas previstas para o micro-inversor são as resistivas e o motor monofásico com capacitor permanente, dimensionados com base nas seguintes características:

- Ser capaz de suprir a potência de uma motobomba monofásica de 1/3 cv, com o uso de partida suave “Soft-Start”;
- Potência máxima (Pm) oferecida pelos módulos PV;

A motobomba que será utilizado como carga pode ser visualizada através da Figura 3.36.

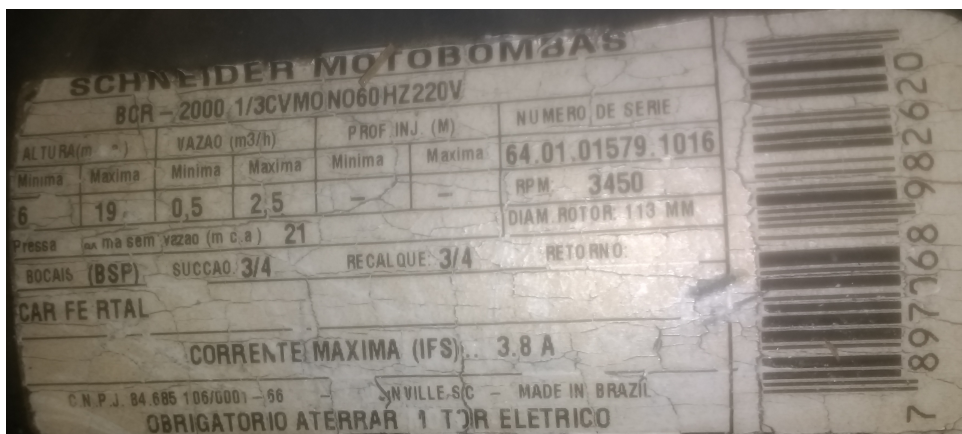
Figura 3.36 – Motobomba instalada na cisterna.



Fonte: Autor.

As informações técnicas foram obtidas com base na placa de identificação do fabricante da motobomba, como apresenta a Figura 3.37, e na placa de identificação do motor que fica dentro do invólucro da motobomba, como apresenta a Figura 3.38.

Figura 3.37 – Placa de identificação na motobomba.



Fonte: Autor.

Figura 3.38 – Placa de identificação do motor da motobomba.



Fonte: Autor.

Para se obter o valor da potência máxima (P_m) em W é necessário utilizar a conversão de potência definida por:

$$1 CV = 736 W \quad (3.14)$$

Portanto, a potência máxima (P_m) durante o regime de trabalho normal da motobomba é obtida a partir da seguinte expressão:

$$P_m = 1/3 CV = \frac{736 W}{3} = 245,33 W \quad (3.15)$$

Quanto a potência máxima P_m a ser fornecida pelos módulos PV, seguiu-se os seguintes passos:

Passo 1: Inicialmente foi definido o módulo PV, com base na análise feita anteriormente sobre os módulos avaliados na Tabela 3.3. A opção escolhida foi o módulo DAHSOLAR DHP72-320.

Passo 2: Identificado a potência máxima do módulo. Considerando os parâmetros da Tabela 3.4 pelo regime de testes NOCT, que mais se igualam ao regime normal de funcionamento.

Com base na Tabela 3.4 a potência máxima do módulo PV sobre o regime NOCT é de 238 W. Sendo assim, serão considerados dois módulos PV em paralelo, disponibilizando uma potência máxima de 476 W, com uma tensão de 34,4 V e 13,84 A.

3.3.1 Carga Resistiva

As simulações numéricas da topologia em estudo são realizadas no PSIM, utilizou-se cargas lineares resistivas. Levando em conta a capacidade máxima do módulo PV, são definidos alguns valores de resistência, que são utilizados como carga do micro-inversor. Tendo como principal objetivo, avaliar a dinâmica, a qualidade da tensão de saída e a eficiência do micro-inversor, para os diferentes níveis de carga.

Os valores das resistências são obtidos a partir do valor eficaz da tensão de saída v_o , da potência máxima P_m disponível pelo módulo PV mencionado anteriormente e de um percentual da potência desejada, pelo incremento de 10% da potência a cada teste. Portanto, os valores das resistências são definidos a partir da seguinte expressão:

$$R = \frac{V_o^2}{P_m \cdot \%P_m} \quad (3.16)$$

A Tabela 3.5 apresenta os resultados obtidos.

Tabela 3.5 – Percentual da potência e resistência na carga.

Percentual P_m	Potência	Resistência
10%	47,6 W	1016,60 Ω
20%	95,2 W	508,30 Ω
30%	142,8 W	338,87 Ω
40%	190,44 W	254,15 Ω
50%	238,05 W	203,32 Ω
60%	285,66 W	169,43 Ω
70%	333,27 W	145,23 Ω
80%	380,88 W	127,08 Ω
90%	428,49 W	112,96 Ω
100%	476 W	101,66 Ω

3.3.2 Carga Motor Monofásico com Capacitor Permanente

Os motores monofásicos são amplamente utilizados nas residências e nas indústrias, entretanto, no meio industrial em menor proporção em relação aos trifásicos.

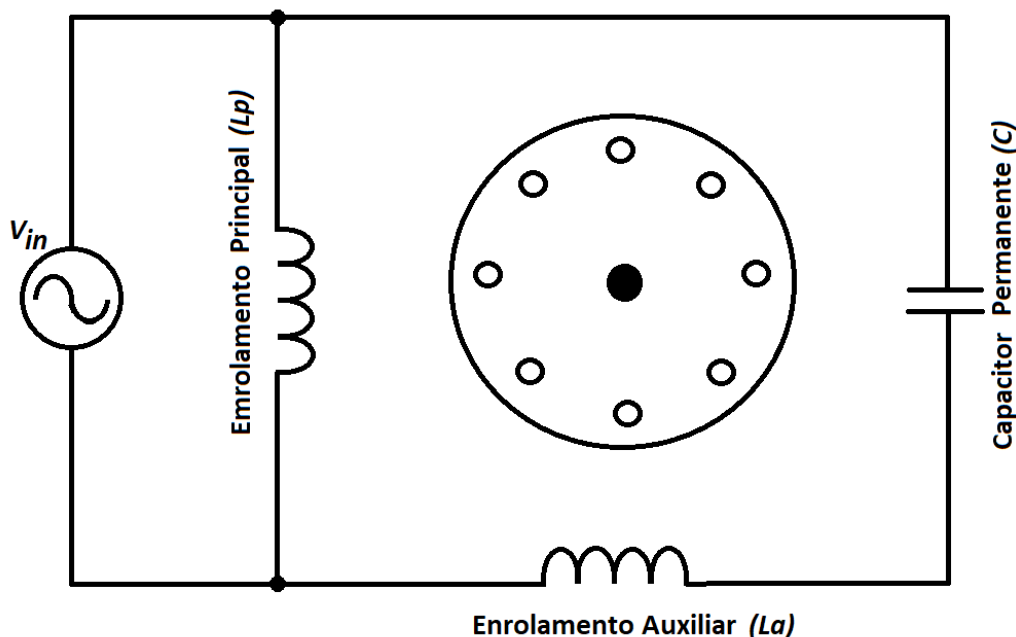
Os motores trifásicos trazem um grande benefício, não requerem uma rede de alimentação trifásica, tendo em vista que grande parte das residências não dispõem de uma rede trifásica. Estes motores são viáveis para pequenas aplicações, normalmente inferiores a 10 CV.

Esses motores são projetados para dispor de uma segunda fase fictícia auxiliando na partida. Devido aos diferentes tipos de partida, podem ser classificados

como: motor de fase dividida; motor com capacitor de partida; motor com capacitor permanente.

O motor analisado é do tipo capacitor permanente e o seu circuito equivalente pode ser visto na Figura 3.39.

Figura 3.39 – Circuito equivalente do motor monofásico com capacitor permanente.



Fonte: Autor.

Conforme (MANCUSSI, 2013), o motor monofásico com capacitor permanente, comparado aos outros tipos de motores monofásicos, tem um melhor fator de potência. Isso deve-se às características do enrolamento auxiliar, por não ser do tipo desacoplado, proporcionando um ganho de desempenho do motor, e a redução dos custos de manutenção e fabricação devido à sua construção simples.

O funcionamento do motor ocorre devido à defasagem da corrente entre a bobina principal e a auxiliar, existente por causa da construção física dos enrolamentos e da influência do capacitor permanente na bobina auxiliar. Em virtude da técnica com capacitor permanente, o torque é menor do que com a técnica de um capacitor de partida, mas traz benefícios citados anteriormente.

Quanto ao valor da capacitância ideal, o projeto se baseia no regime contínuo, levando em conta a necessidade da defasagem da corrente entre as bobinas de 90° elétricos (FITZGERALD; KINGSLEY; UMANS, 2006).

3.3.2.1 Como obter os parâmetros do motor monofásico?

O estudo não visa aprofundar-se a respeito do motor monofásico. Entretanto, a obtenção do modelo matemático do motor monofásico de capacitor permanente são relevantes para o desenvolvimento do trabalho.

O método para a obtenção dos parâmetros do modelo é apresentado (MANCUSI, 2013) e desta forma o motor é testado na condição de rotor bloqueado e de motor a vazio.

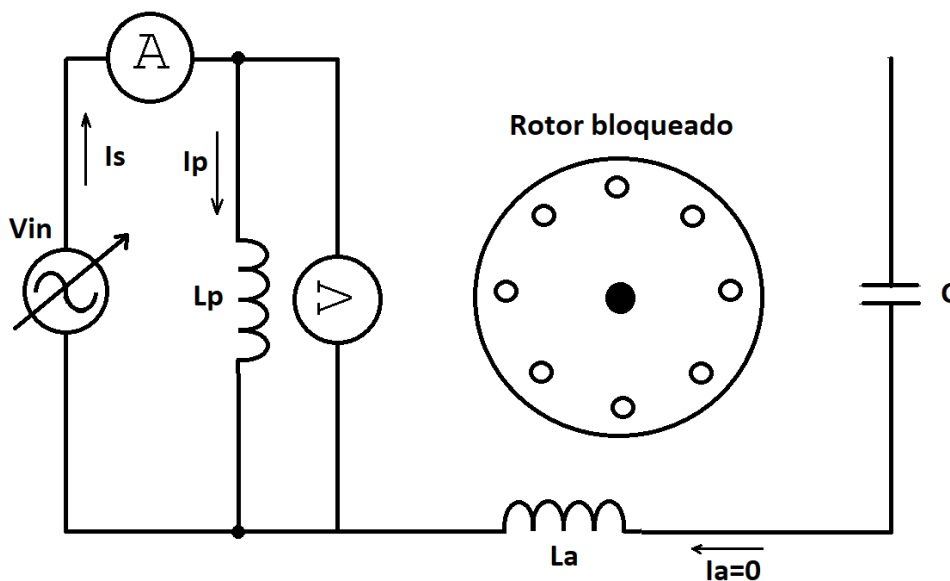
3.3.2.2 Ensaios de rotor bloqueado

Conforme (MANCUSI, 2013), os ensaios do motor com rotor bloqueado são divididos em duas etapas:

- Alimentar o motor com a bobina auxiliar aberta (primeira etapa);
- Alimentar o motor com a bobina principal aberta (segunda etapa);

A primeira etapa de ensaios de rotor bloqueado e de bobina auxiliar aberta, é representado na Figura 3.40.

Figura 3.40 – Circuito equivalente do ensaio com rotor bloqueado e bobina auxiliar aberta.



Fonte: Autor.

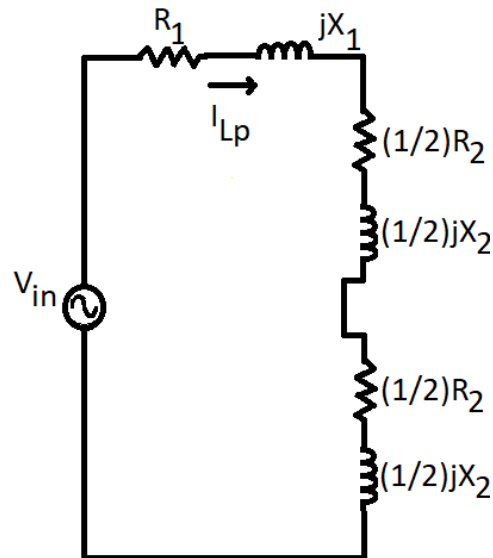
Segundo (MANCUSI, 2013), a partir das condições citadas para os ensaios referente a primeira etapa, o motor deve ser alimentado com tensão alternada, aumentando a tensão de forma progressiva até que seja alcançado o valor da corrente nominal do motor, durante esse evento, são observados os valores de tensão, corrente e potência.

A segunda etapa é análoga a primeira, contudo, com a bobina principal aberta (MANCUSI, 2013). Com os parâmetros obtidos nos ensaios, obtêm-se os parâmetros do motor.

Inicialmente são encontrados alguns parâmetros com base nos ensaios da primeira etapa, são os parâmetros da bobina principal (L_p).

Segundo (GURU; HIZIROGLU, 2000; MANCUSSI, 2013), o circuito equivalente do motor monofásico com rotor bloqueado e bobina auxiliar aberta pode ser também representada pela Figura 3.41.

Figura 3.41 – Circuito equivalente do ensaio de rotor bloqueado e bobina auxiliar aberta.



Fonte: Autor.

A partir dos parâmetros obtidos nos ensaios práticos é possível calcular os demais parâmetros, iniciando-se pela impedância da bobina principal Z_{Lp} , através do valor obtido na tensão de entrada (V_{in}) e da corrente da bobina principal (I_{Lp}), pode ser expressa como:

$$Z_{Lp} = \frac{V_{in}}{I_{Lp}} \quad (3.17)$$

Posteriormente, a resistência da bobina principal R_{Lp} , pode ser obtida a partir da potência da bobina principal (P_{Lp}) e da corrente da bobina principal I_{Lp} , pode ser expressa como:

$$R_{Lp} = \frac{P_{Lp}}{I_{Lp}^2} \quad (3.18)$$

A reatância da bobina principal X_{Lp} , pode ser obtida a partir da impedância da bobina principal Z_{Lp} e da resistência da bobina principal R_{Lp} , pode ser expressa como:

$$X_{Lp} = \sqrt{Z_{Lp}^2 - R_{Lp}^2} \quad (3.19)$$

Com base na Figura 3.41 é necessário obter os valores das resistências R_1 e R_2 e os valores das reatâncias X_1 e X_2 , através das seguintes expressões, respectivamente.

$$R_{Lp} = R_1 + R_2 \quad (3.20)$$

$$X_{Lp} = X_1 + X_2 \quad (3.21)$$

A resistência do primário pode ser obtida através da medição direta sobre a bobina principal do motor, a equação 3.20 pode ser trabalhada e expressa como:

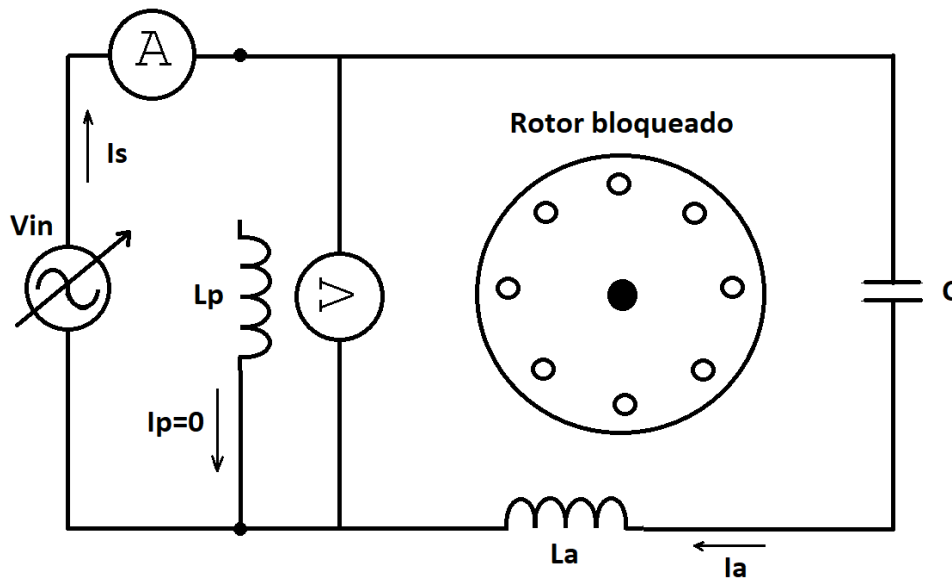
$$R_2 = R_{Lp} - R_1 \quad (3.22)$$

Segundo (MANCUSSI, 2013), assumindo-se que as reatâncias X_1 e X_2 sejam iguais, a equação 3.21 pode ser expressa como:

$$X_1 = X_2 = \frac{X_{Lp}}{2} \quad (3.23)$$

A segunda etapa com rotor bloqueado e bobina principal aberta, pode ser representado conforme a Figura 3.42.

Figura 3.42 – Circuito equivalente do ensaio com rotor bloqueado e bobina principal aberta.



Fonte: Autor.

Com o rotor bloqueado e o enrolamento principal aberto, análogo aos ensaios do enrolamento auxiliar aberto, os parâmetros a serem identificados com base na bobina auxiliar (L_a) são, a tensão medida sobre a bobina auxiliar V , a corrente na bobina auxiliar (I_{La}) e a potência obtida na bobina auxiliar (P_{La}) (GURU; HIZIROGLU, 2000; MANCUSSI, 2013).

Da mesma forma, a resistência do enrolamento auxiliar R_{La} é obtida a partir da potência da bobina auxiliar P_{La} e da corrente da bobina auxiliar I_{La} , pode ser expressa como:

$$R_{La} = \frac{P_{La}}{I_{La}^2} \quad (3.24)$$

A resistência do rotor R_{2a} é obtida a partir da resistência da bobina auxiliar R_{La} e da resistência associada ao capacitor R_a , pode ser expressa como:

$$R_{2a} = R_{La} - R_a \quad (3.25)$$

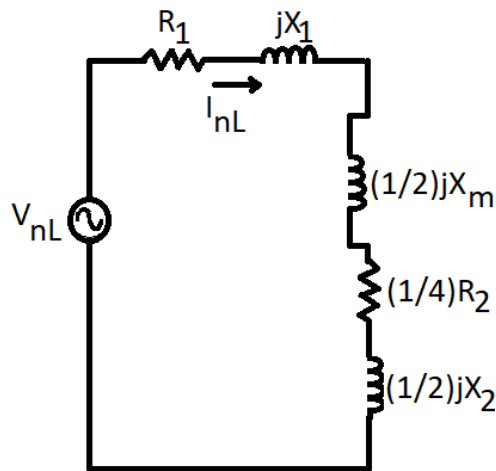
A relação das espiras é obtida a partir da seguinte expressão:

$$a = \sqrt{\frac{R_{2a}}{R_2}} \quad (3.26)$$

3.3.2.3 Ensaio com motor em vazio

Segundo (MANCUSSI, 2013), o ensaio consiste em alimentar o motor com a tensão nominal e com o enrolamento auxiliar aberto. Também é observado os valores da tensão, corrente e potência. O circuito equivalente desse ensaio é visualizado na Figura 3.43.

Figura 3.43 – Circuito equivalente do ensaio com motor em vazio e enrolamento auxiliar aberto.



Fonte: Autor.

Conforme (MANCUSSI, 2013), a reatância do circuito X_{nL} pode ser obtida a partir da impedância do circuito Z_{nL} e da resistência do circuito R_{nL} , pode ser expressa como:

$$X_{nL} = \sqrt{Z_{nL}^2 - R_{nL}^2} \quad (3.27)$$

Com base na Figura 3.43 é possível obter a reatância do circuito X_{nL} e pode ser expressa como:

$$X_{nL} = X_1 + \frac{X_m}{2} + \frac{X_2}{2} \quad (3.28)$$

Com base nas equações 3.23 e 3.28, é possível obter a seguinte expressão:

$$X_1 + \frac{X_2}{2} = \frac{3}{4}X_{Lp} \quad (3.29)$$

Sendo assim, a reatância de magnetização X_m pode ser obtida a partir da expressão:

$$X_m = 2X_{nL} - \frac{3}{2}X_{Lp} \quad (3.30)$$

Enquanto, as perdas rotacionais P_r são obtidas com base na expressão definida por:

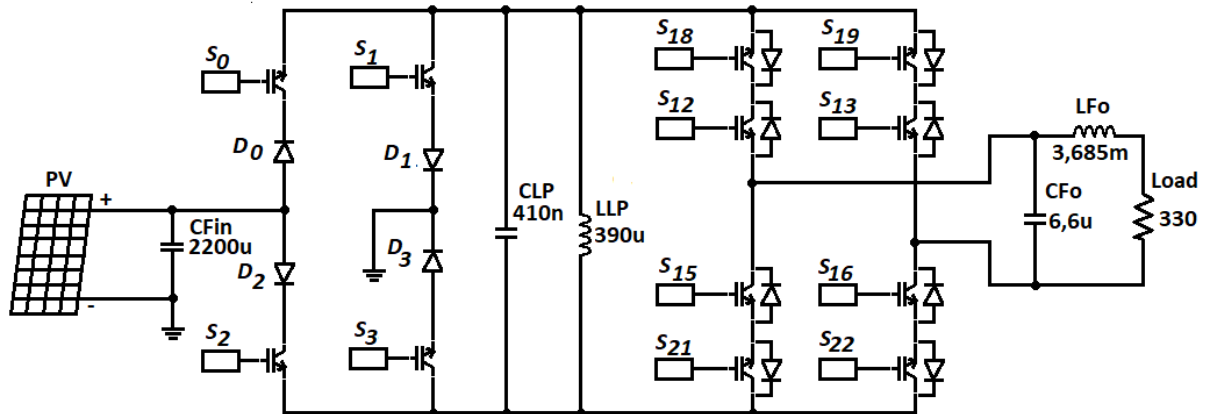
$$P_r = P_{nL} - I_{nL}^2 \left(R_1 + \frac{1}{4}R_2 \right) \quad (3.31)$$

Não foram realizados os ensaios com a motobomba para obtenção dos parâmetros por falta de tempo, manteve-se o estudo para futuras pesquisas.

4 TOPOLOGIA DO MICRO-INVERSOR

Na Figura 4.1 é apresentado a topologia do conversor proposto c.c.-c.a.-c.a., o primeiro estágio é um c.c.-c.a. e o segundo estágio é um c.a.-c.a..

Figura 4.1 – Topologia do micro-inversor proposto.



Fonte: Autor.

O primeiro conversor converte a tensão c.c. em uma tensão c.a. de afreqüência com o auxílio do circuito intermediário LC, também conhecido como circuito tanque, responsável pela freqüência de ressonância. Assim como, o conversor é responsável pela carga do link c.a., através das chaves S_0 , S_1 , S_2 e S_3 .

O segundo conversor c.a.-c.a. é responsável por converter a tensão c.a. do circuito tanque de alta freqüência em uma tensão c.a. na freqüência desejada, nesse caso numa tensão de 220 V e 60 Hz.

O circuito ressonante traz importantes características, conforme (AMIRABADI; TOLIYAT; ALEXANDER, 2013; DOUSOKY; ABU-RUB, 2014; AMIRABADI et al., 2014):

- Redução de tamanho e peso - Pois, não necessita de um sistema de armazenamento de energia como os usuais do link c.c., o circuito LC é responsável pela ressonância e requer pequeno volume;
- Redução das perdas de comutação - Em virtude do link c.a. é possível aplicar a técnica de comutação suave ZVS, evitando assim, picos de corrente durante a transição do estado aberto para fechado (HARB; ZHANG; BALOG, 2013). Ao utilizar de técnicas de comutação ZVS e a comutação com corrente nula (ZCS) é possível reduzir as perdas por comutação ao nível de 70% à 80%, possibilitando trabalhar com freqüências de comutação nos IGBT's acima de 200 kHz (PERIN; BASCOPÉ, 1997). Neste trabalho, optou-se por utilizar Mosfets e com uma freqüência de comutação de 20 KHz.
- Redução da distorção de harmônica da corrente de saída - Através do link c.a. e a correta aplicação da técnica de comutação ZVS;

- Grande velocidade dinâmica de incremento ou decremento da tensão - Através dos resultados das simulações é possível constatar uma grande velocidade de resposta dinâmica de correção quanto a tensão de saída em relação ao desejado, sendo perfeito para aplicação em sistemas “off-grid” e “on-grid”. Não foram realizadas simulações com alternância da carga de forma brusca e dinâmica, as alterações das cargas foram feitas entre uma simulação e outra;
- Isolação entre a tensão de entrada e saída - Através da topologia do estudo é possível obter uma isolamento eletrônico por intermédio da comutação do primeiro e segundo conversor. Isso pode ser observado através das formas de onda das correntes IPV e I_o , ver a Figura 5.1. O intervalo de tempo entre o momento de comutação da carga do link c.a. feito pelo conversor c.c.-c.a. e a comutação do conversor c.a.-c.a. responsável pela descarga do link c.a. para a carga da saída, irá variar, isso se dá devido a amplitude da tensão V_o instantânea e da própria carga do conversor. A comutação dos dois conversores podem ocorrer ao mesmo tempo, quando o nível de tensão do módulo PV VPV , a tensão do link c.a. VLP e a tensão de saída V_o forem iguais. Entretanto, isso pode ser evitado pelo usuário programador, fazendo com que as comutações ocorram em momentos diferentes. Por esse motivo, é considerado como sendo um conversor com isolamento. Entretanto, se for necessário a isolamento galvânica, pode ser feito através da substituição do indutor do circuito LC por um transformador de alta frequência (Flyback);

4.1 CONTROLE DO MICRO-INVERSOR

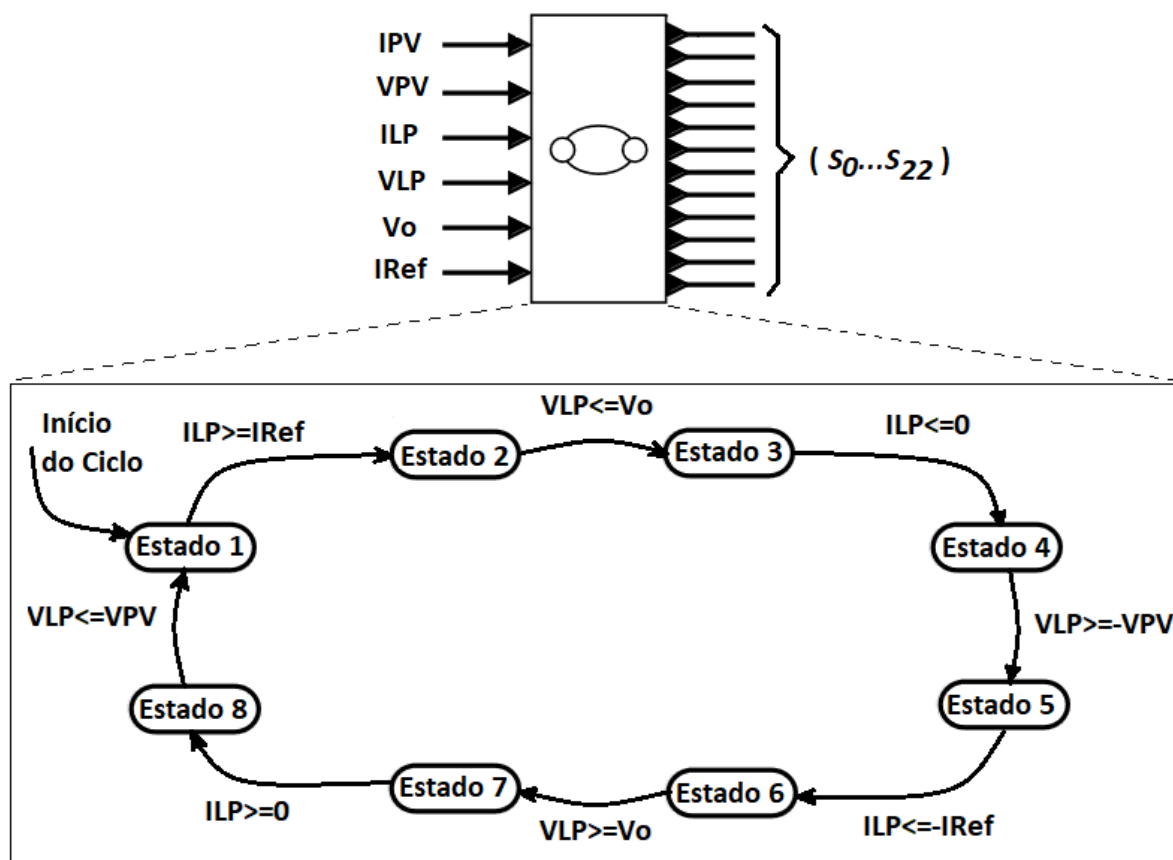
Na Figura 4.2 é apresentado o modelo do atuador da máquina de estados para o conversor proposto e a máquina de estado finito (FSM) que está dentro do modelo do atuador (LEE; SESHIA, 2017; DOUSOKY; ABU-RUB, 2014).

O controle é feito com base no FSM, cuja proposta apresenta os pré-requisitos e as transições necessárias para as mudanças dos estados. Os critérios responsáveis pelas transições são baseados na proposta do conversor e na técnica de comutação ZVS, ocorrem de forma sequencial e dependem dos pré-requisitos impostos quanto as variáveis das entrada.

Para que se possa ter êxito, o controle proposto necessita da leitura de algumas variáveis do conversor. A leitura dessas grandezas resultam em sinais analógicos que são divididos em dois critérios: os obrigatórios e os desejáveis.

Os sinais obrigatórios são os provenientes dos sensores considerados vitais para o funcionamento do conversor, como: São os sensores da tensão do link ressonante VLP , da tensão da saída V_o e o da corrente do indutor do circuito LC (ILP).

Figura 4.2 – Representação FSM como atuador do conversor.



Fonte: Autor.

Os sinais desejáveis são os provenientes dos sensores que apresentam outras variáveis sobre o conversor e podem contribuir para análise e aperfeiçoamento, contudo não são vitais para o funcionamento do conversor, como: São os sensores de tensão do módulo PV (VPV), o de corrente do módulo PV (IPV) e o da corrente de saída (I_o).

Os sensores obrigatórios e desejáveis podem ser visualizados na topologia do micro-inversor através da Figura 4.34.

A partir da definição do controle e dos sensores obrigatórios é elaborado um programação com base nos critérios definidos pelo sistema FSM, para o controle atuar sobre as chaves do conversor ($S_0, S_1, S_2...$) de forma digital, deixando as chave em conduzindo ou comandada a conduzir (ON) e comandada a interromper a condução (OFF).

Para o funcionamento do conversor são definidas algumas condições iniciais, como: ao iniciar a rotina de processamento do DSP, o estado do controle FSM é 1, o valor eficaz da tensão de saída é 220V, a frequência de saída é 60Hz, a tensão de referência V_{Ref} será iniciada quando a corrente ILP for maior ou igual corrente I_{Ref} , a tensão V_{Ref} deve se manter em 0V até que seja iniciado a forma de onda senoidal.

No micro-inversor não é desejável aplicar as técnicas de controle com modulação PWM, usualmente utilizados nos conversores buck-boost c.c.-c.a., em virtude do link c.a. gerado pelo circuito ressonante e pela própria proposta da técnica de comutação ZVS.

Como o micro-inversor com link c.a. é para um sistema “off-grid”, uma tensão de referência (V_{Ref}) é gerada numericamente e visa gerar a forma de onda da tensão de saída.

Essa tensão é gerada através da programação do sistema embarcado, a sua forma é obtida a partir da frequência de saída e amplitude da tensão eficaz desejada. Essa tensão não aparece na topologia do micro-inversor, pois trata-se de uma variável interna do sistema de controle.

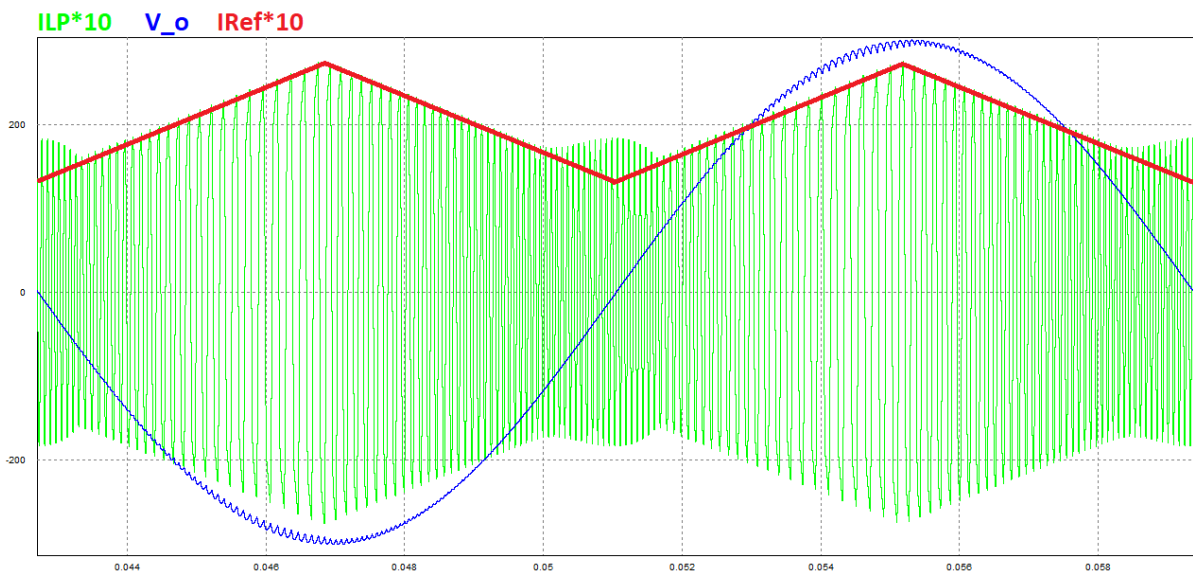
Uma segunda variável cuja a dinâmica é definida pelo programador é a da corrente de referência I_{Ref} . Esta variável tem bastante influência no comportamento do fluxo de energia no link c.a. quanto à tensão de pico. Conforme (DOUSOKY; ABURUB, 2014; AMIRABADI et al., 2014) a maioria das propostas estudadas mencionam sobre a utilização da técnica de controle de rastreamento do ponto de máxima potência (MPPT).

Neste trabalho não é utilizado o MPPT, utiliza-se da técnica desenvolvida pelo autor, como sendo mais simples para aplicação sobre o parâmetro I_{Ref} . Isso é possível em virtude da proporcionalidade do aumento da corrente na carga I_o com o aumento da tensão de saída V_o para cargas resistivas. Portanto, considerou-se que a grandeza I_{Ref} deve crescer e decrescer de uma forma linear em fase com o semi-ciclo da tensão V_o , e no semi-ciclo negativo da tensão a corrente seguirá a mesma sequência, contudo a I_{Ref} permanecerá no semiciclo positivo, conforme apresentado na Figura 4.3. No caso de cargas reativas, há necessidade de uma reavaliação, pretende-se simular com a carga reativa utilizando-se a mesma técnica para avaliar os resultados.

A respeito da corrente I_{Ref} , é composta pela soma das correntes dos módulos PV I_m multiplicada por um ganho. Os ganhos utilizados foram, mínimo 1,2 e máximo 2, sua variação ocorre no formato triangular, e a frequência dessa forma de onda é 2 vezes a frequência da tensão de saída V_o , como pode ser visto através da Figura 4.3. O comportamento da forma de onda I_{Ref} é facilmente implementado.

Conforme pesquisas de Dousoky (2014) e Amirabadi (2014), aplicaram a técnica de controle MPPT em suas propostas, o autor da pesquisa, não identificou como uma oportunidade a utilização da técnica de controle MPPT, foi utilizado a forma de onda da corrente I_{Ref} , representada através da Figura 4.3.

Quanto ao micro-inversor, é possível afirmar que requer uma maior complexidade de programação para o correto funcionamento, comparado aos sistemas convencionais com controle por modulação PWM.

Figura 4.3 – Formas de onda I_{Ref} , ILP , V_o .

Fonte: Autor.

A topologia do estudo e o controle aplicado, mostraram-se interessante quanto ao tempo de resposta sobre as correções de nível de tensão, ou seja, boa velocidade de resposta, caracterizando-os como uma oportunidade potencial a nível de aplicação em sistemas “off-grid” e “on-grid”.

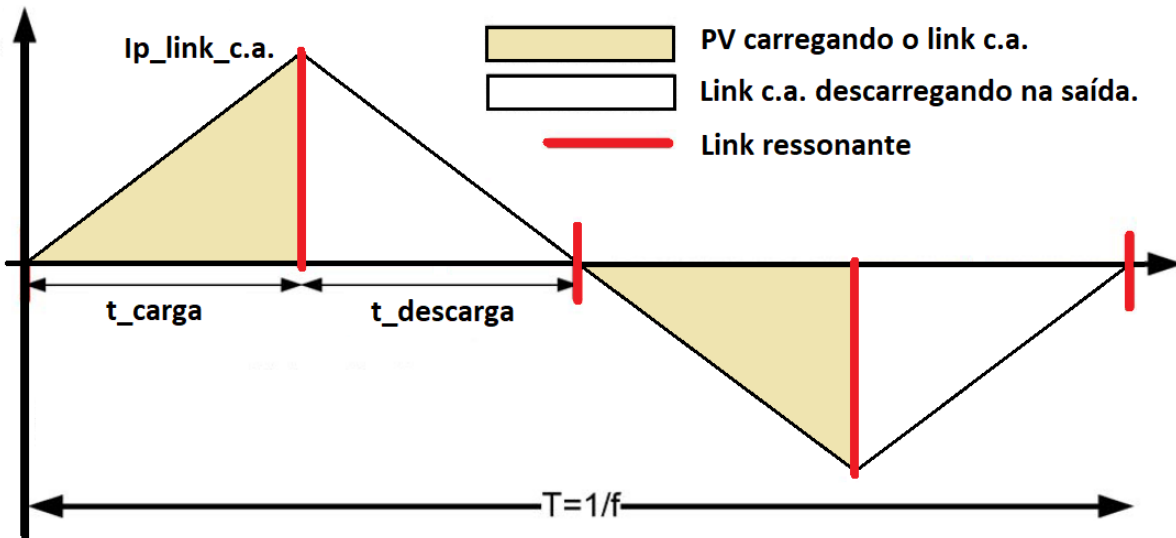
4.2 FUNCIONAMENTO DO MICRO-INVERSOR

Conforme a pesquisa de Amirabadi (2013), o fluxo de energia no link c.a. entre o conversor proposto, o módulo PV e a carga monofásica pode ser representada através da Figura 4.4. Assim como, apresenta o ciclo de funcionamento do micro-inversor, sendo que esse ciclo é dividido em oito estados, onde quatro são responsáveis pela transferência de carga e quatro são responsáveis pela ressonância.

Através da Figura 4.5 é apresentado o comportamento da tensão V_{LP} e da corrente ILP no tempo. Ao longo desse período, foi definido dois tempos para facilitar a análise e comparação do ciclo apresentado na Figura 4.4.

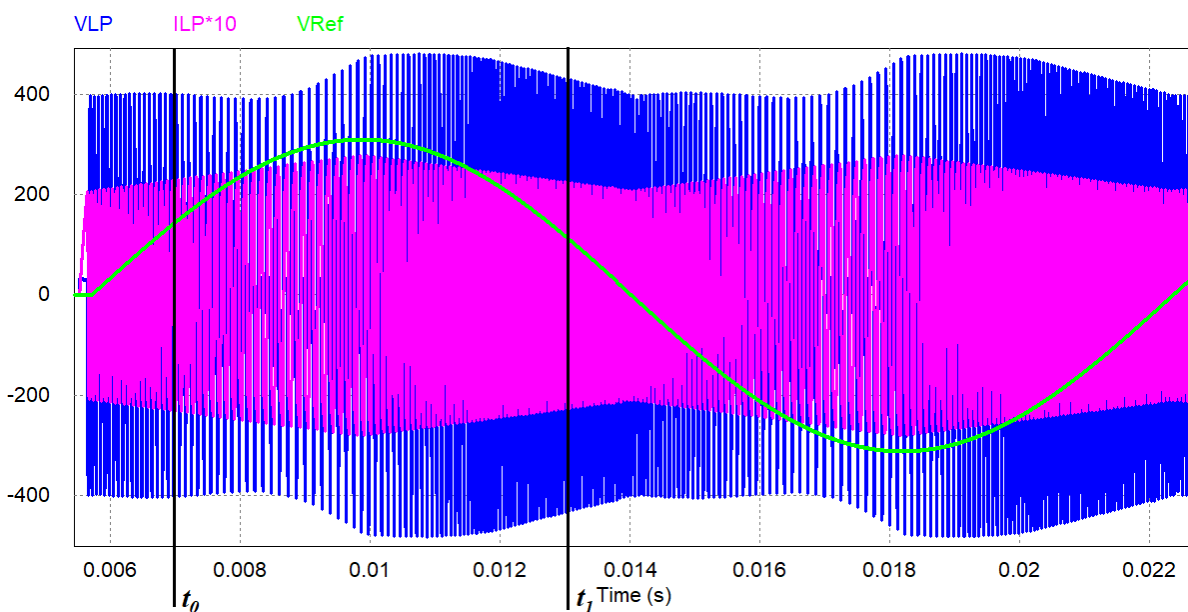
O objetivo dos dois tempos é mostrar a diferença do ciclo ao longo do tempo, pois, no tempo t_0 o link c.a. está sendo mais exigido pela tensão V_{Ref} , pois se encontra no momento ascendente do semi-ciclo positivo. Enquanto no tempo t_1 o link c.a. está sendo menos exigido, pois a tensão V_{Ref} está no sentido descendente do semi-ciclo positivo. Através da Figura 4.5 é possível constatar a variação da frequência do link ressonante, em virtude dos tempos de carga e descarga, ou seja, quando a amplitude da tensão V_{Ref} , no semi-ciclo positivo ou negativo estiverem próximas ao 0 V ou V_{Ref} estiver no sentido decrescente em relação ao semi-ciclo, a frequência é mais alta, por não estar descarregando o link c.a. de forma agressiva e por consequência a Figura 4.5

Figura 4.4 – Ciclo de carga e descarga do link c.a.



Fonte: Autor.

apresenta essas formas de ondas *VLP* e *ILP* mais cheias ou fechadas. Assim como, quando *VRef* estiver mais próximo a tensão de pico do semi-ciclo, em virtude da necessidade de uma maior demanda de carga nesse ponto, há a necessidade de um tempo maior de carga e descarga do link c.a., por sua vez, a frequência do ciclo ressonante é menor e as formas de ondas *VLP* e *ILP* se apresentam mais vazias ou abertas, ver Figura 4.5.

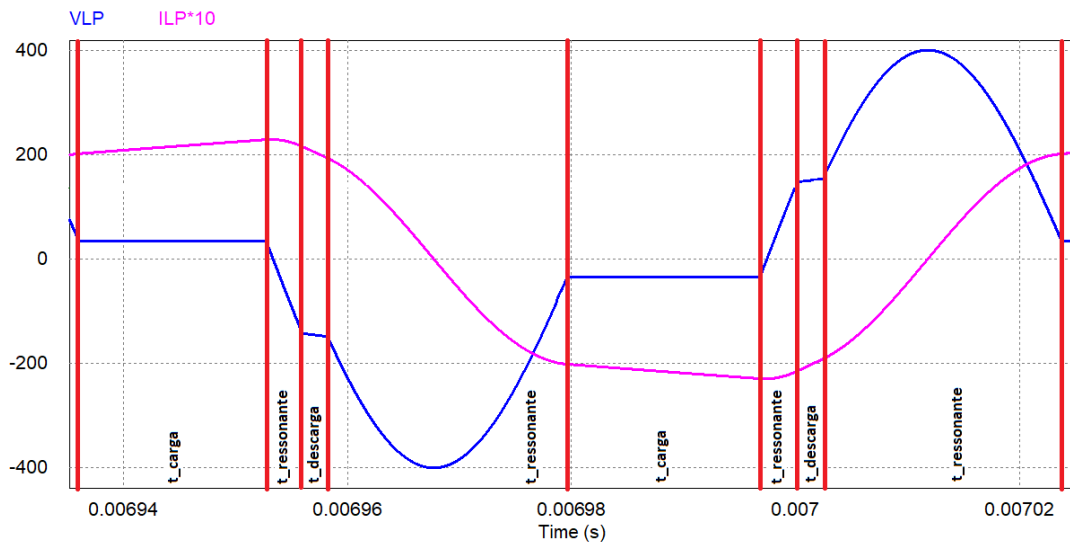
Figura 4.5 – Formas de onda de *VLP*, *ILP* num ciclo de *VRef*

Fonte: Autor.

Motivo pelo qual, o período do ciclo do link c.a. se altera e por consequência, pode se entender que a frequência do circuito ressonante se altera ao longo do tempo, devido aos tempos de carga e descarga do ciclo que variam.

A Figura 4.6 tem como objetivo apresentar as formas de onda *VLP* e *ILP* focando um ciclo do link c.a. no tempo t_0 , assim como, são apresentados os intervalos de tempos de carga, descarga e ressonância no ciclo. Para uma melhor compreensão da Figura 4.4 que representa o ciclo de carga e descarga do link c.a..

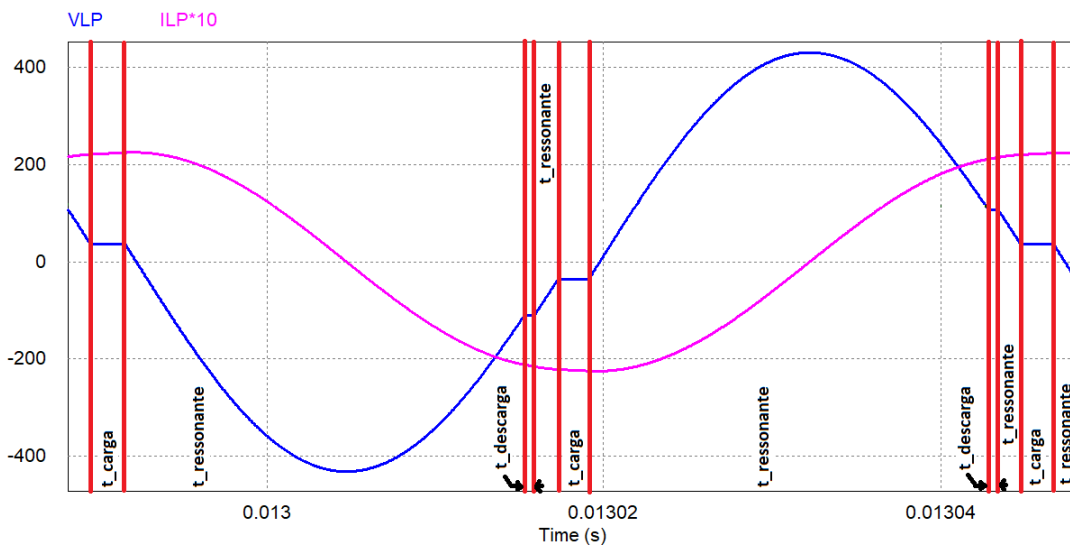
Figura 4.6 – Formas de onda de *VLP* e *ILP* em t_0



Fonte: Autor.

A Figura 4.7 tem como objetivo apresentar as formas de onda *VLP* e *ILP* focando um ciclo do link c.a. no tempo t_1 , assim como, são apresentados os intervalos de tempos de carga, descarga e ressonância no ciclo. Para uma melhor compreensão da Figura 4.4 que representa o ciclo de carga e descarga do link c.a..

Figura 4.7 – Formas de onda de *VLP* e *ILP* em t_1



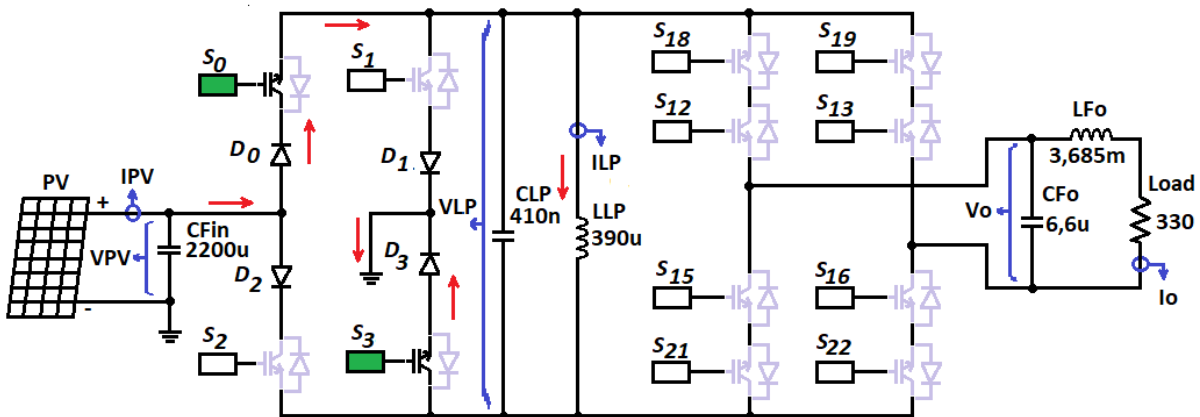
Fonte: Autor.

Comparando-se as Figuras 4.6 e 4.7, nota-se o impacto nos tempos de carga e descarga no período, que são responsáveis diretos pela frequência do link c.a..

4.2.1 Estado 1 (Energização)

O estado 1 é o responsável pela energização do link c.a., ou seja, o circuito LC é energizado e o indutor armazena energia no seu campo magnético, isso é feito através das chaves S_0 e S_3 conforme a Figura 4.8.

Figura 4.8 – Estado 1 - Carga semi-ciclo positivo do link c.a..



Fonte: Autor.

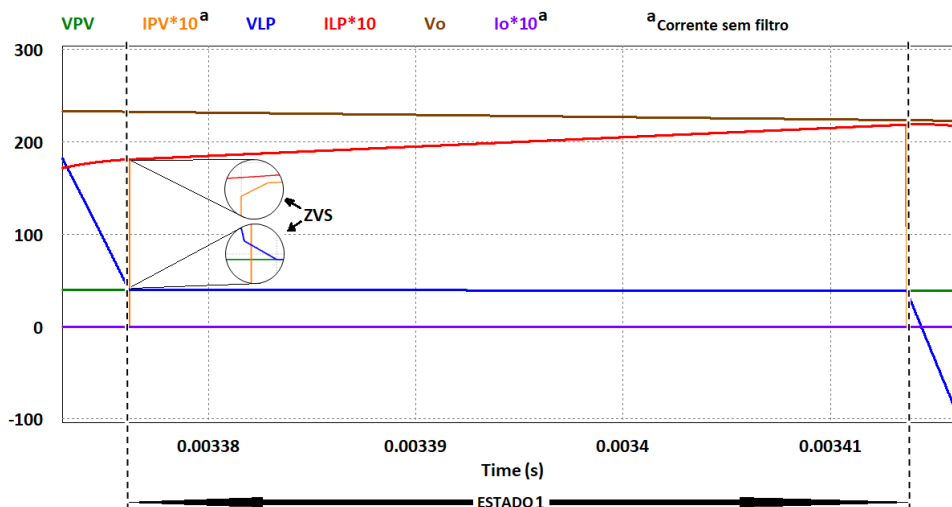
As chaves são comandadas a conduzir (*ON*), enquanto a tensão sobre a chave ainda está com nível de tensão reversa, para se obter como resultado a técnica ZVS, isso é possível através do circuito ressonante do link c.a. como carga desse conversor.

Através da estratégia de antecipação ao ligar as chaves ainda com a tensão reversa, é possível se obter o perfeito funcionamento da técnica de comutação ZVS, por consequência, a mínima corrente desejada irá circular sobre as chaves, evitando as perdas indesejadas ao ligar as chaves.

Não ocorre um pico de corrente sobre as chaves que estão conduzindo ou comandadas a conduzir (*ON*), portanto, a corrente que circula nas chaves parte da corrente residual no circuito LC, e chega a corrente máxima desejada por I_{Ref} .

Quando a corrente de carga chegar à corrente I_{Ref} , as chaves S_0 e S_3 são comandadas a interromper a condução (*OFF*). No momento do desligamento, o capacitor do circuito ressonante LC auxilia através da sua característica de armazenamento de energia, minimizando as perdas no desligamento, ver as formas de ondas na Figura 4.9 referente ao estado 1, com um detalhe ampliado da tensão e corrente referente ao ZVS.

Figura 4.9 – Formas de ondas do Estado 1 com detalhes do ZVS.



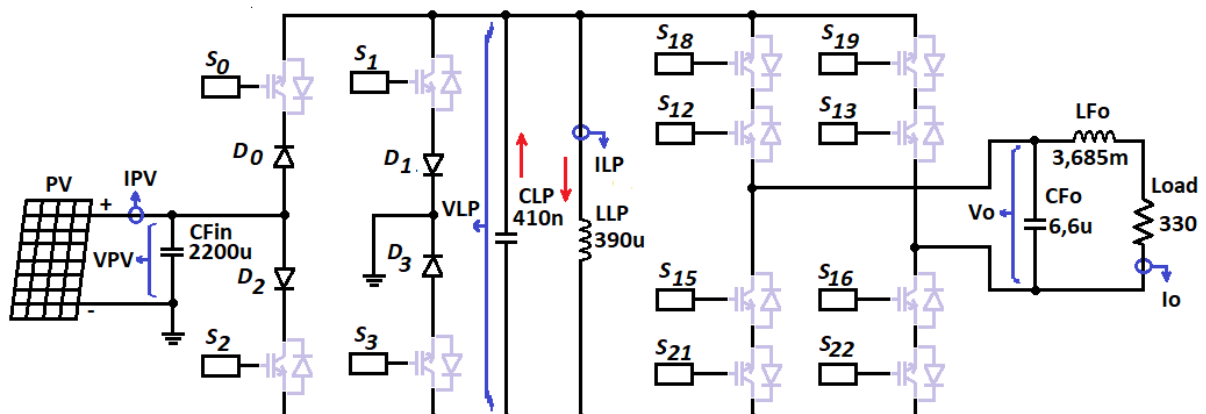
Fonte: Autor.

4.2.2 Estado 2 (Ressonância parcial)

O estado 2 é o momento que a energia do link c.a. entra em ressonância de forma parcial. Para que isso ocorra, todas as chaves do micro-inversor são comandadas a interromper a condução (*OFF*).

Neste momento a energia do circuito LC entra em ressonância como é mostrado através da Figura 4.10, no caso do estado 2 a tensão decresce, o estado 2 é finalizado de duas formas diferentes: quando há necessidade do incremento da tensão V_o , o estado 2 é finalizado quando ocorrer a transição da tensão do link c.a. pelo eixo zero volts no sentido semi-ciclo negativo do link c.a., a segunda possibilidade é quando se deseja o decremento da tensão V_o , nesse caso, o estado 2 será finalizado sempre que a tensão do link c.a. ultrapassar a tensão de pico da tensão de saída desejada, no caso em questão a tensão de pico da saída é 311 V, tendo em vista que a tensão desejada na saída é 220 V, 60 Hz.

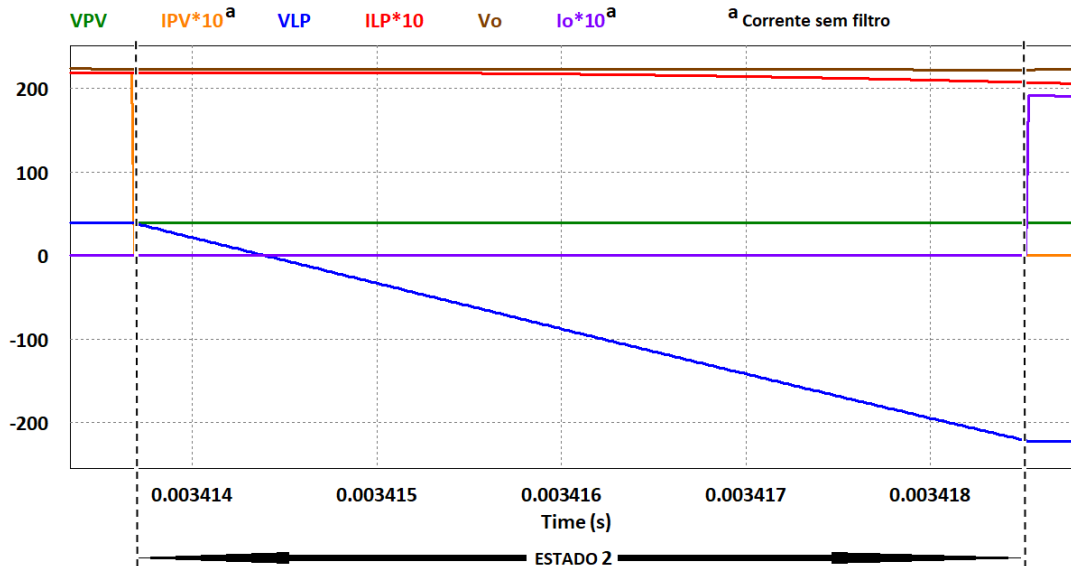
Figura 4.10 – Estado 2, 4, 6 e 8 - Ressonância no link c.a..



Fonte: Autor.

Durante a transição dos estados 2 e 3 o circuito LC continuará em regime de ressonância, até que a tensão do link c.a. V_{LP} se iguale a tensão de saída V_o , ocorrendo assim a técnica de comutação ZVS. A Figura 4.11 apresenta as formas de ondas no momento do estado 2.

Figura 4.11 – Formas de ondas do Estado 2



Fonte: Autor.

4.2.3 Estado 3 (Desenergização)

No estado 3 ocorre o processo de desenergização do circuito c.a., isso é possível através da transferência de energia para a tensão de saída V_o , entretanto, nesse estado isso pode ocorrer através de uma das quatro formas por ciclo:

Situação 1: Sempre que há necessidade de incremento do semi-ciclo positivo da tensão de saída V_o as chaves S_{19} e S_{21} são comandadas a conduzir (ON), como apresentado na Figura 4.13.

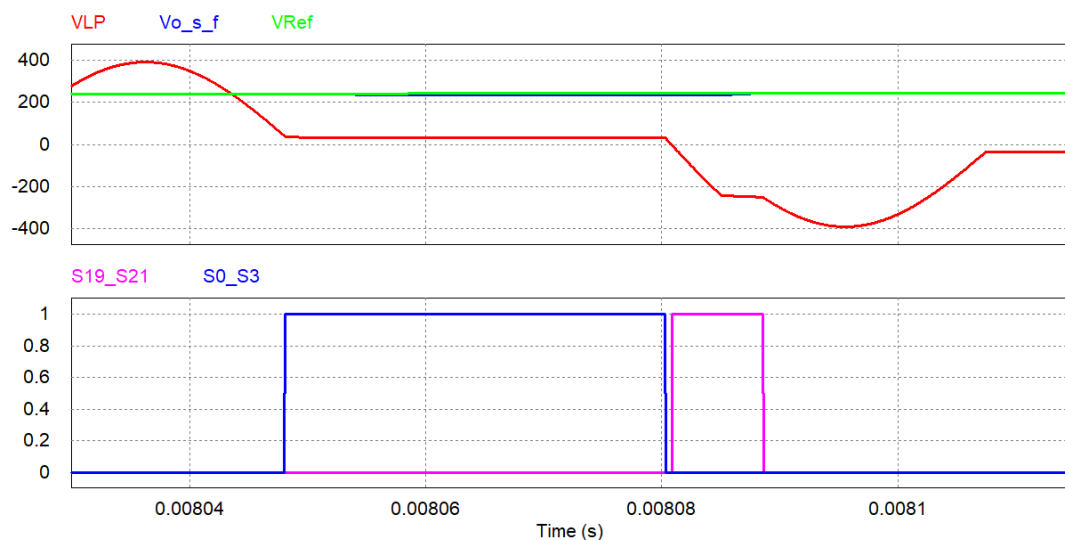
Situação 2: Sempre que há necessidade de incremento do semi-ciclo negativo da tensão de saída V_o as chaves S_{18} e S_{22} são comandadas a conduzir (ON), como apresentado na Figura 4.15.

Situação 3: Sempre que há necessidade de decremento do semi-ciclo positivo da tensão de saída V_o as chaves S_{13} e S_{15} são comandadas a conduzir (ON), como apresentado na Figura 4.16.

Situação 4: Sempre que há necessidade de decremento do semi-ciclo negativo da tensão de saída V_o as chaves S_{12} e S_{16} são comandadas a conduzir (ON), como apresentado na Figura 4.17.

Sempre que há necessidade de comandar as chaves a conduzir (*ON*), a lógica do comutação deverá obedecer aos comentários do estado 3, assim como, serem ligados de forma antecipada, ver a Figura 4.12, a saída S_{19_S21} , responsável pelo disparo dos sinais de comando das chaves S_{19} e S_{21} é ligada assim que o link c.a. passa para o semi-ciclo negativo. No momento inicial a tensão do link c.a. continua em ressonância, até o momento em que a tensão sobre a chave muda de reversa para direta, nesse momento a tensão do link c.a. passa a sentir a carga e por sua vez utilizou-se da técnica de comutação ZVS.

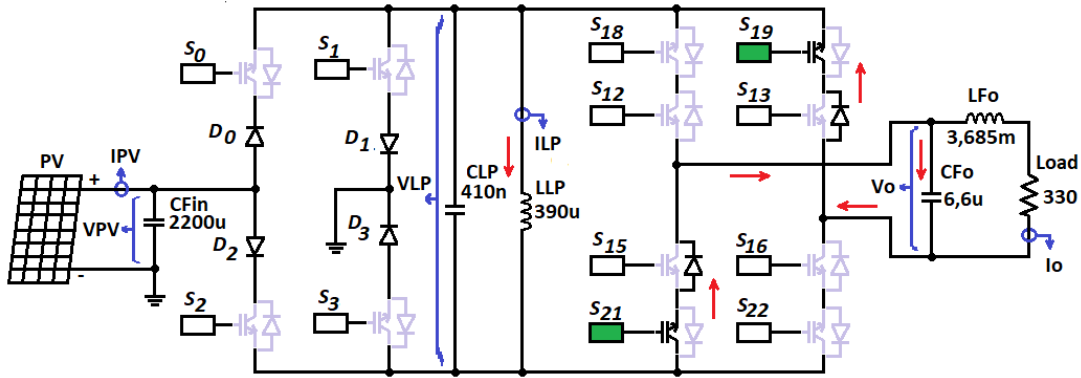
Figura 4.12 – Formas de onda da tensão V_{LP} , V_o , V_{Ref} e sinais de comando das chaves no Estado analisado.



Fonte: Autor.

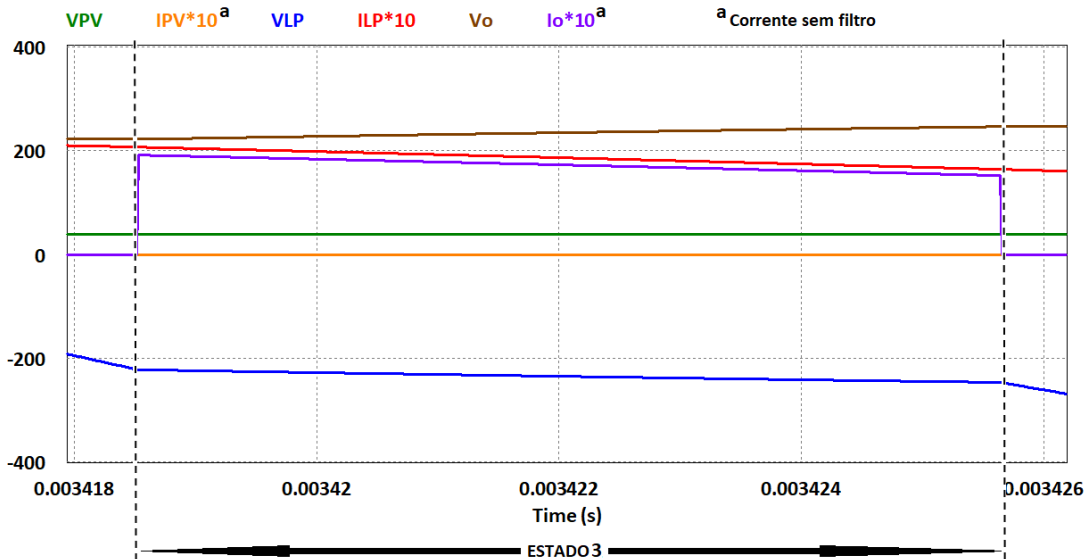
Quanto ao desligamento, o capacitor do filtro de saída CF_o auxilia no momento do desligamento, evitando perdas. A Figura 4.14 apresenta as formas de ondas no estado 3, com base na situação 1 representado na Figura 4.13. Através das formas de ondas é possível constatar um ótimo comportamento da corrente de saída antes do filtro. A corrente de pico está se limitando a corrente máxima do link c.a. no momento que as chaves estão conduzindo ou comandadas a conduzir (*ON*). Assim como, é possível perceber que essa corrente, começa a reduzir no tempo, dado o comportamento da descarga do link c.a..

Figura 4.13 – Estado 3 - Incremento da tensão do semi-ciclo positivo.



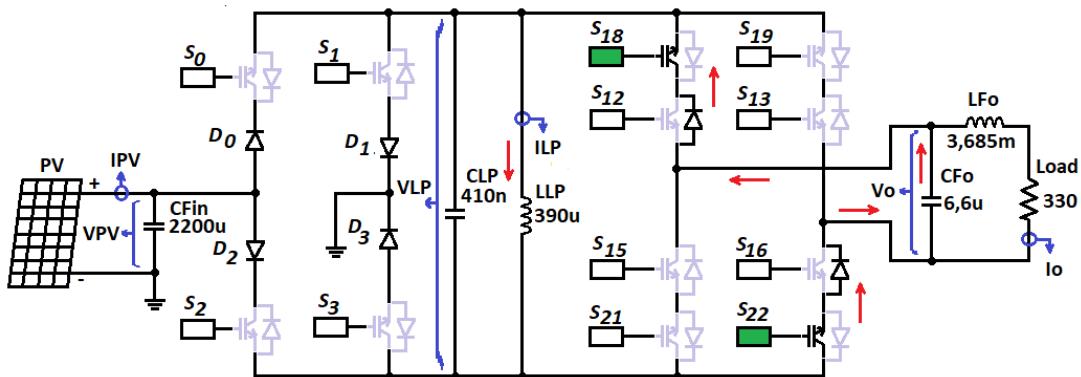
Fonte: Autor.

Figura 4.14 – Formas de onda do Estado 3.



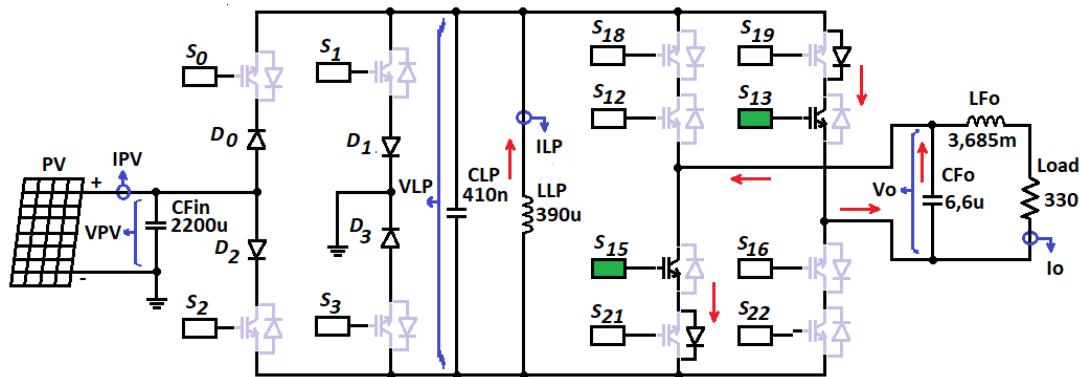
Fonte: Autor.

Figura 4.15 – Estado 3 - Incremento da tensão do semi-ciclo negativo.



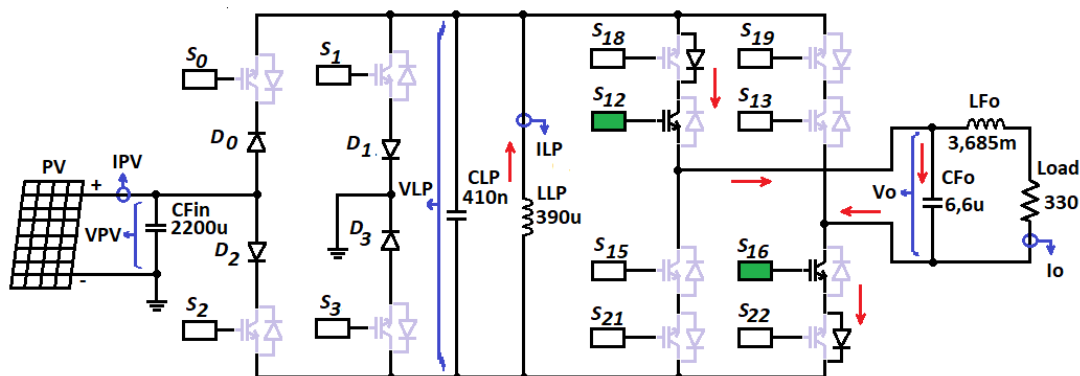
Fonte: Autor.

Figura 4.16 – Estado 3 - Decremento da tensão do semi-ciclo positivo.



Fonte: Autor.

Figura 4.17 – Estado 3 - Decremento da tensão do semi-ciclo negativo.



Fonte: Autor.

4.2.4 Estado 4 (Ressonância parcial)

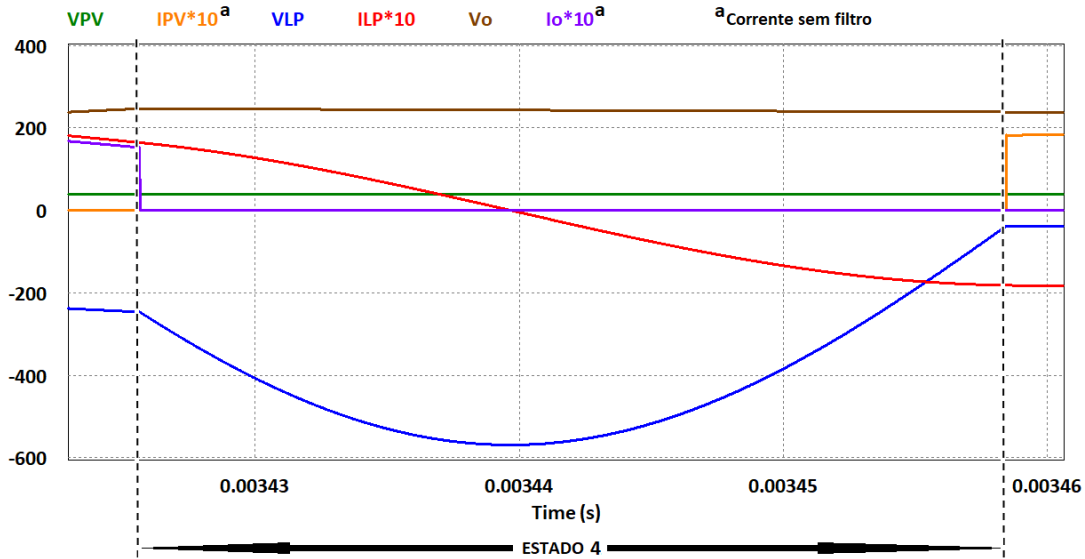
No estado 4 ocorre um novo momento da ressonância parcial do link c.a., similar ao estado 2, quando todas as chaves são comandadas a interromper a condução (*OFF*) como apresentado na Figura 4.10, o fluxo de energia continuará em ressonância dentro do circuito LC, conforme apresentado na Figura 4.18, até que a tensão do link c.a. *VLP* se iguale a tensão de entrada *VPV*.

4.2.5 Estado 5 (Energização)

O estado 5 é análogo ao estado 1, a principal diferença está na direção do sentido da corrente no link c.a.. Sendo responsável pela energização do link c.a. no semi-ciclo negativo, ou seja, o circuito LC é energizado para carregar o indutor através de sua magnetização, isso é feito através das chaves *S1* e *S2* conforme a Figura 4.19.

Os sinais de comando das chaves são comandadas a conduzir (*ON*), enquanto a tensão sobre a chave ainda está com nível de tensão reversa, para se obter como resultado a técnica ZVS, isso é possível através do circuito ressonante do link c.a. como carga desse conversor. Através da estratégia de antecipação ao ligar as chaves

Figura 4.18 – Comportamento das formas de onda do Estado 4.



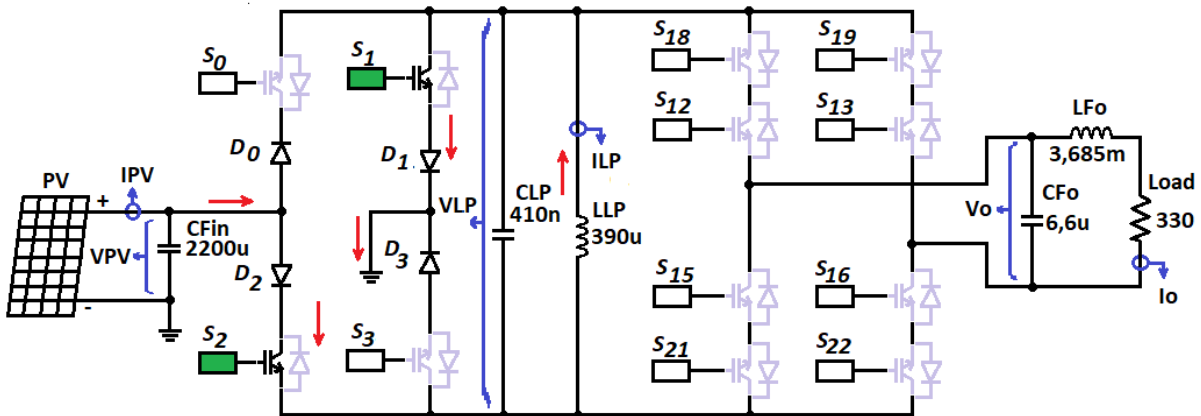
Fonte: Autor.

é possível se obter o perfeito funcionamento da técnica de comutação ZVS, por consequência, a mínima corrente desejada circula sobre as chaves, evitando as perdas indesejadas no momento do ligar as chaves.

Não ocorre um pico de corrente sobre as chaves que estão conduzindo ou comandadas a conduzir (*ON*), portanto, a corrente que circula nas chaves parte da corrente residual no circuito LC, e chega a corrente máxima desejada por I_{Ref} .

Quando a corrente de carga chegar à corrente I_{Ref} , as chaves S_1 e S_2 são comandadas a interromper a condução (*OFF*). No momento do desligamento, o capacitor do circuito ressonante LC auxilia através da sua característica de armazenamento de energia, minimizando as perdas no desligamento.

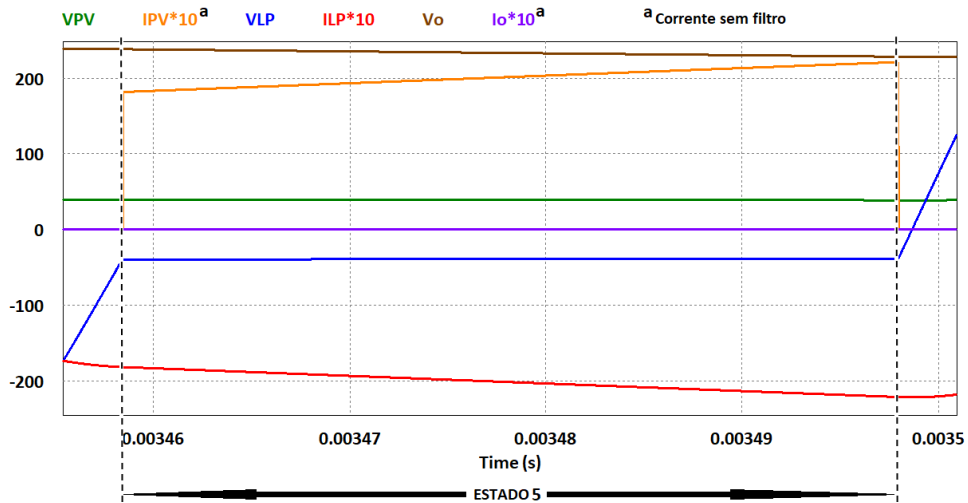
Figura 4.19 – Estado 5 - Carga semi-ciclo negativo do link c.a..



Fonte: Autor.

A Figura 4.20 apresenta as formas de ondas no momento do estado 5, quando o link c.a. está sendo carregado no semi-ciclo negativo e as chaves S_1 e S_2 são comandada a conduzir como apresenta na Figura 4.19.

Figura 4.20 – Formas de ondas do Estado 5

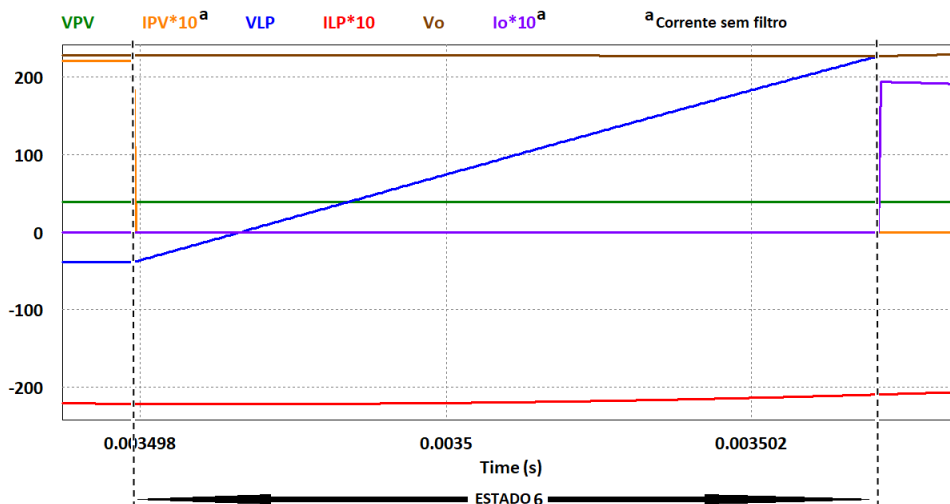


Fonte: Autor.

4.2.6 Estado 6 (Ressonância parcial)

No estado 6 ocorre um novo momento da ressonância parcial do link c.a., similar ao estado 2 e 4, quando todas as chaves são comandadas a interromper a condução (*OFF*) como apresentado na Figura 4.10. O fluxo de energia continua em ressonância dentro do circuito LC, pode ser visualizado na Figura 4.21, até que a tensão do link c.a. *VLP* se iguale a tensão de saída V_o .

Figura 4.21 – Comportamento das formas de onda do Estado 6.



Fonte: Autor.

4.2.7 Estado 7 (Desenergização)

O estado 7 é análogo ao estado 3, contudo, no momento do semi-ciclo positivo do link c.a., responsável pelo processo de desenergização do circuito c.a., isso é possível através da transferência de energia para a tensão de saída V_o . Entretanto, nesse estado, isso pode ocorrer através de uma das quatro formas por ciclo: estão conduzindo ou comandadas a conduzir Situação 1: Sempre que haja necessidade de incremento do semi-ciclo positivo da tensão de saída V_o as chaves S_{12} e S_{16} são comandadas a conduzir (ON), como apresentado na Figura 4.23.

Situação 2: Sempre que haja necessidade de incremento do semi-ciclo negativo da tensão de saída V_o as chaves S_{13} e S_{15} são comandadas a conduzir (ON), como apresentado na Figura 4.25.

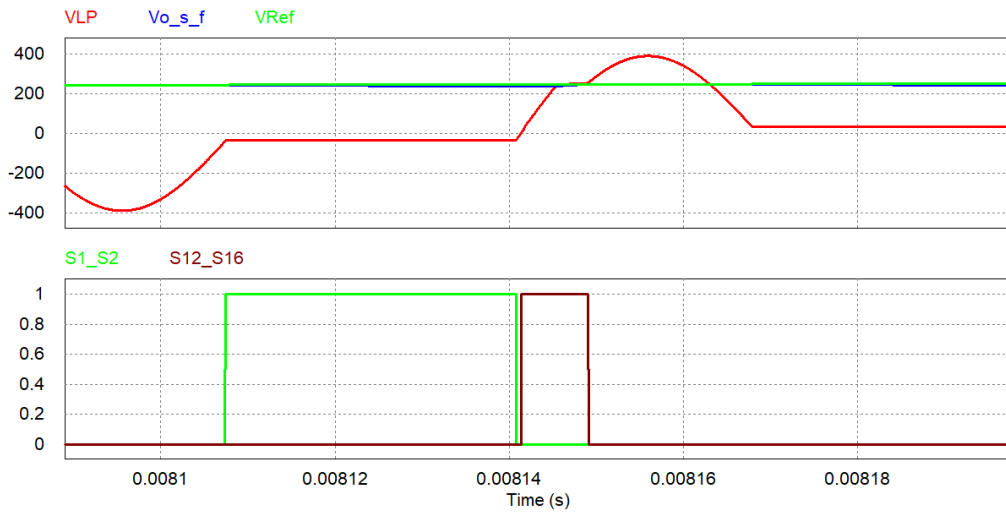
Situação 3: Sempre que haja necessidade de decremento do semi-ciclo positivo da tensão de saída V_o as chaves S_{18} e S_{22} são comandadas a conduzir (ON), como apresentado na Figura 4.26.

Situação 4: Sempre que haja necessidade de decremento do semi-ciclo negativo da tensão de saída V_o as chaves S_{19} e S_{21} são comandadas a conduzir (ON), como apresentado na Figura 4.27.

Sempre que há necessidade de comandar as chaves a conduzir (ON), a lógica de comutação deve obedecer aos comentários do estado 7, assim como, serem ligados de forma antecipada, ver a Figura 4.22, a saída S_{12_S16} , responsável pelo disparo dos sinais de comando das chaves S_{12} e S_{16} é ligada assim que o link c.a. passa para o semi-ciclo positivo. No momento inicial a tensão do link c.a. continua em ressonância, até o momento em que a tensão sobre a chave muda de reversa para direta, nesse momento a tensão do link c.a. passa a sentir a carga e por sua vez utilizou-se da técnica de comutação ZVS.

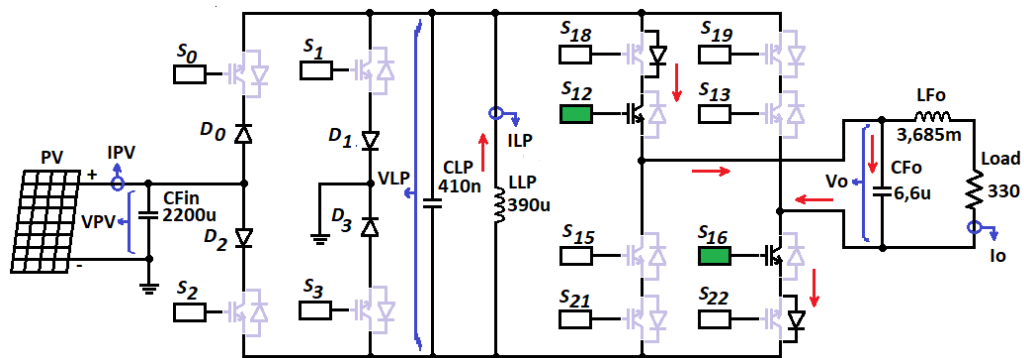
Quanto ao desligamento, o capacitor do filtro de saída CF_o auxilia minimizando-se as perdas. A Figura 4.24 apresenta as formas de ondas no estado 7, com base na situação 1 representado na Figura 4.23. Através das formas de ondas, é possível constatar um ótimo comportamento da corrente de saída antes do filtro. A corrente de pico está se limitando a corrente máxima do link c.a. no momento que as chaves estão conduzindo ou comandadas a conduzir (ON). Assim como, é possível perceber que essa corrente, começa a reduzir no tempo, dado o comportamento da descarga do link c.a..

Figura 4.22 – Formas de onda da tensão V_{LP} , V_o , V_{Ref} e sinais de comando das chaves no Estado analisado.



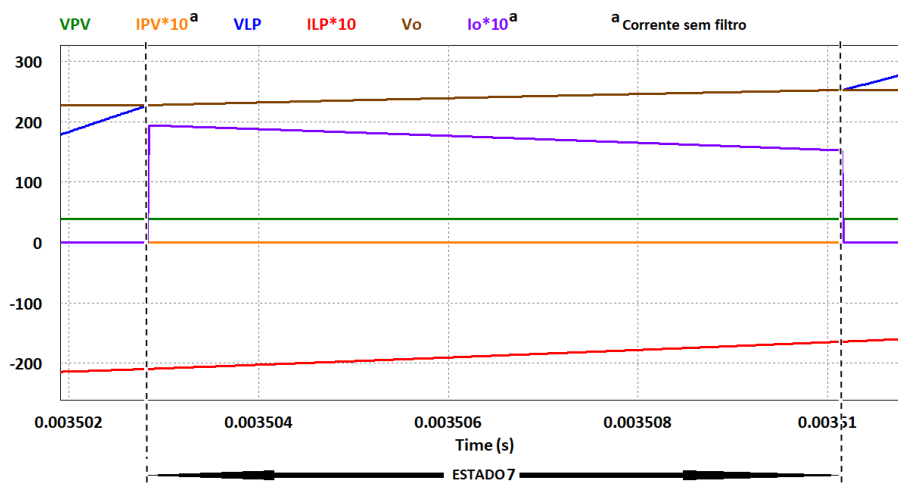
Fonte: Autor.

Figura 4.23 – Estado 7 - Incremento da tensão do semi-ciclo positivo.



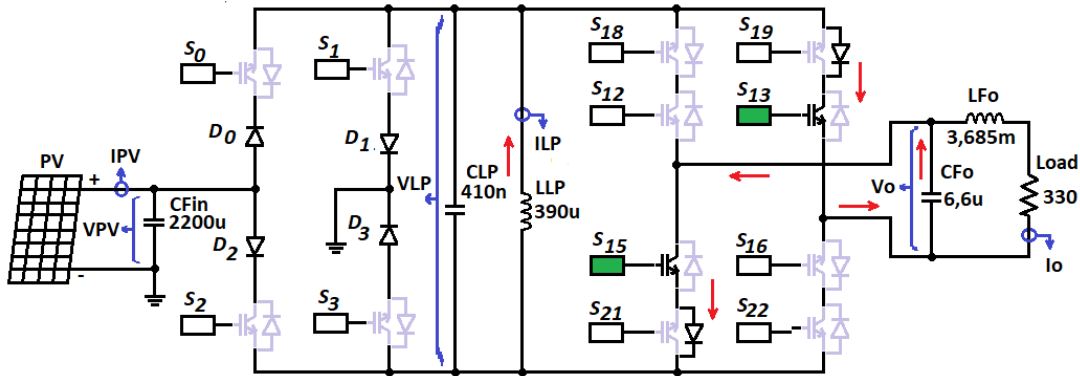
Fonte: Autor.

Figura 4.24 – Formas de onda do Estado 7.



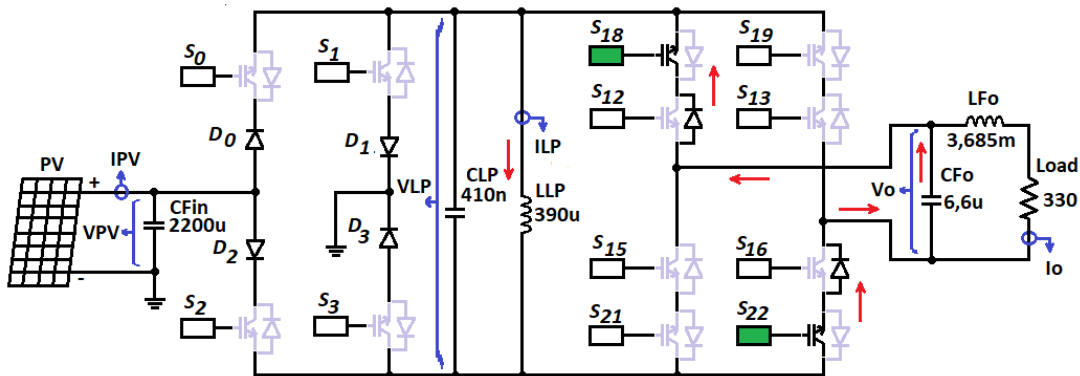
Fonte: Autor.

Figura 4.25 – Estado 7 - Incremento da tensão do semi-ciclo negativo.



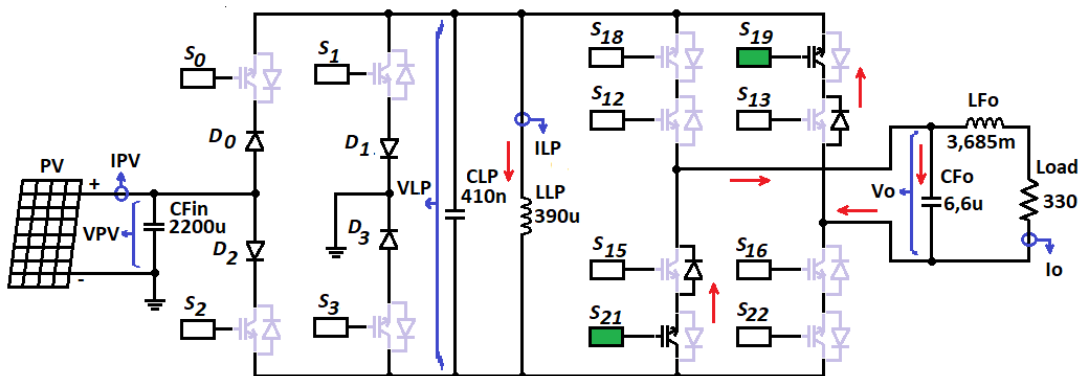
Fonte: Autor.

Figura 4.26 – Estado 7 - Decremento da tensão do semi-ciclo positivo.



Fonte: Autor.

Figura 4.27 – Estado 7 - Decremento da tensão do semi-ciclo negativo.

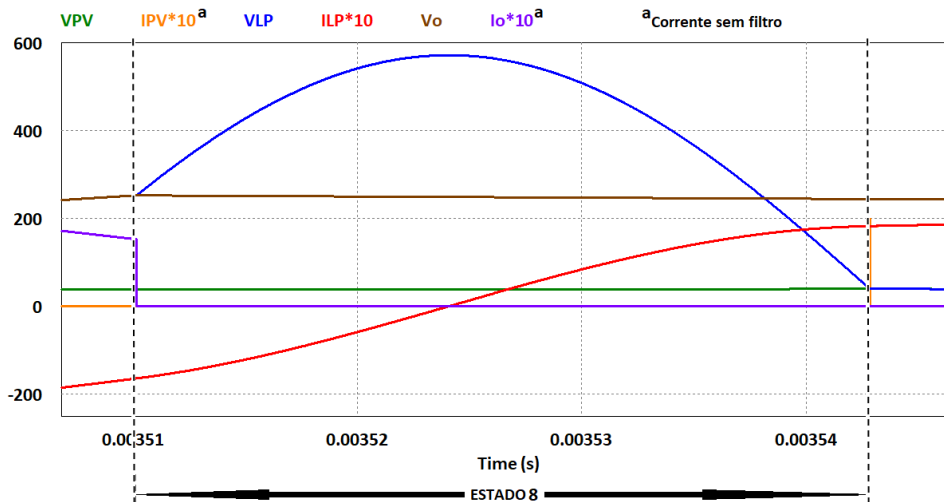


Fonte: Autor.

4.2.8 Estado 8 (Ressonância parcial)

No estado 8 ocorre um novo momento da ressonância parcial do link c.a., similar ao estado 2, 4 e 6, quando todas as chaves são comandadas a interromper a condução (*OFF*), como apresentado na Figura 4.10, o fluxo de energia continua em ressonância dentro do circuito LC, ver a Figura 4.28, até que a tensão do link c.a. VLP se iguale a tensão de saída VPV .

Figura 4.28 – Comportamento das formas de onda do Estado 8.



Fonte: Autor.

4.3 TOPOLOGIA DO MICRO-INVERSOR COM AS CAPACITÂNCIAS PARASITAS

Esta seção apresenta os valores das capacitâncias parasitas dos mosfets utilizados no micro-inversor, as não idealidades dos capacitores, dos indutores do link c.a. e do filtro de saída. A topologia do micro-inversor com as não idealidades.

4.3.1 Identificando as Capacitâncias Parasitas dos Mosfets e não idealidades dos indutores e capacitores

Com base nos parâmetros do “datasheet” do Mosfet STP38N65M do Anexo A, apresentados na Figura A.3, são obtidos os parâmetros da capacitância de entrada (C_{iss}), da capacitância de saída (C_{oss}) e da capacitância de transferência reversa (C_{rss}), responsáveis pelas não idealidades das chaves. Os valores dos parâmetros obtidos através da Figura A.3 se baseiam na condição de ensaio com a tensão V_{DS} de 100V e são apresentados através da Tabela 4.1. Esses valores são utilizados na topologia do micro-inversor, devido a técnica de comutação suave ZVS, ou seja, nas comutações a tensão de V_{DS} é próximo a nula.

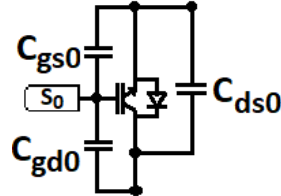
Tabela 4.1 – Valores dos parâmetros C_{iss} , C_{oss} e C_{rss} do Mosfet STP38N65M5

Parâmetros	Valores
C_{iss}	3000 pF
C_{oss}	74 pF
C_{rss}	5,8 pF

Fonte: Autor.

O circuito equivalente do mosfet com as capacitâncias parasitas é apresentado na Figura 4.29.

Figura 4.29 – Capacitâncias parasitas nas chaves mosfets.



Fonte: Autor.

Essas capacitâncias são denominadas por capacitância do “gate” e fonte (C_{gs0}), capacitância do “gate” e dreno (C_{gd0}) e a capacitância do dreno e fonte (C_{ds0}). A capacitância C_{gd0} é a própria capacitância C_{rss} fornecida no “datasheet” do fabricante, pode ser expressa como:

$$C_{gd0} = C_{rss} \quad (4.1)$$

Portanto, o valor de C_{gd0} é apresentado como:

$$C_{gd0} = 5,8pF \quad (4.2)$$

A capacitância C_{ds0} é obtida a partir de C_{oss} e C_{gd0} , pode ser expressa como:

$$C_{ds0} = C_{oss} - C_{gd0} \quad (4.3)$$

Portanto, o valor de C_{ds0} é apresentado, como:

$$C_{ds0} = 74pF - 5,8pF = 68,2pF \quad (4.4)$$

A capacitância C_{gs0} é obtida a partir de C_{iss} e C_{gd0} , pode ser expressa como:

$$C_{gs0} = C_{iss} - C_{gd0} \quad (4.5)$$

Portanto, o valor de C_{gs0} é apresentado, como:

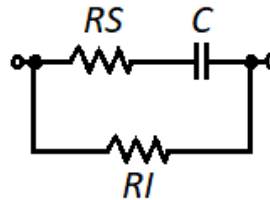
$$C_{gs0} = 3000pF - 5,8pF = 2994pF \quad (4.6)$$

4.3.2 Não idealidades dos capacitores e indutores do link c.a. e da saída

Com base no “datasheet” do fabricante do capacitor (PANASONIC, 2019), disponível no Anexo B, Figura B.1 apresenta os parâmetros dos capacitor equivalentes aos utilizados, também utilizados para identificar as não idealidades dos capacitores CLP e C_{fo} .

O circuito equivalente de um capacitor real, com as não idealidades, é representado na Figura 4.30. Onde, os parâmetros de não idealidades são representados pela resistência de isolamento do capacitor (RI) e pela resistência em série (RS).

Figura 4.30 – Circuito equivalente de um capacitor real.



Fonte: Autor.

Para os dois capacitores analisados utilizou-se o “datasheet” (PANASONIC, 2019), detalhe no Anexo B, Figura B.1, sendo que um dos parâmetros obtido é o fator de dissipação (FD) esse “datasheet” é escolhido com base nas informações básicas dos capacitores, como: tipo de capacitor, valor de capacitância e máxima tensão de trabalho. Com base nas informações, pode-se definir como:

$$FD = 0,1\% = FD_{Cfo} = FD_{CLP} \quad (4.7)$$

A resistência RI também é obtida através do “datasheet” (PANASONIC, 2019), detalhe no Anexo B, Figura B.1, conforme (PANASONIC, 2019), quando o capacitor for maior ou igual a $0,33 \mu F$ essa resistência é encontrada através da seguinte definição:

$$RI = (10000 \cdot 10^6) \cdot \mu \quad (4.8)$$

No estudo aplicado em questão, os dois capacitores são maiores que $0,33 \mu F$. A partir da equação 4.8, encontra-se RI_{Cfo} e RI_{CLP} , conforme segue.

$$RI_{Cfo} = (10000 \cdot 10^6) \cdot (6,6 \mu F) / (\mu F) = 66 G\Omega \quad (4.9)$$

$$RI_{CLP} = (10000 \cdot 10^6) \cdot (0,41 \mu F) / (\mu F) = 1,23 G\Omega \quad (4.10)$$

A resistência RS é obtida a partir da seguinte expressão.

$$RS = FD \cdot XC \quad (4.11)$$

A reatância capacitiva (XC) é obtida a partir da seguinte expressão.

$$XC = \frac{1}{2 \cdot \pi \cdot f \cdot C} \quad (4.12)$$

Onde, f é a frequência de trabalho do capacitor.

Com base nas equações 4.11 e 4.12 é possível obter o valor de RS para cada capacitor.

Inicialmente se calcula o valor de XC do capacitor Cfo , através da equação 4.12, portanto, XC_{Cfo} pode ser obtido conforme segue.

$$XC_{Cfo} = \frac{1}{2 \cdot \pi \cdot 20 \text{ K} \cdot 6,6 \mu} = 1,206 \Omega \quad (4.13)$$

Com base nos resultados das equações 4.13 e 4.11 é possível obter o valor de RS para Cfo , portanto, RS_{Cfo} pode ser obtido conforme segue.

$$RS_{Cfo} = 0,1\% \cdot 1,206 \Omega = 0,001 \Omega \quad (4.14)$$

Repetindo o processo para o capacitor CLP , inicialmente se calcula o valor de XC , através da equação 4.12, portanto, XC_{CLP} pode ser obtido conforme segue.

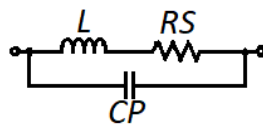
$$XC_{CLP} = \frac{1}{2 \cdot \pi \cdot 20 \text{ K} \cdot 0,41 \mu} = 19,409 \Omega \quad (4.15)$$

Com base nos resultados das equações 4.15 e 4.11 é possível obter o valor de RS para CLP , portanto, RS_{CLP} pode ser obtido conforme segue.

$$RS_{CLP} = 0,1\% \cdot 19,409 = 0,019 \Omega \quad (4.16)$$

O circuito equivalente de um indutor real, com as não idealidades é representado através da Figura 4.31. Os parâmetros de não idealidades, são representados pela capacitância do indutor (CP) e pela resistência em série ao indutor (RS).

Figura 4.31 – Circuito equivalente de um indutor real.



Fonte: Autor.

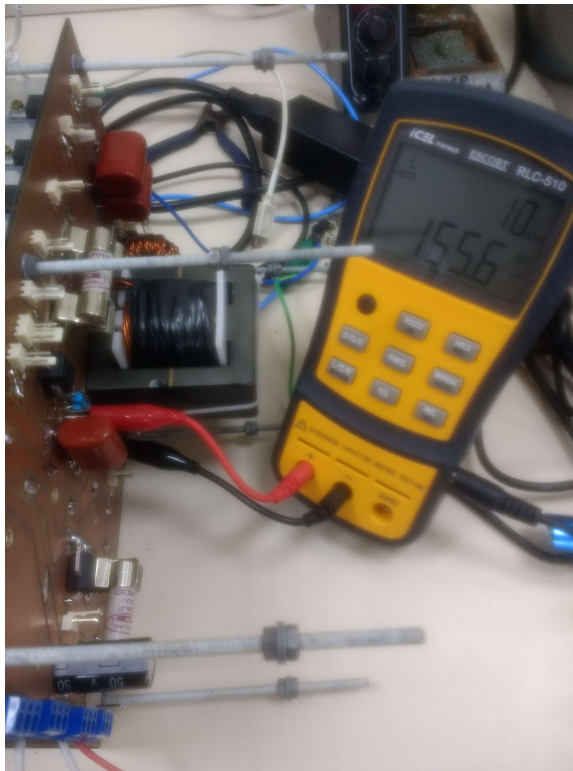
Os valores das não idealidades dos indutores LLP , Lfo , são obtidos por meio de duas etapas. A primeira etapa é a obtenção de alguns parâmetros do indutor, que são: valor de indutância L e o valor de fator de qualidade (Q). Estes parâmetros são obtidos através de ensaios com a utilização do instrumento modelo RLC-510, o ensaio é apresentado na Figura 4.32. A segunda etapa é a obtenção do parâmetro da não idealidade RS por meio de cálculos, é apresentado nessa seção.

A primeira etapa, obtêm-se os valores de L e Q dos indutores sobre uma condição de frequência de 10 KHz. A escolha da frequência leva em conta a aproximação da frequência de trabalho do link c.a. que é 20 KHz.

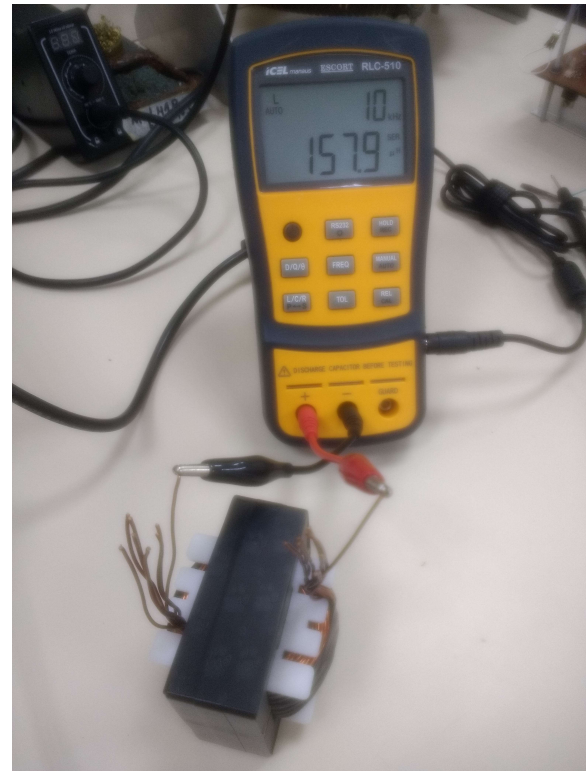
Os parâmetros do indutor LLP são obtidos através do ensaio Figura 4.32(a), essa condição é possível ao abrir o capacitor CLP do link c.a., para evitar a influência

do mesmo sobre a medição do indutor. A medição do indutor na forma acoplada facilita a medição e possibilita uma informação mais próxima a real, pois, os fios em paralelo do indutor estão soldados, evitando assim, possíveis resistências no ponto da conexão e considerando os oito fios do indutor em paralelo.

Figura 4.32 – Valor de indutância de LLP a 10 KHz.



(a) Indutância de LLP na placa.



(b) Indutância de LLP fora da placa.

Fonte: Autor

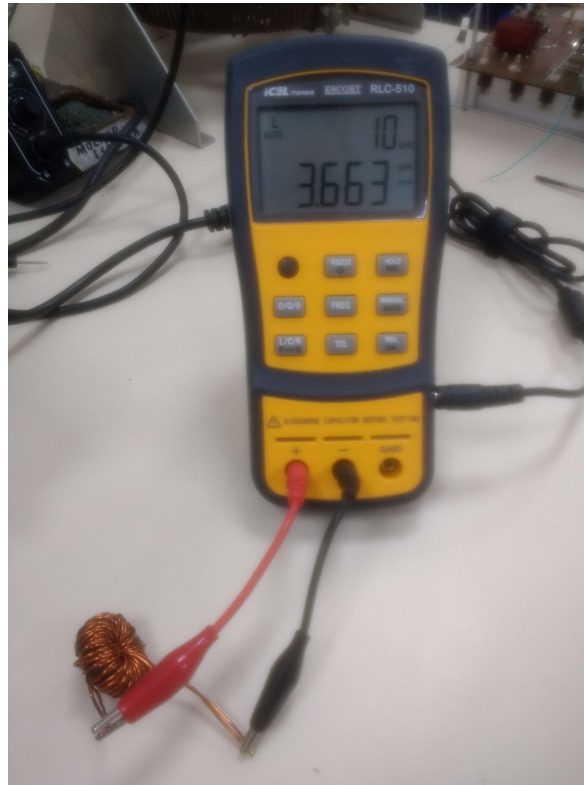
A Figura 4.32(b), apresenta a medição do indutor LLP fora do conversor com um dos fios da bobina, o valor obtido foi de 157,9 μH . Portanto, o valor real da indutância de LLP é 155,6 μH e o valor de fator de qualidade é 47.

A Figura 4.33, apresenta a medição do indutor Lfo , o valor de indutância Lfo é 3,663 mH e o fator de qualidade é 17,3.

A segunda etapa, é obter o valor da resistência RS do indutor, pode ser definida como:

$$RS = \frac{XL}{Q} \quad (4.17)$$

Figura 4.33 – Valor de indutância de L_{fo} a 10 KHz.



Fonte: Autor.

A reatância indutiva (XL), pode ser obtida através da seguinte expressão, como:

$$XL = 2 \cdot \pi \cdot f \cdot L \quad (4.18)$$

Com base nas equações 4.17 e 4.18 é possível obter o valor de RS para cada indutor.

Inicialmente se calcula o valor de XL do indutor L_{fo} , através da equação 4.18, portanto, $XL_{L_{fo}}$ pode ser obtido conforme segue.

$$XL_{L_{fo}} = 2 \cdot \pi \cdot 60 \cdot 3,663 \text{ mH} = 1,381 \Omega \quad (4.19)$$

Com base nos resultados das equações 4.19 e 4.17 é possível obter o valor de RS para L_{fo} , portanto, $RS_{L_{fo}}$ pode ser obtido conforme segue.

$$RS_{L_{fo}} = \frac{1,381}{17,3} = 0,080 \Omega \quad (4.20)$$

Repetindo o processo para o indutor LLP , inicialmente se calcula o valor de XL , através da equação 4.18, portanto, XL_{LLP} pode ser obtido conforme segue.

$$XL_{LLP} = 2 \cdot \pi \cdot 20 \text{ K} \cdot 155,6 \mu = 19,55 \Omega \quad (4.21)$$

Com base nos resultados das equações 4.21 e 4.17 é possível obter o valor de RS para LLP , portanto, RS_{LLP} pode ser obtido conforme segue.

$$RS_{LLP} = \frac{19,55}{47,0} = 0,416 \Omega \quad (4.22)$$

Os valores das capacitâncias parasitas nos indutores LLP e Lfo , não foram identificados, portanto, definiu-se um valor de capacitância de 5,8 pF para CP_{LLP} e CP_{Lfo} para representação na simulação.

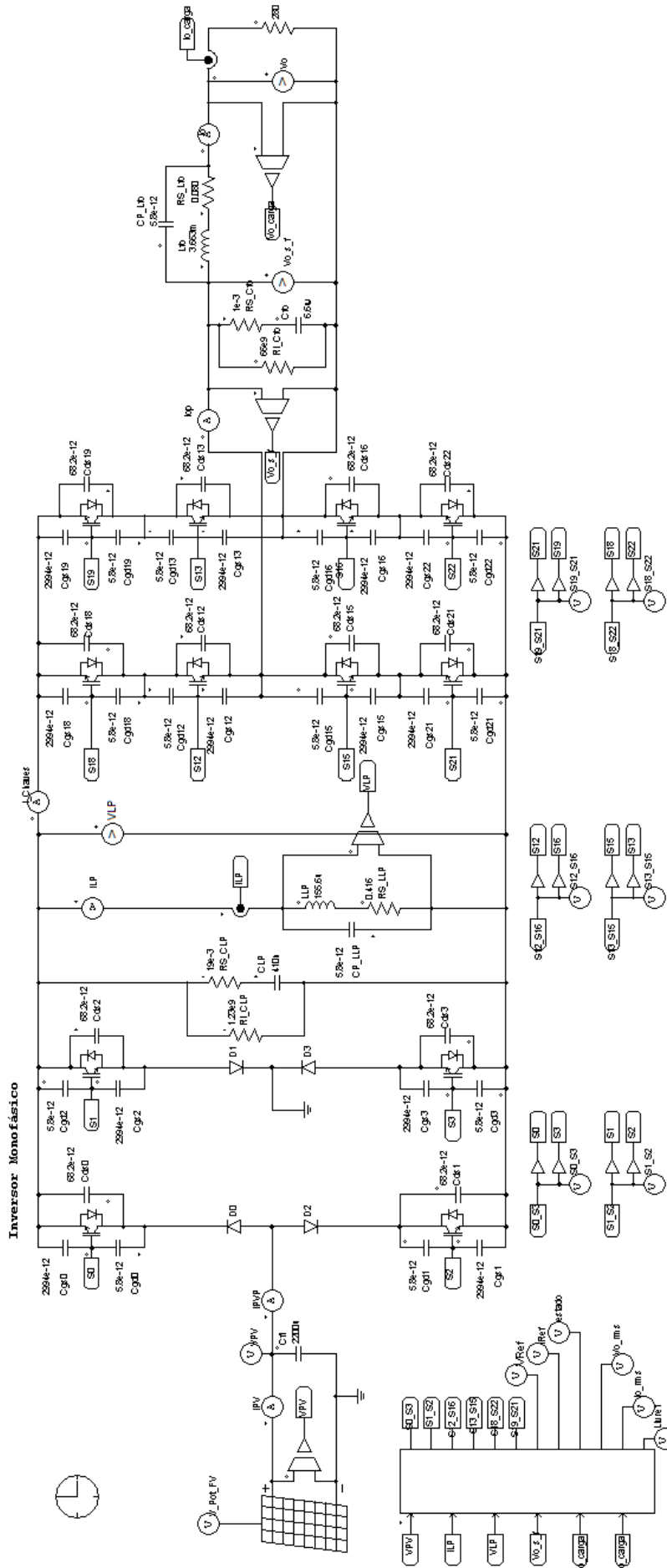
4.3.3 Topologia com as não idealidades

Nesta seção é apresentado a configuração da topologia utilizada quanto as suas não idealidades, como: capacitâncias parasitas dos mosfets, não idealidades dos indutores e capacitores do link c.a. e saída do micro inversor, conforme apresenta Figura 4.34.

Após implementações das capacitâncias parasitas dos mosfets e outras não idealidades dos componentes CLP , LLP , Cfo e Lfo , realizado novo ensaio do micro-inversor onde constatou-se que a técnica de comutação ZVS continua funcionando de forma adequada. O resultado das principais formas de ondas é apresentado no capítulo resultados numéricos Figura 5.2.

Não implementou-se snubbers nas chaves, pois, não há necessidade na topologia do trabalho.

Figura 4.34 – Topologia do micro-inversor com as capacitâncias parasitas e as não idealidades dos capacitores e indutores do link c.a. e saída.



Fonte: Autor.

5 RESULTADOS NUMÉRICOS

O software PSIM utilizado para simular e se obter os resultados numéricos do micro-inversor monofásico com link c.a.. Na Tabela 5.1 são apresentados os valores dos parâmetros utilizados.

Tabela 5.1 – Parâmetros do micro-inversor proposto.

Parâmetro	Valor
Tensão Máxima Nominal PV (V_m)	34,7 V
Corrente máxima Nominal (I_m)	6,92 A x 2 = 13,84 A
Tensão de Saída (V_o)	220 Vrms
Frequência de Saída	60 Hz
Indutância do Link (LLP)	155,6 μ H
Capacitância do Link (CLP)	0,41 μ H
Corrente de Pico do Link (I_{Ref}) ^a	27,69 A
Frequência do Link	20 KHz
Capacitância do Filtro (CFi)	2200 μ H
Capacitância do Filtro (CFo)	6,6 μ H
Indutância do Filtro (LFo)	3,663 mH

^aCorrente de Pico "IRef" varia com controle do ganho.

Na Figura 5.1 são apresentadas as seguintes formas de ondas: a tensão do link ressonante (V_{LP}), a corrente do indutor do link ressonante (I_{LP}), a corrente do módulo PV (I_{PV}) sem o filtro, a corrente de saída (I_o) sem o filtro. Para facilitar o entendimento do fluxo de energia do circuito LC, da fonte de entrada e da fonte de saída fornecida. Pode-se reparar que a corrente de entrada I_{PV} , responsável pela carga do circuito ressonante, ocorre num tempo diferente da corrente de saída I_o , responsável pela descarga do circuito LC na saída.

As formas de onda são apresentadas sem os respectivos filtros (forma pulsante), ou seja, apresenta uma isolação não galvânica entre a carga e a fonte de entrada, confirmando a existência de um sistema isolado por meio da defasagem dos componentes de potência de estado sólidos.

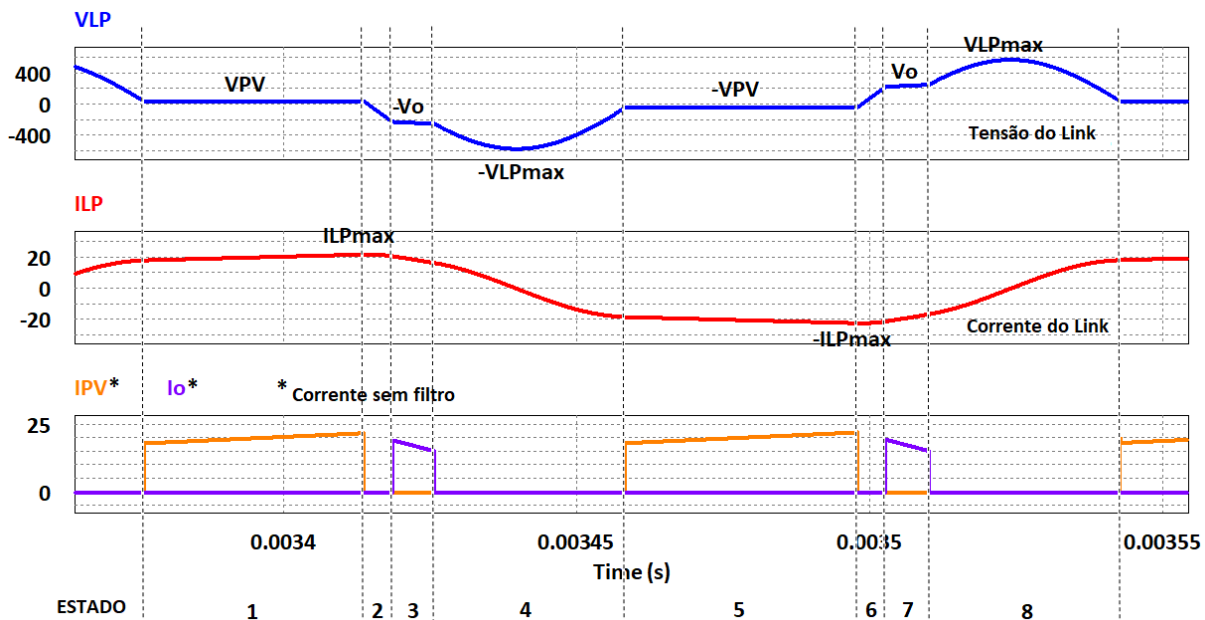
Vale lembrar que ao longo do tempo, quando a tensão de saída V_o em módulo, a tensão de ressonância V_{LP} em módulo e a tensão V_{PV} forem iguais, as correntes do módulo PV I_{PV} e a corrente de saída I_o podem ocorrer ao mesmo tempo. Isso ocorre num curtíssimo tempo ao longo do ciclo da tensão da saída, entretanto poderá ocorrer. Pode-se eliminar essa condição através da programação do sistema embarcado e até pela própria condição da mudança dos estados funcionais do micro-inversor.

Se for de suma importância a isolação galvânica, é possível implementar através da substituição do indutor por um transformador de alta frequência, como mencionado anteriormente.

Na Figura 5.1 é possível observar a técnica de comutação suave ZVS, quando a tensão VLP se iguala a tensão VPV , possibilitando a carga do circuito LC. Assim como, para a tensão VLP se iguala a tensão Vo , possibilitando a descarga do circuito LC na saída. Nestes casos, há uma transição de corrente normal, sem qualquer surto de corrente, comprovando a adequada utilização da técnica de comutação ZVS.

Outra informação obtida através da Figura 5.1, é o tempo desproporcional entre o tempo de carga do circuito LC e o tempo de descarga do circuito LC, este efeito ocorre devido a desproporcionalidade entre a tensão de entrada 34,4 Vc.c. e a tensão de saída eficaz 220 Vc.a.. O ideal é que a tensão de entrada seja próximo a tensão de saída. Entretanto, para o estudo em questão, algumas premissas são importantes: ser um sistema compacto, baixa potência e barato.

Figura 5.1 – Formas de onda de VLP , ILP , IPV e I_o num ciclo.

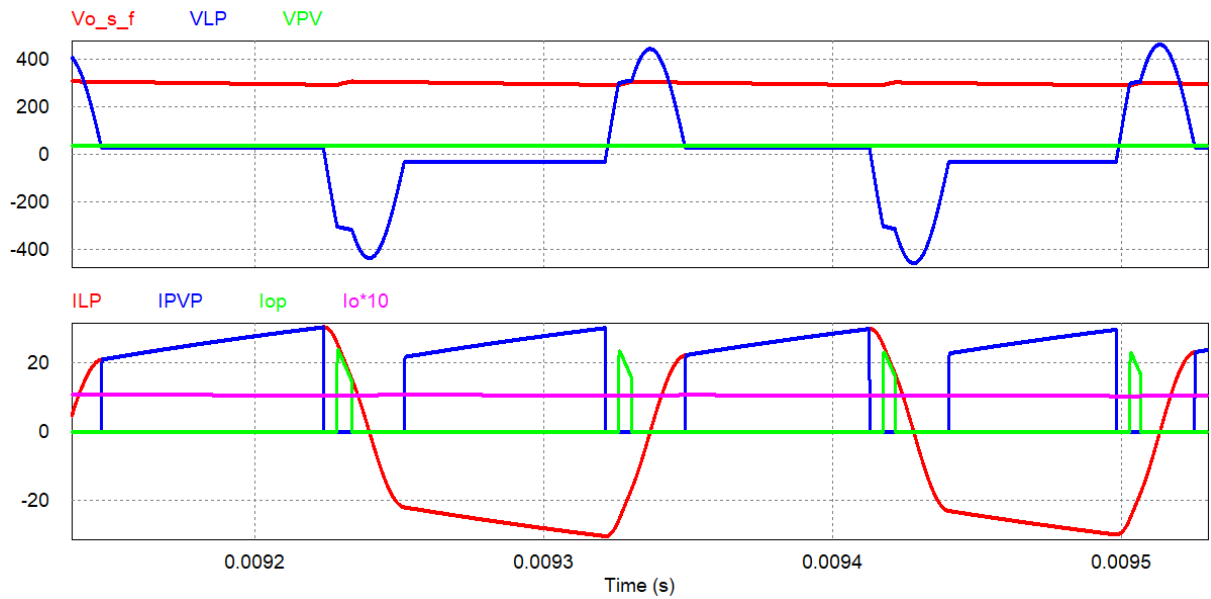


Fonte: Autor.

A Figura 5.2 apresenta as formas de ondas das tensões: de entrada VPV , do link ressonante VLP e a da saída sem o filtro Vo_{s_f} . Assim como, as formas de ondas das correntes: da entrada sem o filtro $IPVP$, do indutor do link c.a. ILP , da saída sem o filtro I_{op} e da saída eficaz I_o .

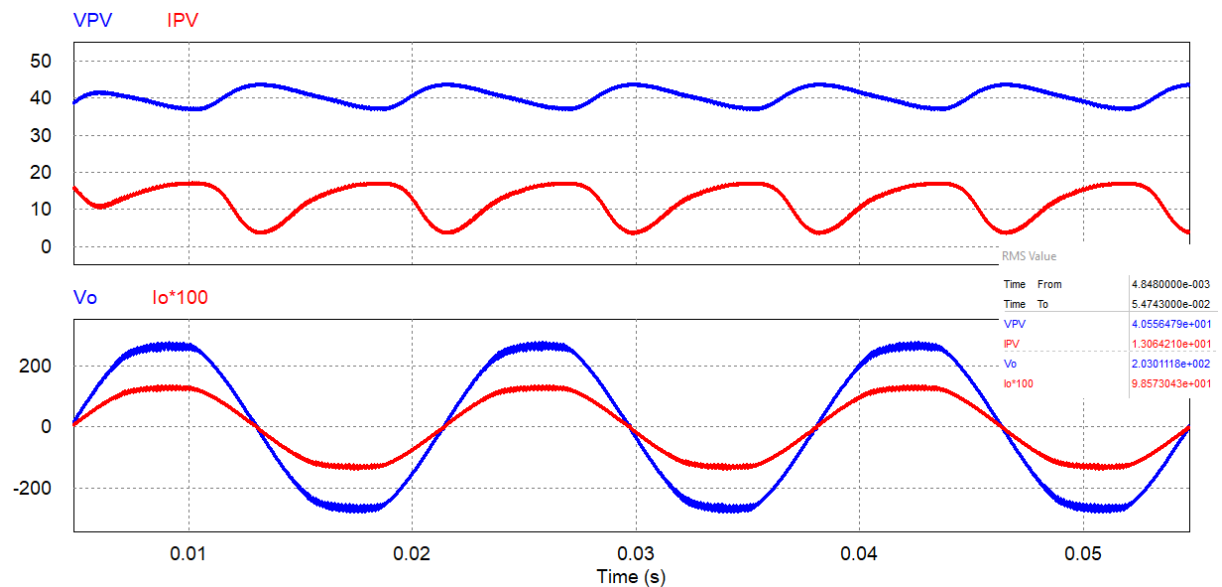
Através da Figura 5.3 é apresentado as formas de ondas da entrada VPV e IPV , assim como, as formas de onda da saída Vo e I_o . Assim como, é possível constatar através dessas formas de ondas que o processamento de energia na fonte de entrada não é bem distribuída ao longo do ciclo. Há uma concentração da demanda do fluxo de energia, demonstrando que pode ser reavaliado o capacitor do filtro de entrada CF_i , ou até mesmo, reavaliar a viabilidade da substituição por um filtro indutivo e capacitivo.

Figura 5.2 – Formas de ondas VPV , VLP , Vo_s_f , $IPVP$, ILP , Iop e Io .



Fonte: Autor.

Figura 5.3 – Formas de ondas de VPV , IPV , Vo e Io com as capacitâncias parasitas e carga de $205,95 \Omega$.



Fonte: Autor.

Importante, quanto a distribuição da energia não uniforme na fonte de entrada, deve ser considerado que se trata de um sistema com saída monofásica, ou seja, a demanda de energia não será constante no circuito intermediário, como comumente é nos circuitos trifásicos equilibrados. Reforçando a característica de fluxo de energia não distribuído.

São realizados diferentes simulações, manteve-se constante a maioria dos parâmetros do protótipo nos ensaios do micro-inversor. Os ensaios finais no PSIM são realizados na topologia com as implementações das capacitâncias parasitas, e a va-

riável que se altera é a resistência na saída. Para identificar qual é a potência máxima fornecida pelo micro-inversor, atendendo aos critérios da agência nacional de energia elétrica (ANEEL), responsável por estabelecer os critérios de qualidade das fontes de alimentação (ANEEL, 2018), como: adequado, precário ou crítico. Todos, como possíveis de utilização.

O menor valor de resistência é de $205,95 \Omega$, o valor eficaz da tensão de saída obtido é de $203,01 \text{ V}$ e o valor eficaz da corrente saída é de $0,986 \text{ A}$, conforme Figura 5.3. Portanto, a máxima potência fornecida pelo micro-inversor seguindo os critérios da ANEEL é de aproximadamente 200 W . O cálculo é apresentado conforme segue.

$$P_{m\acute{a}x} = 203,01 \cdot 0,986 = 200,17 \text{ W} \quad (5.1)$$

Com base na análise feita, pode-se afirmar que o conversor não consegue fornecer energia suficiente para a motobomba do estudo, pois, a demanda de potência da motobomba é de $1/3 \text{ cv}$, ou seja, próximo a 245 W , enquanto, a máxima potência na simulação do micro-inversor é de 200 W . O resultado da potência máxima do micro-inversor prevê manter-se dentro do critério de qualidade adequado da ANEEL, ou seja, a tensão de linha deve ser fornecida em regime contínuo entre ($202 \text{ V} \leq TL \leq 231 \text{ V}$) e a frequência entre $59,9 \text{ Hz}$ e $60,1 \text{ Hz}$.

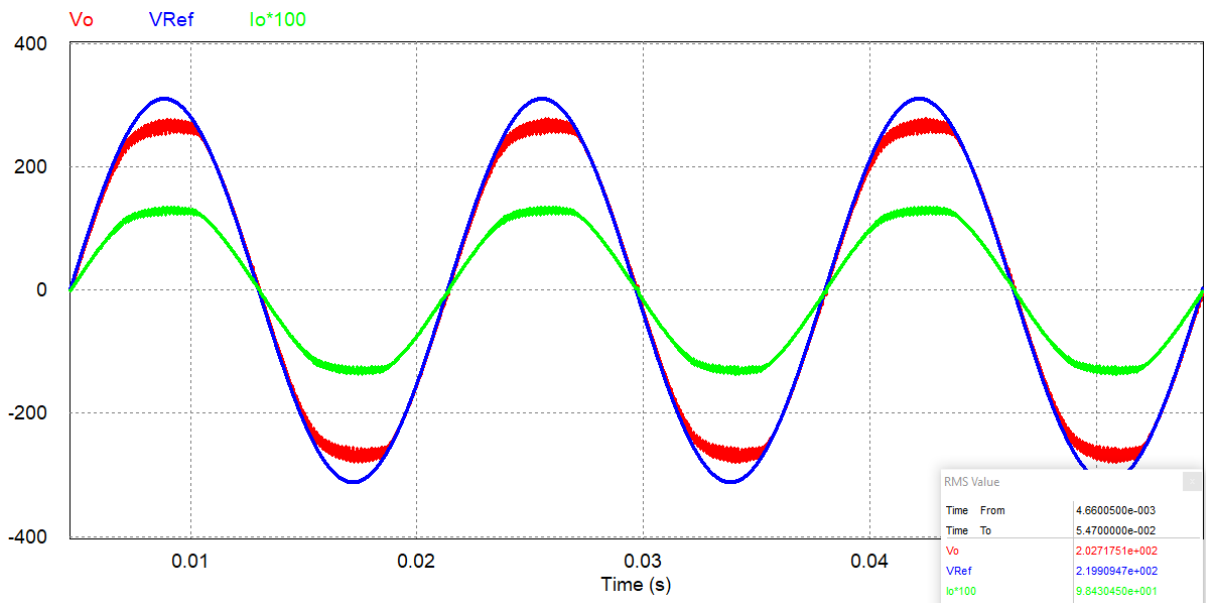
A eficiência do micro-inversor a 100% da sua capacidade de carga é de aproximadamente $79,5\%$. Os cálculos estão disponibilizados no Apêndice B, Figura B.17.

Ao analisar a Figura 5.4, tendo em vista a necessidade da redução do valor da indutância LLP é possível observar um impacto quanto a tensão de pico do link c.a., como benefício, se tem um menor nível de tensão sobre as chaves e componentes no sistema. Contudo, há uma menor diferença entre o valores de pico da tensão do link c.a e da tensão de saída, possibilitando que o valor de pico da tensão na saída possa não ser alcançada algumas vezes, principalmente quando a demanda de máxima potência do micro-inversor é solicitada. Ver formas de ondas V_{Ref} , V_o e I_o através da Figura 5.4.

Pode-se salientar que, mesmo com essa atenuação para os valores adotados de LLP , a tensão de alimentação está dentro dos critérios de fornecimento de energia definidos pela ANEEL. Na amostra em questão, a tensão eficaz da saída do micro-inversor é de $202,65 \text{ V}$ para uma carga resistiva que demanda uma potência de 235 W .

Para uma análise de qualidade da tensão de saída gerada pelo micro-inversor, são apresentados duas Figuras 5.5 e 5.6 que se referem ao espectro de frequência das tensões de saída V_o e $V_{o_s_f}$, que são, a tensão de saída com e sem filtro, respectivamente. A amostra foi limitada a uma frequência de 100 kHz , pois, não há componentes harmônicas de maiores frequências com amplitudes significativas.

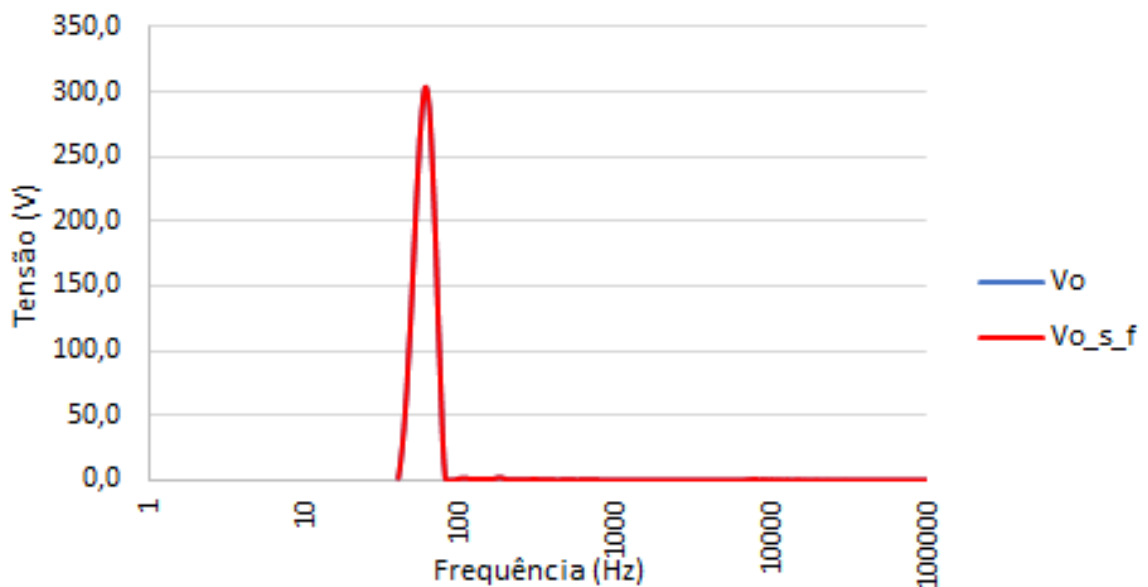
Figura 5.4 – Formas de Ondas V_{Ref} , V_o e I_o .



Fonte: Autor.

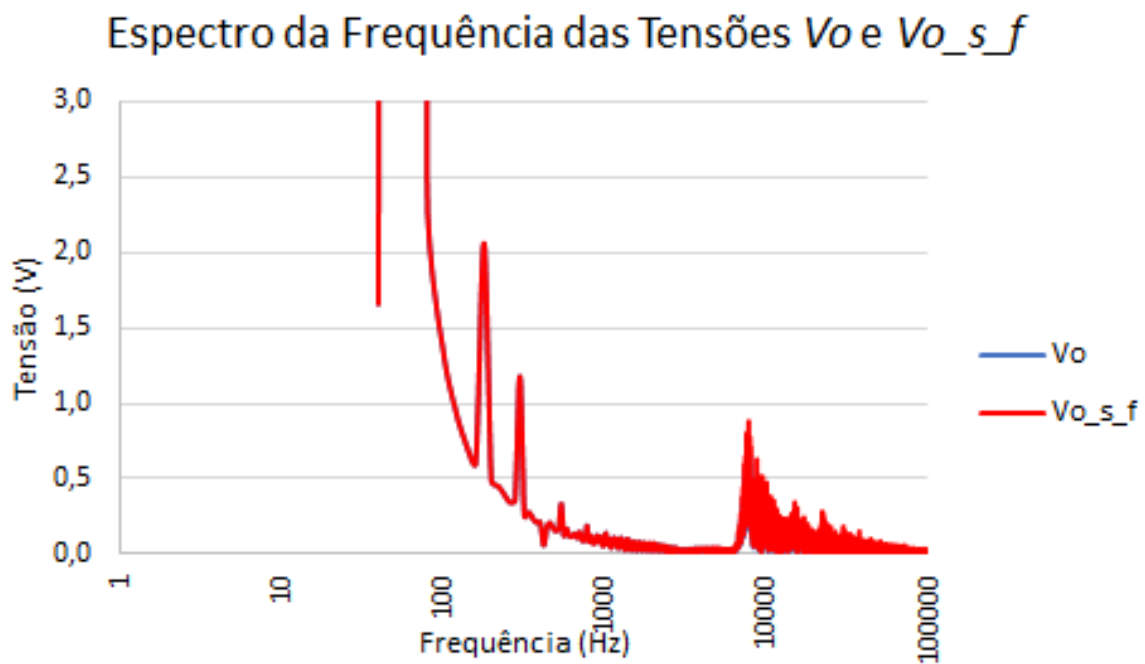
Figura 5.5 – Espectro da Frequência na Tensão de Saída V_o e $V_{o_s_f}$.

Espectro da Frequência das Tensões V_o e $V_{o_s_f}$



Fonte: Autor.

A Figura 5.6 apresenta o espectro da frequência na tensão V_o e $V_{o_s_f}$, contudo com a amplitude limitada, para uma melhor visualização das componentes de baixa amplitude. Através das Figuras 5.5 e 5.6 pode constatar baixa dispersão a nível de amplitude que não seja na frequência desejada, a fundamental.

Figura 5.6 – Espectro da Frequência na Tensão de Saída V_o e $V_{o_s_f}$.

Fonte: Autor.

6 PROTÓTIPO

Este capítulo está subdividido em três seções, projeto, construção e ensaios do protótipo.

6.1 PROJETO

Esta seção tem como objetivo apresentar o método utilizado na definição dos principais componentes do protótipo, o conceito da arquitetura quanto a potência e controle, os esquemas eletrônicos e a lista dos materiais necessários para a construção do protótipo.

6.1.1 Parâmetros iniciais

Inicialmente são levantados os parâmetros iniciais como o valor da fonte de alimentação pretendida e qual é a demanda da potência na saída do micro-inversor, para suprir a contextualização do problema (que é o fornecimento de energia para uma moto-bomba de 1/3 CV). Esses dados estão disponibilizados no Apêndice B, Figuras B.1 e B.2.

Definido a frequência de ressonância do link c.a para o micro-inversor. Inicialmente adotou-se uma frequência de ressonância máxima de 12 KHz. Entretanto, ao projetar o protótipo, optou-se por aumentar a frequência de ressonância para 18,5 KHz. Tendo como principal objetivo, minimizar o impacto a nível de volume e peso do indutor, de contra partida, necessidade de uma maior velocidade quanto ao controle das comutações.

A definição da frequência da ressonância pode ser definida como:

$$f_{linkca} = \frac{1}{2 \cdot \pi \cdot \sqrt{LLP \cdot CLP}} \quad (6.1)$$

O cálculo da frequência da ressonância do link c.a., assim como, os valores de projeto de LLP e CLP estão disponíveis no Apêndice B, Figura B.3

Quanto as correntes, indiferente o valor de LLP as amplitudes máximas são próximas, devido a fonte de alimentação, a corrente de referência I_{Ref} definida pelo usuário e a aplicação da técnica de comutação ZVS.

Sobre a frequência de comutação, não há impacto, pois os mosfets e os diodos atendem aos dois valores de indutância.

Para as especificações dos componentes mosfets e diodos dos conversores c.c.-c.a. (conversor de entrada) e c.a.-c.a. (conversor de saída). São apresentados os dados das correntes, das tensões, da frequência de ressonância e da razão cíclica obtidos em dois ângulos da tensão de saída através dos ensaios no PSIM.

Para obtenção dos dados das simulações do micro-inversor no PSIM, é imposto como carga dois valores de resistência, uma de 110Ω e outra de 200Ω . Os dados obtidos das simulações no conversor de saída e entrada estão disponíveis no Apêndice B, Figuras B.4 a B.7.

Após análise dos dados, é elaborado uma tabela com as correntes das amostras, assim como, a razão cíclica naquele momento. Para análise do comportamento das chaves naquelas condições. Essa análise pode ser consultada no resumo das correntes dos conversores, disponível no Apêndice B, Figura B.8. Através do resumo das correntes, é possível constatar que a maior corrente de pico para essas amostras está no conversor de entrada com valor de $34,22 \text{ A}$. Lembrando que essa corrente é definida por I_{Ref} e imposta pelo programa do usuário.

Analisando-se a corrente eficaz sobre o indutor do link c.a. LLP durante dois ciclos da tensão de saída V_o , resultou uma corrente eficaz de $20,19 \text{ A}$, essa corrente foi denominada pelo autor como I_{Mrms} e serve de informação para o dimensionamento do indutor. Esses dados podem ser consultado através do Apêndice B, Figura B.8.

Esse valor é menor do que se fosse calculado com base na corrente de pico de $34,22 \text{ A}$. Isso ocorre devido a variação de I_{Ref} gerada através da onda triangular no tempo.

Outra informação importante para a escolha dos mosfets, diodos, foram as tensões sobre as chaves encontradas nas simulações, sobre os mosfets, a maior tensão diferencial é de 521 V , sobre os diodos é de 411 V , sobre o link c.a., a tensão V_{LP} chega a 864 V . O levantamento completo está disponível no Apêndice B, Figuras B.2 e B.3.

6.1.2 Definição dos Mosfets

Nesta seção são mostrados os passos e os motivos que levam a escolha do mosfet. Com base nas informações, definiu-se utilizar um único modelo de mosfet, visando a padronização e facilitação de uma futura necessidade de reposição.

São avaliados vários mosfets, priorizando-se as características mandatórias, como: à máxima tensão de comutação do Mosfet, com V_{DS} de 600 V ou mais; a corrente de dreno mínima de 30 A sobre uma temperatura de $25 \text{ }^\circ\text{C}$ com o tipo de encapsulamento TO220 para reduzir o tamanho.

Sabe-se que, em regime de trabalho nominal essa temperatura é maior, contudo, não há necessidade desse valor eficaz de corrente, tendo em vista, o próprio valor eficaz da corrente no indutor LLP , próximo a 20 A , responsável pelo armazenamento de energia. Assim como, a própria razão cíclica das chaves obtidas no duty-ciclo D , todos os dados obtidos estão disponíveis no Apêndice B, Figura B.8.

Supondo simular a pior condição sobre os mosfets, sobre uma corrente de pico próximo a 34 A com um valor de duty-cycle D nos mosfets próximo a 34% , essa

condição só é possível se for programado para o micro-inversor gerar uma tensão c.c. na saída, com uma demanda máxima de carga do micro-inversor.

Não é o caso em questão, pois o propósito do micro-inversor é gerar uma tensão de saída alternada, onde a corrente instantânea máxima na carga ocorre somente no momento do pico da tensão c.a..

Outra questão que favorece a utilização dos mosfets com esses parâmetros é a aplicação da técnica de comutação ZVS, tendo em vista o gráfico disponibilizado pelo fabricante do mosfet quanto a área de operação, disponível para consultado através do Anexo A, Figura A.5.

Com a técnica de comutação ZVS, é esperado que o valor da tensão sobre o mosfet V_{DS} no momento da comutação seja próximo a zero volts, ou seja, tendo em vista que no gráfico do fabricante até 6 V sobre V_{DS} , o mosfet escolhido pode suportar uma corrente de pulso de até 120 A durante 10 ms à uma temperatura ambiente de 25 °C. Portanto, ao aplicar a técnica de forma adequada, não há problema de uma condução de corrente acima da permitida.

Outro parâmetro importante analisado na escolha do mosfet, é a resistência de condução R_{DS} , um dos maiores responsáveis pelas perdas de um conversor, o ideal é que esse valor seja o menor possível, pois, essa decisão traz impacto direto na eficiência do conversor.

Ao analisar os diversos componentes e os custos dos mesmos, é fácil perceber o impacto da relação benefício/custo dos componentes, ou seja, menor a resistência de condução, maior o custo, é uma razão inversa e não linear. Portanto, para o estudo em questão, a escolha leva em conta a menor resistência de condução possível, sem onerar exageradamente. Com base nas análises feitas anteriormente, o mosfet escolhido é o STP38N65M5.

6.1.3 Definição dos Diodos Ultra-rápidos

Nesta seção são apresentados os passos utilizados para a escolha dos diodos de potência ultra-rápido, são analisadas várias características, seguindo uma análise próximo aos critérios utilizados nos mosfets. No caso em questão, é avaliado a máxima tensão reversa, a corrente máxima, a resistência de condução e o custo.

No decorrer da análise, é identificado a possibilidade da utilização de um diodo com isolamento entre o encapsulamento e o catodo do diodo, como impacto, tem a perda da eficiência da troca de calor entre a junção e o encapsulamento, contudo não é problema, tendo em vista as características dos diferentes diodos. O diodo escolhido é o STTH3010PI com encapsulamento DOP31 que dispõem do isolamento entre o encapsulamento e o catodo, as características estão disponíveis para consulta através do Anexo C, Figuras C.1 a C.3 .

6.1.4 Dimensionando os indutores LLP e Lfo

Nesta seção são apresentados os passos utilizados para fabricação dos indutores LLP e Lfo . A partir das indutâncias definidas, são realizados os cálculos para dimensionamento e construção física dos mesmos.

No caso do indutor LLP com indutância de $180 \mu H$, os cálculos referentes ao projeto estão disponíveis no Apêndice B, Figuras B.10 a B.12. São definidos os parâmetros: o valor eficaz da corrente e o valor de pico da corrente. Que irá circular pelo indutor, na pior hipótese.

O núcleo de ferrite optado é o tipo E duplo, código NEE 65/33/26, detalhes do núcleo podem ser consultados através do “datasheet” no Anexo D, Figura D.1, a escolha do ferrite leva em conta a disponibilidade e a utilização pelo mercado, assim como, este núcleo é capaz de atender o volume necessário e possibilita o ajuste fácil do gap do núcleo. Este ajuste é necessário em virtude da energia que é armazenada no indutor.

O carretel utilizado, também é encontrado no mercado e pode ser consultado através do Anexo D, Figuras D.3 e D.4,

Ao construir o indutor LLP , é deixado um gap próximo a 2 mm em cada um dos extremos, totalizando um gap aproximado de 4 mm, quando o cálculo indica um valor de aproximadamente de 2,956 mm, disponível no Apêndice B, Figura B.11.

No protótipo é utilizado o valor de 4 mm, pois, sabia-se que com esse ajuste não há saturação ao exigir mais energia. Se necessário, é refeito o ajuste do gap.

Durante os ensaios com o protótipo, não houve necessidade de alteração do entreferro.

Os cálculos do dimensionamento do indutor estão disponíveis no Apêndice B, Figuras B.10 a B.12, assim como, os cálculos das perdas. O valor desejado da indutância utilizado nos cálculos é de $180 \mu H$, como resultado final, obteve-se um valor de $155,6 \mu H$ com uma frequência de 10 KHz e pode ser visto na Figura 4.32. A principal características que levou a essa redução de indutância é o volume entre o núcleo e o carretel disponível para os enrolamentos, o carretel é providenciado posteriormente e acabou prejudicando o volume disponibilizado pelo núcleo, chegou a se pensar em montar uma bobina sobre um isolante mais fino, contudo seria difícil de fazer o enrolamento, portanto, realizado a montagem com o carretel. No dimensionamento do indutor com núcleo tipo E é comum utilizar um fator de ocupação menor ou igual a 0,7. O resultado do fator de ocupação de enchimento do núcleo escolhido é de 0,756, o cálculo realizado está disponível no Apêndice B, Figura B.12. Os maiores problemas no carretel são: as espessuras das paredes e as tolerâncias. Fazem com que o carretel fique afastado do centro do núcleo de ferrite, gerando as perdas no volume útil. Por consequência, são enroladas menos espiras que as necessárias, das 29 espiras previstas no calculo, disponibilizado no Apêndice B, Figura B.11, são enroladas 20

espiras. Assim como, reduzido o número de fios, dos 9 fios previstos no calculado, disponibilizado no Apêndice B, Figura B.12, são utilizados 8 fios.

Quanto aos riscos, ao manter o indutor com as características físicas apresentadas, ocorre a redução do valor da indutância em relação ao previsto inicialmente, é possível notar que a redução de indutância é menor do que a razão entre a redução do número de espiras, isso se dá, pela qualidade do material do núcleo de ferrite.

Para os ensaios, mesmo de forma contínua, não se teve qualquer problema, contudo, não se utilizou a corrente máxima prevista em cálculo dada as próprias condições de ensaios.

Outra questão e não menos importante, com base na nova indutância, aumentou-se a frequência de ressonância, próximo a 20 KHz.

Ao final dos cálculos do indutor *LLP* são apresentados os cálculos das perdas previstas, próximo a 32 W. Estão disponibilizados no Apêndice B, Figura B.12.

No caso do indutor *Lfo*, com indutância prevista de 100 μH , os cálculos do projeto e fabricação, estão disponíveis no Apêndice B Figuras B.13 a B.15.

Para o indutor *Lfo*, é escolhido o núcleo de ferrite tipo toroidal, bastante usual e de fácil localização no mercado. Para o indutor em questão, não ha gap, é possível comprá-lo com gap se necessário. Contudo, a escolha sem gap se dá pela fácil disponibilidade no mercado e devido a baixa amplitude de corrente que irá circular por esse indutor. O núcleo de ferrite escolhido é o NT-23/11/8-1700-IP12E, os dados do fabricante podem ser consultados no Anexo D, Figura D.2.

A escolha de uma baixa indutância do filtro de saída se dá em virtude de um menor volume de indutor.

Após montagem do indutor, é feita a medição com o instrumento para medir o resultado da indutância, o resultado apresentado é bem superior ao previsto no calculo, chegou a 3,663 *mH* com uma frequência de 10 KHz e pode ser visualizado através da Figura 4.33.

Portanto, o valor da indutância é de 3,663 *mH* e não traz qualquer malefício ao protótipo.

O núcleo de ferrite escolhido apresenta uma ótima permeabilidade magnética e todas as informações do fabricante podem ser consultadas no Anexo D, Figura D.2.

Portanto, a partir da obtenção dos valores reais dos indutores, são substituídos os valores nas simulações numéricas através do PSIM, para que possam refletir os valores práticos do protótipo. Os novos valores adotados são: para *LLP* 155,6 μH e para *Lfo* 3,663 *mH*.

Ao realizar os ensaios no PSIM com os valores reais das indutâncias, constatado que a máxima potência fornecida pelo micro-inversor dentro dos critérios da ANEEL, é de 235 W, suas principais formas de ondas podem ser visualizadas através da Figura 5.4.

Ao final dos cálculos do indutor *LLP* são apresentados as perdas previstas no mesmo, próximo a 1 W. Os cálculos estão disponíveis no Apêndice B, Figura B.15.

6.1.5 Dimensionando o Dissipador de Potência

Com base nos cálculos das perdas dos semicondutores, é determinado a máxima resistência térmica do dissipador, essa resistência ficou próximo a 2 °C/W, os cálculos estão disponíveis no Apêndice B, Figura B.17.

Outros cálculos das resistências térmicas dos componentes de potências e dissipador estão disponíveis no Apêndice B, Figura B.18.

A partir das informações calculadas e com base nos dados do “datasheet” do dissipador pretendido, se avalia a aplicabilidade do mesmo. Primeiramente, se obtêm o valor da resistência térmica fornecida pelo “datasheet” do fabricante, no dissipador proposto é de 1,92 °C/W num perímetro de 4 polegadas, essa informação está disponível no Anexo E, Figura E.2. Contudo, o dimensional utilizado pelo autor é de 240 mm de perímetro, para tal o fabricante do dissipador, disponibiliza uma tabela com fator de correção a ser aplicado para os casos que não utilizarão as 4 polegadas, que é o caso em questão. Portanto, o autor utilizou um fator de correção para a resistência térmica de 0,70 que fica entre os valores apresentados pelo fabricante de 200 mm e 250 mm. Esses dados podem ser consultados no Anexo E, Figura E.3.

Com base na informação fornecida pelo fabricante do dissipador, o correto valor da resistência térmica do dissipador (R_T) aplicado no protótipo é apresentado, conforme segue.

$$R_T = 1,92 \cdot 0,70 = 1,344 \quad (6.2)$$

Ou seja, o valor da resistência térmica do dissipador aplicado com base no dimensional é de 1,344 °C/W. Portanto, adequado a aplicação, tendo em vista que o valor máximo pode ser de 2,0 °C/W.

6.1.6 Definição dos Sensores de Tensão e Corrente

Nesta seção são apresentados como e quais sensores foram especificados.

Quanto ao sensor de medição da tensão *VLP*, as principais características levadas em conta são: a entrada do sensor ou transdutor deve suportar uma tensão próximo a 1000 V de pico, deve possibilitar medir uma tensão c.c. ou c.a. com frequência igual ou superior a 20 KHz, deve ser isolado com um nível de isolamento superior a 1100 V, o sinal de saída deve possibilitar a integração com à entrada analógica do DSP, através de associações por resistências ou outros componentes.

A partir das características principais, é definido o transdutor de tensão LV 25P, importante, não foi encontrado um sensor de tensão recomendado pelo fabricante com

as características da tensão de entrada de 1000 V.

A recomendação do fabricante, o sensor LV 25P tem características de entrada do transdutor da corrente do primário limitado a 10 mA e à tensão máxima de 500 V, essa e outras informações do sensor podem ser consultados através do Anexo F, Figura F.1.

Com base no circuito eletrônico exemplificado pelo fabricante, disponível para consulta no Anexo F, Figura F.4, percebe-se que a proposta desse transdutor é medir a tensão através da corrente, ou seja, o resistor R_1 limita a corrente que irá percorrer o caminho do primário do transdutor, portanto ele é calculado com base na tensão a ser trabalhada.

A partir daí, por utilizar esse transdutor limitando a corrente de trabalho, mesmo indo contra a recomendação do fabricante, posteriormente é explicado o provável motivo pelo qual o fabricante não recomenda o transdutor para tensões acima de 500 V. Mesmo com a ressalva do fabricante é utilizado o sensor, pois, essa decisão não leva a grandes impactos na parte eletrônica de controle. Tendo em vista que a tensão de isolamento por parte do fabricante a uma frequência de 50 Hz é de 2,5 KV, superior a tensão de trabalho, essas informações podem ser consultadas no Anexo F, Figura F.2. A máxima tensão prevista para o link c.a. será de 1000 V, com fator de segurança.

O principal motivo do fabricante não recomendar trabalhar com tensões acima de 500 V é a acuracidade. Para se ter uma ideia, o fabricante traz um exemplo e pode ser consultado no Anexo F, Figura F.4, onde, o principal impacto é sobre a acuracidade, ao aumentar o valor de resistência R_1 , sobre uma tensão de 250 V, variando a acuracidade entre +/-0,9% à +/-1,5%.

Ou seja, quando aumentar a tensão a ser medida, necessariamente é aumentado o valor de R_1 , trazendo por consequência um impacto negativo quanto a acuracidade.

Ao utilizar o sensor é realizado uma associação em série de seis resistores, onde quatro são de 15 KHz e dois de 22 KHz, tendo como objetivo a redução do dimensionamento dos mesmos quanto a potência. Esses resistores estão denominados pelo autor no projeto da placa de potência como R1 a R6 e podem ser visualizados montados na placa, disponível para consulta através do Apêndice F, Figura F.14.

Não são utilizados resistores de precisão, contudo, isso pode interferir na medição em virtude de variação após aquecimento, é ideal que se utilize resistores com precisão menor ou igual a 1%.

O transdutor de tensão VLP é instalado na placa de controle, portanto, o sinal da corrente é conduzida através dos cabos de interligação de sinais. Esses cabos também são responsáveis pelo disparo dos mosfets e demais sinais dos sensores de tensão e corrente. Esses cabos de interligação estão disponíveis no Apêndice F, Figura F.1.

Para o secundário do transdutor é necessário um resistor em série, denominado pelo fabricante do transdutor de RM , um circuito de exemplo está disponível para consulta no Anexo F, Figura F.4. Assim como, a recomendação da faixa do valor da resistência resistor com base na corrente de saída, pode ser consultado através do Anexo F, Figura F.1.

Esse resistor também é responsável em converter o sinal de corrente em tensão, no caso da aplicação no protótipo, há um circuito responsável por essa conversão e adição de uma tensão c.c. próxima a 1,65 V.

Essa tensão c.c. adicionada é necessária, pois a entrada analógica do DSP é preparada para receber um sinal de tensão positiva entre 0 e 3,3 V. Ou seja, para evitar a queimar da entrada analógica é necessário o deslocamento da tensão de referência de 0 V para 1,65 V quando se pretende medir um sinal alternado.

Assim como, o valor do resistor em série ao sinal de corrente na saída do transdutor, responsável por converter em um sinal de tensão, é calculado para não ultrapassar 1,65 V de pico.

Esse valor é limitado a nível de cálculo para proteger a entrada analógica do DSP, pois o 1,65 V positivo ou negativo com origem do transdutor, representará a amplitude da tensão do link c.a. VLP positivo ou negativo respectivamente.

Portanto, com base na tensão de referência fixa de 1,65 V mais a tensão diferencial sobre o resistor em série ao transdutor de tensão deve fornecer na entrada analógica do DSP uma tensão entre 0 V e 3,3 V.

No projeto, são previstos diodos zener de 3,3 V nas entradas analógicas, para proteger o DSP quanto a uma possível variação da tensão na entrada da analógica do DSP.

A proteção das entradas analógicas por meio dos diodos zener, não são suficientes para proteger o DSP, ao longo dos ensaios com o protótipo, se queimou três DSP, sendo duas devido aos sinais nas entradas analógicas.

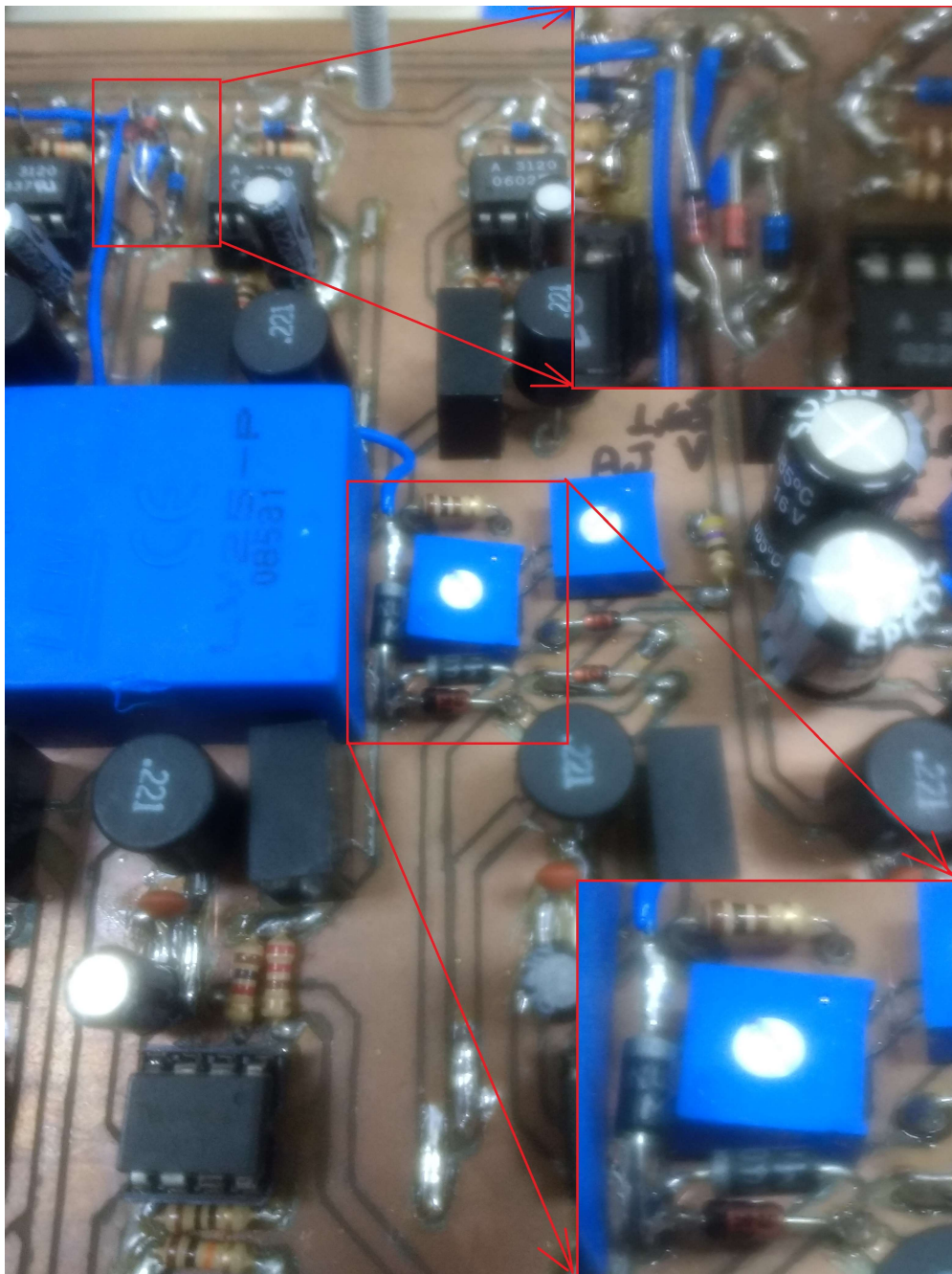
Por consequência, são apresentados resultados menores que o proposto para o estudo.

Quanto a causa fundamental responsável pelas queimas das duas placas, identificado um pico de tensão na entrada analógica no DSP responsável por medir a tensão VLP .

Com base no ocorrido, visando uma melhora da proteção na entrada analógica, encontrado um relatório da Texas Instruments com algumas recomendações, esse relatório está disponível para consulta no Anexo G, Figuras G.3 a G.5. Nesse relatório são mencionados dois exemplos como sugestões de implementação de proteção das entradas analógicas, onde, nenhuma das duas, menciona o diodo zener como proteção da entrada analógica.

A partir das recomendações mencionadas pelo fabricante e tendo em vista que o maior risco estava no link c.a., são implementados os clamp com os diodos, sugerido pelo fabricante. Na entrada analógica responsável por medir a tensão VLP são utilizados dois diodos 1N4004 e na entrada analógica responsável por medir a corrente ILP são utilizados dois diodos 1N4148. São os diodos que se tinha no momento. Esses diodos foram instalados de forma adaptada na parte superior da placa de controle do protótipo e podem ser vistas através da Figura 6.1, com detalhe de zoom nos pontos da instalação.

Figura 6.1 – Instalação dos Clamps das Entradas Analógicas VLP e ILP .



Fonte: Autor.

Após vários ensaios veio a ocorrer outra queima do kit DSP, devido a uma das entradas analógicas sem a proteção, à tensão de saída V_o . Portanto, é indispensável a utilização dos clamp sugeridos pelo fabricante em todas as entradas analógicas, indiferente o risco, que o sinal a ser medido possa oferecer.

Com base na experiência é possível afirmar que as entradas analógicas desse Kit DSP (Launchxl F28069M) são sensíveis e vulneráveis.

Os clamp implementados posteriormente não constam no esquema eletrônico e nem no layout da placa de controle apresentados no trabalho.

Quanto ao sensor de medição da tensão V_o , as principais características levadas em conta são: a entrada do sensor ou transdutor deve suportar uma tensão próximo ou superior a 320 V de pico; deve medir uma tensão c.a. com frequência próximo a 60 Hz; deve ser isolado com um nível de isolamento superior a 1000 V; o sinal de saída deve possibilitar a integração com a entrada analógica do DSP através de associações por resistências ou outros componentes.

A partir das características principais, é definido o transformador de tensão isolado ZMPT101B, por entender que a tensão V_o proposta é menos complexa do que a tensão V_{LP} , devido a própria amplitude e frequência fixa, o “datasheet” desse transformador está disponível no Anexo F, Figuras F.5 e F.6.

Trata-se de um transformador isolado, que utiliza da associação de resistores em série no primário e no secundário para se fazer as medições.

Quanto ao esquema eletrônico funcional, pode-se dizer que é similar ao sensor anterior. Contudo esse transformador é passivo e não requer uma alimentação externa. Enquanto o transdutor utilizado na medição da tensão V_{LP} é do tipo ativo e requer alimentação para que funcione. Outras características técnicas podem ser melhor avaliadas através do “datasheet”, disponibilizado no Anexo F, Figuras F.1 a F.6.

Quanto ao sensor de medição da tensão V_{PV} , em virtude da amplitude da tensão se limitar a no máximo 50 V c.c., optou-se por criar um circuito com divisor de tensão para medir essa tensão.

Contudo, ao longos dos ensaios, na maior parte do tempo essa medição precisou ser desprezada, ficou aberto o ponto de medição.

Isso foi necessário em virtude da complexidade quanto a atualização das entradas analógicas para utilização no controle.

Quanto aos sensores de medição de corrente, IPV , ILP e I_o , definiu-se que o sensor escolhido deveria ser igual para as três medições, facilitando futuras reposições, as principais características levadas em conta são: a entrada do sensor ou transdutor deve suportar um valor eficaz de corrente próximo ou superior a 35 A; deve medir correntes do tipo c.a. ou c.c.; deve ser capaz de medir altas frequências no mínimo maior ou igual a 100 KHz; o primário em relação ao secundário deve ser isolado com uma isolamento superior a 1000 V; o sinal de saída deve possibilitar a integração

com à entrada analógica do DSP através de associações por resistências ou outros componentes.

A partir das principais características, definiu-se o sensor de corrente ACS758LCB-050B-PFF-T. O “datasheet” com os principais parâmetros estão disponíveis através do Anexo F, Figuras F.7 a F.13.

Esse sensor é do tipo efeito Hall e apresenta as seguintes características: com capacidade de corrente de pico de +/-50 A (bidirecional), com sobrecorrente de 600 A durante 1 s a uma temperatura de 150°C em um duty-cycle de 1%, compacto e de fácil aplicação com o DSP, não requer fonte c.c. somada ao sinal de saída.

O sensor escolhido, tem como sinal de saída, uma tensão que irá variar entre 0 V e 3,3 V, a tensão utilizada para alimentar o sensor.

Para facilitar o entendimento funcional, segue um exemplo: quando estiver circulando uma corrente de 0 A no primário do sensor, o secundário do sensor gera uma tensão próximo a 50% do valor da tensão de alimentação do sensor.

A tensão de alimentação desse sensor deve estar entre 3,0 V a 5,5 V c.c..

O valor da tensão de alimentação nos sensores de corrente do protótipo é 3,3 V.

Portanto, segue alguns exemplos funcionais do sensor: ao circular uma corrente de 0 A no primário, há uma tensão de saída no secundário de 1,65 V; ao circular uma corrente de +50 A no primário, há uma tensão de saída no secundário de 3,3 V; ao circular uma corrente de -50 A no primário, há uma tensão de saída no secundário de 0 V.

Sobre os resultados dos ensaios práticos com o uso dos sensores de corrente, responderam dentro das características do fabricante.

Sobre a utilização dos sensores de corrente, todos são aplicados fisicamente no protótipo. Contudo, conforme mencionado anteriormente, são utilizados somente as entradas analógicas indispensáveis para o protótipo.

Portanto, quanto aos sensores de corrente, é utilizado o sensor de corrente *ILLP*, dada a sua importância para o controle do protótipo do micro inversor. Ou seja, os sensores *IPV* e *I_o* estão ligados, fornecendo o sinal na entrada do DSP, contudo não são utilizados no controle do conversor.

Para registro, inicia-se utilizando as seis entradas analógicas, contudo em virtude de performance, não é possível mantê-las.

6.1.7 Definição do DSP

Quanto a escolha do DSP, são considerados: as simulações realizadas no PSIM e o entendimento da complexidade funcional da topologia.

Sendo que a principal característica quanto a complexidade é a dinâmica de controle em tempo real sobre as entradas analógicas *V_{Lp}*, *V_o* e *I_o* e as saídas digitais

S_0 à S_{22} . Tendo em vista, que na topologia do estudo com link c.a. não é possível utilizar a técnica de controle por modulação PWM.

Portanto, a escolha leva em conta os seguintes pontos: DSP dedicado; reconhecido no mercado; veloz o suficiente para fazer o controle da topologia; recomendação do DSP por outros pesquisadores.

Com base nas informações mencionadas, e análise do DSP, é definido o Kit da Texas Instruments, Launchxl F28069M. O guia inicial desse Kit está disponibilizado no Anexo G, Figuras G.1 e G.2.

Esse DSP utiliza de uma frequência de clock de 90MHz, dispõem de um processador, tem capacidade de receber até dezesseis entradas analógicas e doze saídas PWM, fora outras características que podem ser visualizadas através do guia inicial.

A partir dos ensaios com o protótipo, é constatado que o Kit não é o ideal para a topologia, pode ser que outro programador consiga melhores resultados.

Trabalhado exaustivamente na minimização da programação, visando facilitar o trabalho do DSP.

São utilizados diferentes estruturas de programação, visando a performance. Aplicado diferentes tipos de interrupções, responsáveis pelas atualizações das entradas analógicas, como: tipo síncrona, onde a frequência de atualização leva em conta o período definido; tipo assíncrona, onde a atualização ocorre sempre que for solicitada via programação.

A melhor performance é obtida através da utilização da interrupção tipo assíncrona, pois, possibilita ao DSP realizar as demais atividades, enquanto não é gerado a interrupção da atualização das entradas analógicas.

Como exemplo segue algumas ações a nível de programação que apresentam benefício ao longo dos ensaios: avaliar a real necessidade das variáveis e defini-las na forma mais simples, transformando-as em booleanas sempre que possível e assim sucessivamente; eliminar os cálculos do DSP, trabalhando-se mais próximo a linguagem de máquina; eliminar as entradas analógicas não fundamentais para o funcionamento do protótipo e várias outras mudanças.

6.1.8 Projeto Eletrônico

A partir da definição dos principais componentes mencionados, defini-se o layout do protótipo, dividido em duas placas eletrônicas, uma placa de potência e outra placa de controle.

Assim como, a interligação dessas placas ocorre por meio de cabos com conectores para fácil manuseio e a placa de controle é localizada sobre a placa de potência, separada por seis espaçadores.

A divisão das placas tem como objetivo minimizar a influência de ruídos e a redução das interferências eletromagnéticas sobre os componentes da placa de controle.

Os esquemas eletrônicos das placas de controle e potência são realizados através do aplicativo Altium, estão disponíveis no Apêndice D Figuras D.1 e D.4 respectivamente.

Quanto aos layouts das placas de controle e potência, são previstos placas de dupla face para facilitar a criação dos layouts, em virtude do número de trilhas e das amplitudes das correntes nas trilhas da placa de potência. Portanto, as placas estão divididas em “Top Layer” e “Botton Layer”, estão disponibilizados no Apêndice D, Figuras D.2 e D.3 referente a placa de controle e nas Figuras D.5 e D.6 referente a placa de potência.

6.1.9 Lista dos Materiais

Com base nos projetos eletrônicos e conhecimento da necessidade de alguns materiais para construção e montagem do protótipo, está disponibilizado uma tabela dos materiais necessários para fabricação do mesmo.

Nessa tabela são apresentados detalhes como: a descrição no projeto PCB (esquema eletrônico) para facilitar ao usuário; nome do produto com as especificações a ser adquirido; o fornecedor que se adquiriu; o preço unitário; a quantidade e o preço total do item. A tabela está disponível através do apêndice E, Figuras E.1 a E.4.

Ao final da tabela está disponível o custo do protótipo de R\$ 1121,02. Esse custo leva em conta a montagem do protótipo não prevê materiais sobressalentes.

6.2 CONSTRUÇÃO DO PROTÓTIPO

Esta seção tem como objetivo apresentar as etapas utilizadas para a construção do protótipo.

A partir dos layouts das PCB's prontas, é ideal que se compre o serviço de fabricação das PCB's em empresas especializadas nessa área, devido a qualidade da fabricação.

Uma das empresas que fornecem esse serviço é a PCBWAY, o prazo de entrega varia entre 15 a 30 dias. Neste estudo em virtude do tempo, opta-se em fazer as PCB's pelo processo manual.

Uma das ferramentas que auxiliou bastante na fabricação da placa PCB foi a impressora à laser. Um registro da impressão “Top Layer” na PCB da potência está disponível no Apêndice F, Figura F.2.

Os resultados das impressões e corrosões das PCB's estão disponibilizadas no Apêndice F, Figuras F.3, F.4, F.15, F.16, F.5, F.6, F.17 e F.18.

Realizado novas inspeções das PCB's, as furações e iniciado o processo de montagem dos componentes, do centro da PCB para fora, facilitando o acesso aos pontos de solda.

A PCB da potência montada parcialmente está disponível no Apêndice F, Figuras F.7 e F.8, pois, os indutores *LLP* e *Lfo* foram montados posteriormente, após checagem dos valores das indutâncias em laboratório.

Em seguida são instalados os materiais isolantes: lâmina de EVA e Fita de PVC com espessura próxima a 0,7 mm. Essa fita é utilizada nos acabamentos de móveis, encontrada nas casas de marcenaria.

Esse material isolante tem como principal objetivo garantir o afastamento físico entre a parte inferior da placa de potência e os dissipadores, assim como, visa aumentar a isolação elétrica entre as partes. Tendo em vista que, os dissipadores são conectados ao ground da placa de potência, enquanto algumas trilhas da PCB podem chegar a um diferencial de potencial próximo a 1000 V. O resultado dessa montagem está disponível no Apêndice F, Figuras F.9 e F.10.

Após conclusão da instalação dos isolantes, inicia-se o processo de montagem dos dissipadores. Inicialmente, são realizados as furações de fixação dos mosfets e diodos, assim como, são feitas as furações de 3 mm a serem utilizados para interligação do ground, conforme disponibilizado no Apêndice F, Figura F.13. Posteriormente, são feitas as montagens dos dissipadores. O processo final dessa montagem está disponível no Apêndice F, Figuras F.11 a F.13.

A montagem final da placa de potência com os indutores, com os tirantes e com comentários dos principais componentes, estão disponibilizados no Apêndice F, Figura F.14.

Os tirantes são interligados ao ground da placa de potência, são em aço e precisam ficar isolados da placa de controle por meio de buchas isolantes. Quanto ao dimensionamento dos 15 cm dos tirantes, estão previstos:

- Quatro cm para o lado inferior da placa de potência, para que o conversor possa ser fixo numa placa de fundo de um painel elétrico;
- Sete cm responsáveis pela separação entre a placa de potência e a placa de controle;
- Quatro cm ficam expostos na parte superior da placa de controle, onde se pode instalar uma carenagem de acrílico com as devidas advertências de segurança da área elétrica (padrão NR10 e NR12 vigentes na norma brasileira), com os riscos do equipamento quanto a tensão de operação, a necessidade de desenergização para ter acesso, assim como, estar habilitado para intervir no conversor.

Após conclusão da montagem do placa de potência é realizado a montagem da placa de controle, seguindo o mesma proposta mencionada na placa de potência, do centro para fora.

Inicialmente são montados os componentes sem o kit DSP, até mesmo para protegê-lo, essa montagem está disponibilizada através do Apêndice F, Figuras F.19 e F.20.

No Apêndice F, Figura F.20 está disponibilizado um registro dos “jumps” realizados com cabos 0,5 mm.

O principal motivo desses “jumps” se deu em virtude da falta das furações metalizadas, responsáveis em interligar as trilhas nas “multilayers”, outras vezes por causa do desencontro entre as trilhas de uma face e outra.

O desencontro se dá pela complexidade do zeramento da referência da impressora laser ou até mesmo pelas incertezas do layout no processo de digitalização do mesmo.

Uma questão esperada para o projeto, contudo não prevista no layout, é a necessidade do dissipador para os reguladores 7805 e 7815. Portanto, é necessário alterar para o “botton layer” os reguladores 7805 e 7815, a montagem na placa está disponibilizado no Apêndice F, Figuras F.21 e F.22.

Foram realizados ensaios com o conversor, mantendo o mesmo alimentado por volta de uns 30 dias, não houve problema devido a demanda normal. Contudo, é ideal uma reavaliação do posicionamento dos reguladores de tensão, pois, percebe-se que há um calor irradiado sobre o kit DSP.

Um ponto de atenção para levar em conta, quanto a real necessidade de mudança dos reguladores no layout para uma versão futura, os ensaios realizados são realizados com o conversor na posição horizontal.

Enquanto, na proposta de instalação definitiva o mesmo deve ser instalado verticalmente dentro de um painel elétrico. Portanto, essa irradiação de calor não seguirá o caminho do kit DSP, diminuindo essa incidência, podendo não afetar futuramente.

Esse dissipador é comprado e posteriormente ajustado, conforme disponível no Apêndice F, Figuras F.21 e F.22.

É o mesmo utilizado no dissipador dos semicondutores de potência, contudo com perímetro de 40 mm.

A forma do dissipador apresentada nas figuras mencionadas anteriormente, foram obtidas por meio de cortes com uma serra manual, interligando-os por meio de parafuso e porca utilizados nas montagens dos mosfets e diodos.

Após término das montagens, são realizadas novas inspeções minuciosas quanto a possíveis curtos e correta condutividade.

Antes da instalação do kit DSP, alimenta-se a placa de controle com uma tensão de 30 Vc.c. através do cabo de interface no conector CN4.

A partir da tensão de alimentação, o micro-inversor fornece as tensões de 3,3 V, 5 V, +15 V e -15 V.

Estas tensões são checadas por meio de um multímetro ou osciloscópio e podem ser constatadas visualmente por leds instalados, para indicarem a existência dessas tensões. Esses leds são instalados posteriormente.

Para checar a carga que a placa de controle estava consumindo coloca-se o multímetro em série a fonte de alimentação principal.

Algumas das informações mencionadas sobre a alimentação da placa de controle estão disponibilizadas no Apêndice F, Figura F.23.

A placa de controle sem a placa de controle estava consumindo uma corrente de 570 mA.

A partir do funcionamento das fontes são verificadas as tensões das fontes isoladas de 15 Vc.c., assim como, são realizados testes com “jumps” de fios manuais, para checar o funcionamento dos “drives” isolados até a saída dos conectores para os mosfets.

Após as verificações, instala-se a placa de controle e os leds com resistores provisórios nas saídas dos cabos de interface entre os “drives” e os mosfets.

Em seguida são realizados testes com as saídas por meio de programação do DSP.

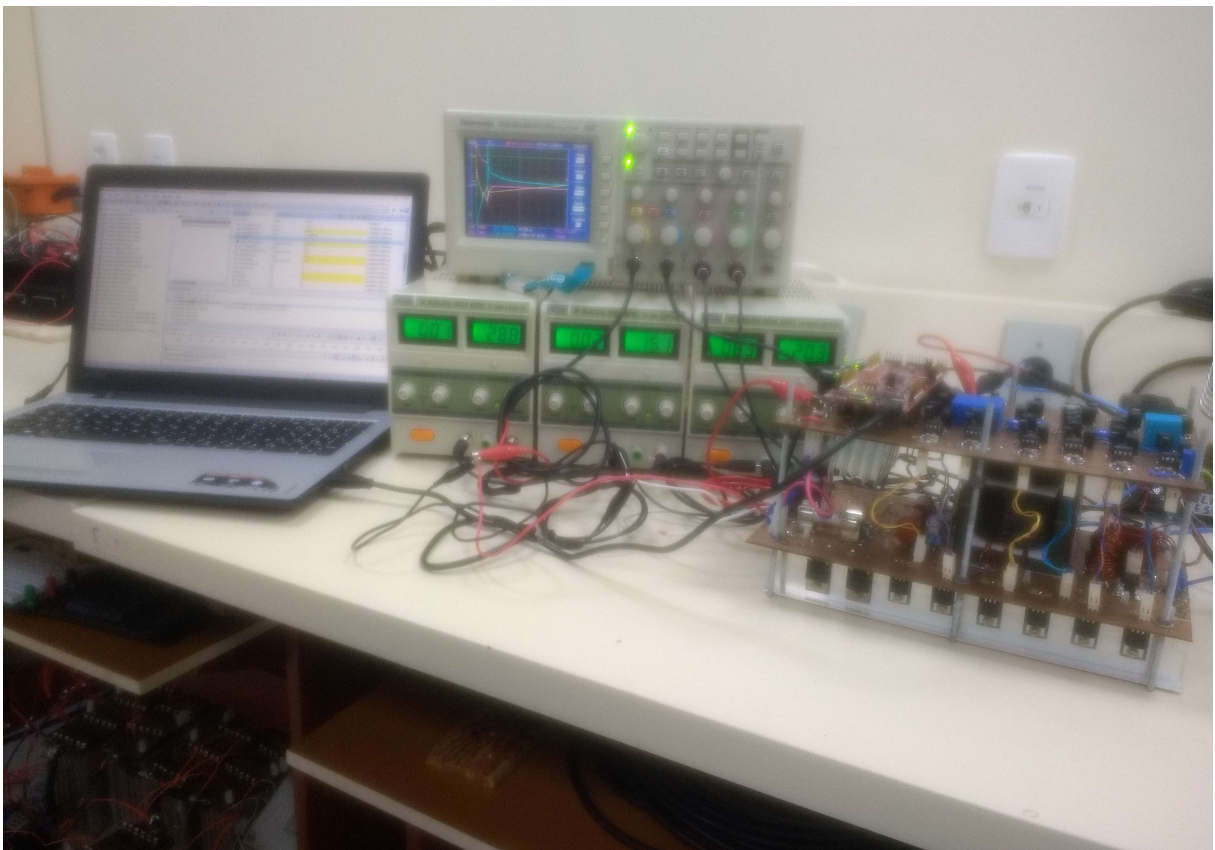
Um registro do ensaio com os leds (onde todas as saídas estão ligadas e comandada pelo DSP) está disponível no Apêndice F, Figura F.24.

7 RESULTADOS EXPERIMENTAIS

Neste capítulo são apresentados, o protótipo com a placa de controle e potência integrada, os recursos utilizados nos ensaios e os resultados obtidos ao longo dos ensaios.

A Figura 7.1 apresenta o protótipo e os recursos utilizados nos ensaios em laboratório.

Figura 7.1 – Imagem do protótipo e recursos para os ensaios.



Fonte: Autor.

A respeito das fontes, uma das fontes é utilizada para suprir a tensão de alimentação principal com tensão de 30 V e 3 A. São características inferiores as previstas no módulo PV. Contudo suficiente para os ensaios funcionais do conversor. A segunda fonte, é utilizada para alimentar a tensão da placa de controle com uma tensão próximo a 20 V e 670 mA.

No projeto é previsto a utilização da mesma fonte de tensão, levando em conta a aplicação. Portanto, no final é o que deve ser feito.

Para os ensaios com o protótipo não é utilizado a mesma fonte, contudo, os resultados dos ensaios práticos não sofrem interferência devido a essa ação.

Motivo pelo qual, também se excluiu a medição da tensão V_{PV} mencionada anteriormente, em prol da priorização do recurso do DSP para as ações obrigatórias.

Quanto aos motivos da não utilização da mesma fonte no laboratório.

Devido ao subdimensionamento das ilhas dos diodos zeners Z_7 , Z_8 e Z_9 na PCB, esses diodos são responsáveis pela atenuação da tensão na alimentação dos reguladores 7805 e 7815. A atenuação é necessária ao implementar o protótipo no campo, baseado nas características dos módulos PV do estudo, a tensão de alimentação pode variar entre 37,1 V à 45,8 V no regime STC.

A tensão máxima ocorre quanto estiver com o circuito aberto, ou seja, quando não houver demanda de carga na saída do conversor. Portanto, nesse momento a tensão de alimentação está próximo ou igual a essa tensão máxima do módulo PV.

Com base nas características do “datasheet” dos reguladores de tensão da família 78, a máxima amplitude de alimentação dos reguladores 7805 e 7815 é de 35 V, está disponível para consulta através do Anexo H, Figura H.1.

Quanto ao aquecimento dos zeners, são escolhidos zeners com capacidade de conduzir uma corrente próxima à 1 A, ou seja, estão dimensionados de forma adequada, tendo em vista que a demanda de corrente da placa de controle não ultrapassa a 670 mA.

A terceira fonte está super ociosa, é utilizada para alimentar o sensor de tensão V_{LP} com uma tensão de -15 V e 30 mA.

No protótipo está previsto uma fonte interna para essa tensão, através de um conversor c.c.-c.c. de 15 V isolado de 1 W.

O mesmo utilizado nos “drives” isolados dos “gates”. Contudo, em virtude da queima involuntária somado ao objetivo de não se perder tempo, tendo em vista que o fato não era prioridade, alimenta-se com uma fonte externa.

Evidenciado que a corrente máxima exigida dessa fonte é próxima à 30 mA, baseado na utilização contínua nos ensaios e limitação da corrente através da fonte.

Outro recurso de suma importância para o estudo em questão foi o osciloscópio de 4 canais, várias vezes utilizou-se 1 à 2 canais, algumas vezes 3 ou 4 canais.

Na maioria das vezes, não é aproveitado o recurso quanto a utilização dos 4 canais por falta de ponteiras isoladas, isso é evidenciado nas amostragens realizadas em vários ensaios.

Um exemplo prático é, ao se medir uma tensão da placa de potência V_{LP} ou V_o , não tem como realizar uma medição de um sinal de controle pelo lado da placa de controle.

Algumas medições de tensões sobre a placa de potência são realizadas por meio de dois canais, alternando-se as ponteiras, para manter o ponto comum de referência para os dois pontos a serem medidos, como exemplo a tensão V_{LP} e o “gate” de um dos mosfets, próximo a um dos barramentos do link c.a..

Uma outra limitação encontrada nos ensaios, é a falta de ponteiros com um ganho de 100X, as ponteiros disponíveis são de 10X, portanto, se limita a uma visualização no osciloscópio com valor de tensão máxima de 400 V.

Para se visualizar a tensão de pico da tensão VLP dentro desse limite, é deslocado o eixo y do osciloscópio para cima ou para baixo, para se visualizar um semiciclo.

É importante uma ponteira de 100X de ganho, até pela própria segurança do usuário e do equipamento.

Durante os ensaios, ao medir a tensão VLP , a atenção do usuário é redobrada.

Pois, no protótipo em questão, a tensão do link c.a. pode chegar á 850 V de pico facilmente, está ligado diretamente a corrente de carga do indutor. Essa tensão é limitada dentro dos 400 V de pico, através do controle de corrente via programação e da própria limitação de corrente da fonte utilizada.

A corrente do indutor ILP , não é medida no primário, por dois motivos.

A primeira é que o layout do protótipo não prevê um ponto de medição para uma ponteira ou alicate para medição de corrente.

A segunda é a própria falta de uma ponteira ou alicate para se fazer a medição. Portanto, as medições de corrente são baseadas nos sensores de forma indireta, ou seja, medi-se a tensão que o DSP recebe na entrada da analógica.

Antes de começar os ensaios funcionais do protótipo é importante realizar os ajustes a nível de “off-set” e ganho dos sensores das entradas analógicas.

No protótipo há duas formas de se fazer.

Caso 1 - Os ajustes dos sensores de tensão VLP e V_o são feitos através de ajustes físicos e ajustes via software.

Caso 2 - Os ajustes dos sensores ILP , VPV , IPV e I_o são feitos somente via software.

Para o sensor VLP , primeiramente se faz o ajuste do “off-set” físico (caso 1). Para isso é importante que não haja tensão no link c.a.

Esse ajuste é feito através do potenciômetro VR_1_50R , a disposição desse potenciômetro na PCB está disponível no Apêndice F, Figura F.24.

Ao mover o potenciômetro no sentido horário aumenta-se a tensão e no sentido anti-horário diminui-se.

Para se fazer o ajuste é necessário um osciloscópio ou um multímetro.

Deve ser utilizado o zero volt da placa de controle como referência, o segundo ponto é o pino da entrada analógica do DSP responsável pela medição do sinal, o valor que se deve deixar é próximo a 1,65 V.

O próximo ajuste do sensor VLP , é o ajuste do ganho de tensão, também de forma física (caso1), nesse caso é ideal deixar o potenciômetro VR_3_50R inicialmente próximo ao final do curso no sentido anti-horário, a disposição desse potenciômetro na PCB está disponível no Apêndice F, Figura F.24.

Para conhecimento, ao mover o potenciômetro no sentido horário aumenta-se o ganho e no sentido anti-horário diminui-se.

O ideal é que esse ajuste seja realizado através de uma amplitude de tensão conhecida, contudo, como foi mencionado anteriormente deve se ter muita atenção em virtude do risco. Devido a energia armazenada no indutor num curto tempo. Portanto, é ideal a utilização das próprias chaves mosfets do conversor.

Pode ser criado um código de programação para gerar um pulso sobre um dos pares das chaves no conversor c.c.-c.a., onde esse pulso é desligado num curto período ou por um limite de corrente definido.

A partir do pulso, mede-se o sinal da tensão gerada no link c.a. com um osciloscópio, anota-se a tensão de pico num ponto conhecido, tipo no primeiro semiciclo, posteriormente se repete esse processo medindo-se o mesmo sinal pelo lado da placa de controle, com um ponto de referência em 0 V e o outro ponto no pino da entrada analógica no DSP.

Após fixação da ponteira é realizado um novo disparo, observa-se a amplitude da tensão de pico no primeiro semiciclo, realiza-se o ajuste do ganho, esse ponto deve se limitar a amplitude entre 0 V e 3,3 V.

A relação que define o ajuste do ganho é baseada na tensão máxima do link c.a. previsto para o projeto de 1000 V, dividido pela máxima tensão a partir da tensão de referência de 1,65 V na entrada do DSP, ou seja 1,65 V. Portanto, a relação do ganho é de 1000 V/1,65 V.

Após conclusão dos ajustes físicos, é possível ajustar o sensor VLP através dos parâmetros criados no código do DSP, responsáveis pelo “off-set” e ganho digital. Esses ajustes não eliminam a necessidade dos ajustes físicos para o sensor VLP .

Quanto aos ajustes do sensor V_o , são realizados de forma análoga ao sensor VLP .

Nos sensores VPV , IPV , ILP e I_o os ajustes de “off-set” e ganho são realizados via software.

Através dos parâmetros “off-set” e ganho via software, segue uma informação padrão para as entradas analógicas desse kit DSP.

A resolução das entradas analógicas são de 12 bits, ou seja, o valor de range decimal pelo lado digital nessas entradas, podem variar entre 0 e 4095.

Esses valores são definidos a partir do número de bits de resolução, tendo em vista que o valor da faixa inicial sempre é zero e o final do range, pode ser definido como:

$$R_{Max} = 2^n - 1 = 2^{12} - 1 = 4095 \quad (7.1)$$

Onde n é o número de bits e R_{Max} é o valor do range máximo.

A partir dessa informação é possível saber a amplitude da tensão medida na entrada do DSP e por consequência saber a amplitude da variável medida no primário do sensor.

Com base nessa informação, o cálculo para se obter os valores de qualquer uma das entradas analógicas, pode ser definida como:

$$x = \frac{a}{b} \cdot c + d \quad (7.2)$$

Onde x é o valor desejado de tensão da entrada analógica, a é o valor real da variável a ser medida, b é a máxima amplitude do sinal a ser medido, c é a máxima amplitude do sinal gerado, sendo que para os sinais analógicos a tensão máxima de 3,3 V é dividida por 2 ou seja 1,65 V e d é o valor da tensão de “off-set” na entrada da analógica para os sinais alternados é de 1,65 V.

Segue um exemplo, dentro das condições ideais do sensor de tensão VLP e demais elementos envolvidos.

Com base na equação 7.2, supondo que o valor instantâneo da tensão VLP no link c.a. é de +500 V, a máxima tensão de pico é 1000 V para o projeto. Portanto, o valor da tensão na entrada analógica do DSP é apresentado, conforme segue.

$$x = \frac{500}{1000} \cdot 1,65 + 1,65 = 2,475 \text{ V} \quad (7.3)$$

Da mesma forma, o valor digital pode ser expresso como:

$$y = \frac{e}{f} \cdot g \quad (7.4)$$

Onde y é o valor digital, e é valor de tensão na entrada analógica, f é a máxima amplitude da entrada analógica e g é a máxima amplitude do valor digital.

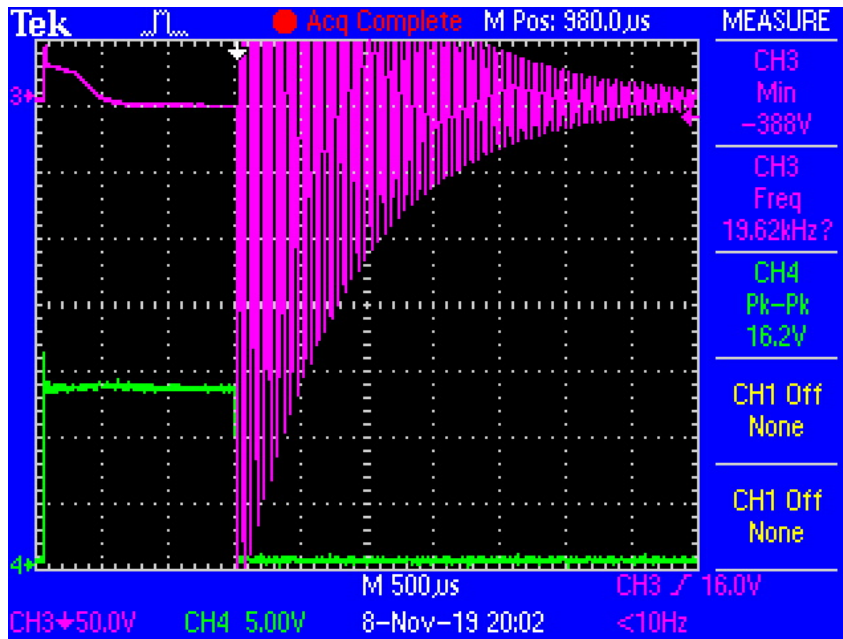
Portanto, continuando o exemplo anterior, com base no valor encontrado na equação 7.3 de 2,475 V, é possível encontrar o valor digital, esse valor é apresentado, conforme segue.

$$y = \frac{2,475}{3,3} \cdot 4095 = 3071,25 \quad (7.5)$$

A partir dos conceitos iniciais e ajustes dos sensores analógicos, são apresentados os resultados das amostras durante os ensaios do protótipo.

O primeiro ensaio com o protótipo é com base num pulso como mencionado anteriormente, tendo como objetivo checar o protótipo, fazer ajustes e analisar o comportamento do link c.a.. As formas de ondas de VLP e do “gate” do mosfet S_0 são apresentadas através da Figura 7.2. Onde, VLP é CH3 e S_0 é CH4.

Através da Figura 7.2 é possível obter várias informações como: a tensão de pico de VLP é de -388 V; constatar a queda de tensão em VPV próximo à zero volts durante a carga do indutor LLP em virtude da atenuação da tensão em VLP , onde

Figura 7.2 – Formas de Ondas VLP (CH3) e S_0 (CH4).

Fonte: Autor.

a fonte de tensão passa a funcionar como fonte de corrente; o período de carga que originou a tensão de pico próximo a 1,5 ms; a comutação dos mosfets S_0 e S_3 de forma adequada; a ressonância esperada no link c.a.; a frequência de ressonância do link c.a. de 19,62 KHz, próximo ao previsto; não há curto circuito no link c.a.; à energia armazenada no link c.a. é perdida num período próximo à 3,5 ms; o valor da tensão do “gate” é próximo a 14 Vc.c..

Para evidenciar o valor de pico da tensão VLP , é alterado a posição do eixo vertical no osciloscópio, desprezando-se o semiciclo positivo por completo. As formas de ondas de VLP e do “gate” do mosfet S_0 são apresentadas através da Figura 7.3. Onde, VLP é CH3 e S_0 é CH4.

Posteriormente, numa outra amostragem sobre os mesmos sinais e com alteração na escala de tempo do osciloscópio para 10 us/div.

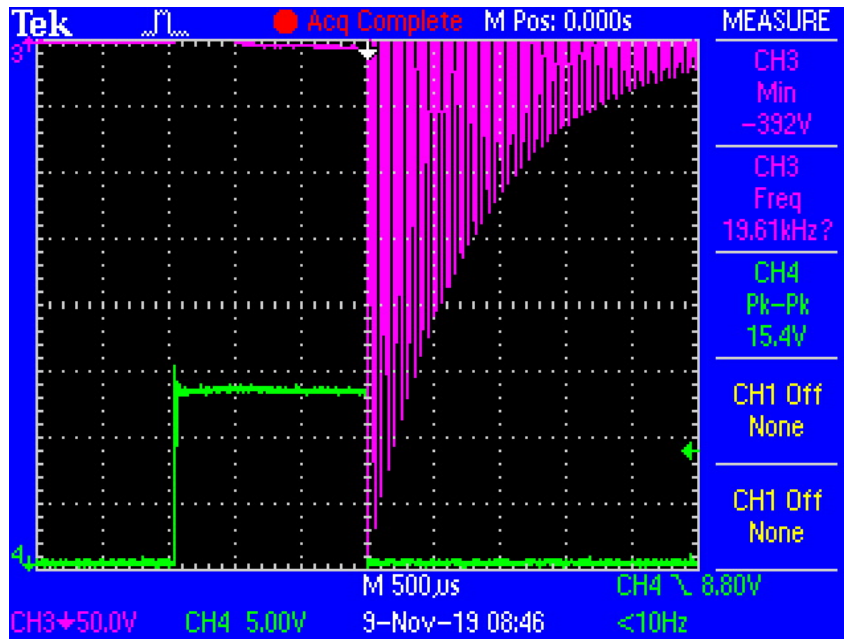
Tendo como objetivo melhorar a visualização do semiciclo, o período do semiciclo e da própria tensão de pico do link c.a.

Essas formas de ondas de VLP e do “gate” do mosfet S_0 são apresentadas através da Figura 7.4. Onde, VLP é CH3 e S_0 é CH4.

Através da Figura 7.4 é possível identificar algumas informações, como: o valor de pico da tensão no semiciclo negativo, é próximo a -396 V; o período do semiciclo é próximo a 25 μs , portanto o período do ciclo completo é próximo a 50 μs , por consequência a frequência de ressonância é próxima a 20 KHz.

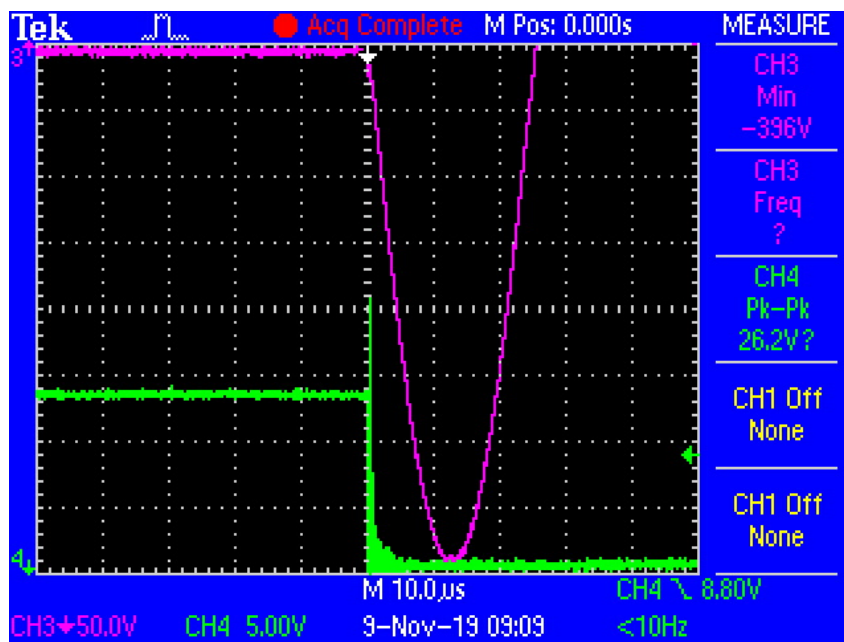
A amplitude da tensão é mostrada na Figura 7.4 e é utilizada para ajuste do ganho do sensor de tensão do link c.a..

Figura 7.3 – Formas de Ondas VLP (CH3) e S_0 (CH4).



Fonte: Autor.

Figura 7.4 – Formas de Ondas VLP (CH3) e S_0 (CH4).



Fonte: Autor.

Infelizmente, o recurso disponível não permite colocar na mesma amostragem as formas de onda da tensão VLP medida na placa de potência e à tensão VLP medida na entrada analógica do DSP. Se fosse possível os resultados dos ajustes seriam mais fieis.

Contudo, é feito comparando-se o sinal medido na potência, com o sinal medido na entrada analógica em amostras diferentes.

Nos dois momentos ao se realizar os ensaios se mantem as mesmas características físicas ou de programação, buscando a equivalência.

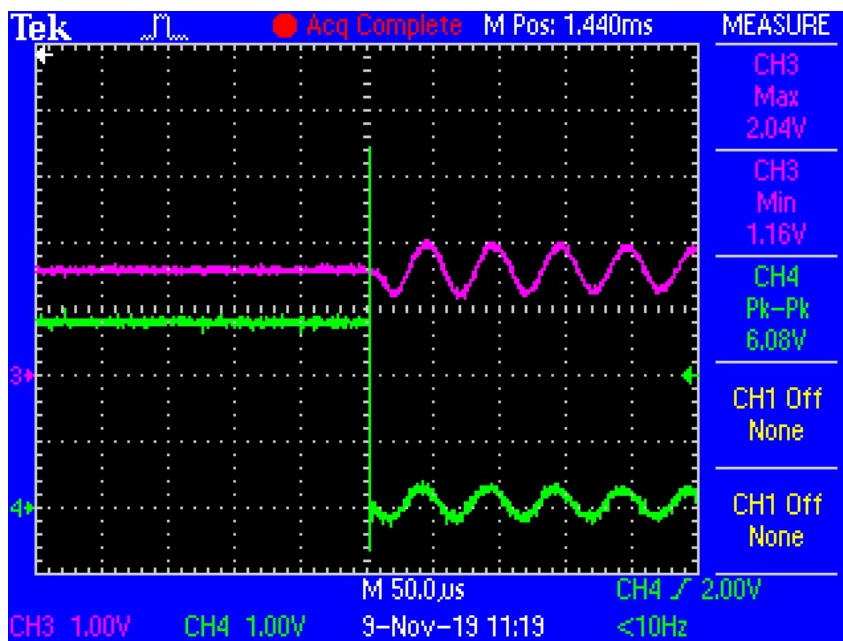
A partir da identificação da tensão pico VLP de -396 V, defini-se o valor da tensão de pico VLP na entrada analógica.

Com base na equação 7.2, a tensão na entrada analógica do DSP é apresentado, conforme segue.

$$x = \frac{-396}{1000} \cdot 1,65 + 1,65 = 0,996 \text{ V} \quad (7.6)$$

Ao ajustar o ganho através do potenciômetro VR_3_50R conseguiu-se deixar com uma amplitude de pico mínima de $1,16$ V, como pode ser visto através da Figura 7.5. Onde, VLP (CH3) e S_0 (CH4) nos pinos do DSP.

Figura 7.5 – Formas de Ondas VLP (CH3) e S_0 (CH4).



Fonte: Autor.

Realizado uma alteração na placa de controle do protótipo, para possibilitar o ajuste necessário, está registrada através da Figura 7.6.

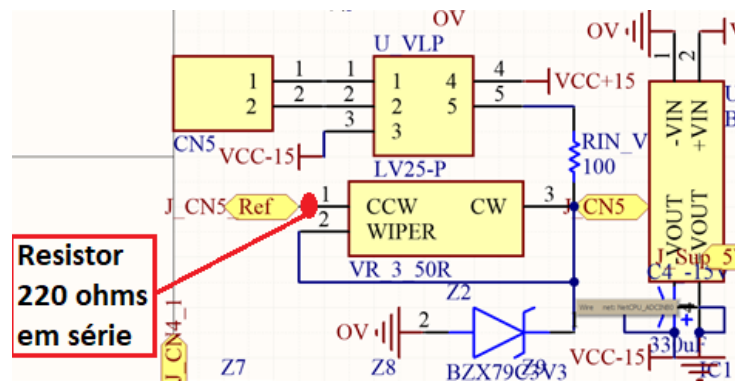
Uma outra implementação realizada na placa de controle do protótipo, não prevista no diagrama eletrônico é um filtro de primeira ordem RC na entrada analógica VLP , com resistência de 47Ω e capacitância de 100 nF . O filtro está calculado para um ganho aproximado de $0,7$ da entrada para frequência de 20 KHz .

Após alterações, realizou-se uma nova amostragem, onde é mostrado a tensão VLP antes do filtro(CH3) e após o filtro (CH4).

O ajuste do ganho é realizado com base na tensão VLP após o filtro (CH4), pois é o valor analisado pelo DSP. Ver formas de onda através da Figura 7.7.

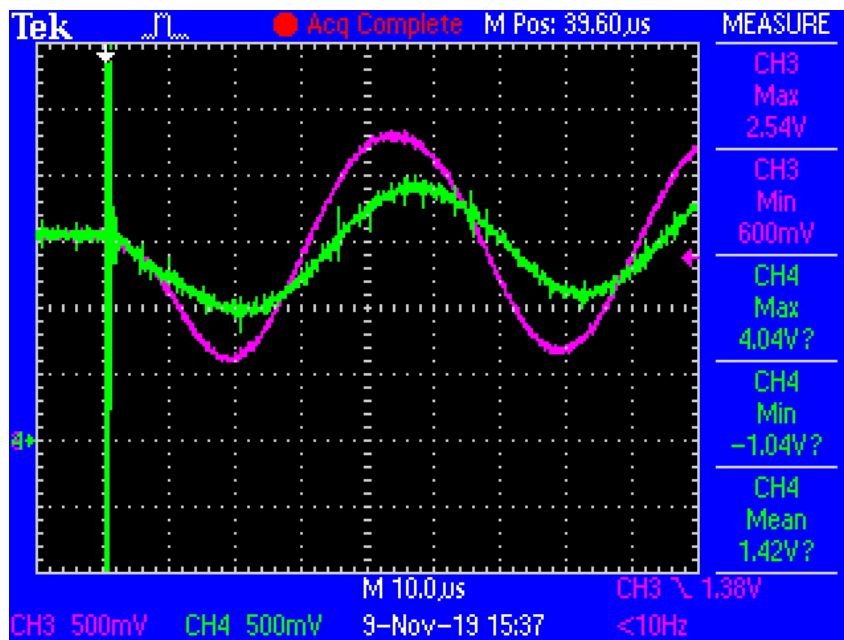
É possível observar através da Figura 7.7 o tempo de atraso próximo a $4 \mu s$ entre (CH3) e (CH4) devido ao filtro RC, deve ser levado em conta na programação.

Figura 7.6 – Alteração na placa de controle referente ao ganho de *VLP*.



Fonte: Autor.

Figura 7.7 – Formas de Ondas *VLP* antes do filtro (CH3) e *VLP* após o filtro (CH4).



Fonte: Autor.

Outra questão observada é que a qualidade do sinal medida antes do filtro (CH3) é superior ao medido após o filtro (CH4).

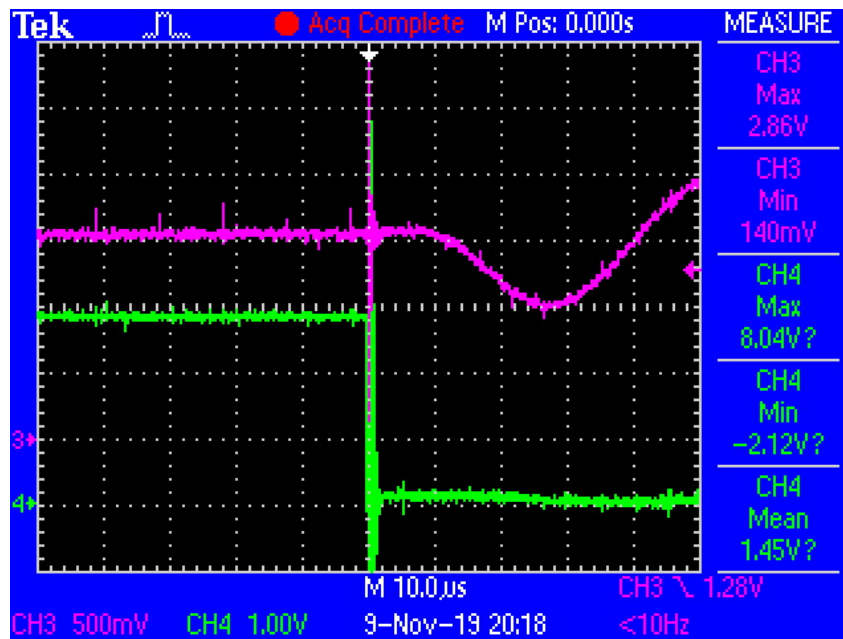
Feito uma apuração com outro pesquisador, o mesmo relatou que é comum os controladores gerarem ruído, serve como ponto de atenção, a informação não foi aprofundada.

Assim como, é possível ver um ruído de maior amplitude na Figura 7.7 no momento da abertura das chaves na medição após o filtro (CH4), enquanto antes do filtro (CH3) não há um ruído com essa amplitude.

Outra questão é o ruído de maior significância, gerado no momento da abertura dos mosfets, repercutindo também sobre a placa do DSP, mesmo com a utilização dos “drives” isolados.

Realizado uma nova amostragem com medição nos pinos do DSP, um ponto é a saída S_0 (CH4) e outro é a tensão VLP (CH3). O principal objetivo dessa observação é conhecer o tempo de atraso entre o momento da solicitação de abertura da chave pelo DSP e o início de ressonância de VLP na entrada analógica do DSP, ou seja, os atrasos devido a comutação, por parte do sensor e filtro estão inclusos nesse tempo. Ver Figura 7.8.

Figura 7.8 – Formas de Ondas VLP (CH3) e S_0 (CH4).



Fonte: Autor.

Percebe-se através da Figura 7.8 que há um tempo de atraso significativo, próximo a $10 \mu s$. Ou seja, quase 50% de meio ciclo de ressonância que é próximo a $25 \mu s$, ou seja é um tempo de atraso significativo.

As formas de ondas na Figura 7.8 sobre a parte de controle pode ser comparada com as formas de onda na Figura 7.3 pelo lado da potência.

Ao comparar as Figuras 7.8 e 7.3 confirma-se o tempo de atraso próximo aos $10 \mu s$.

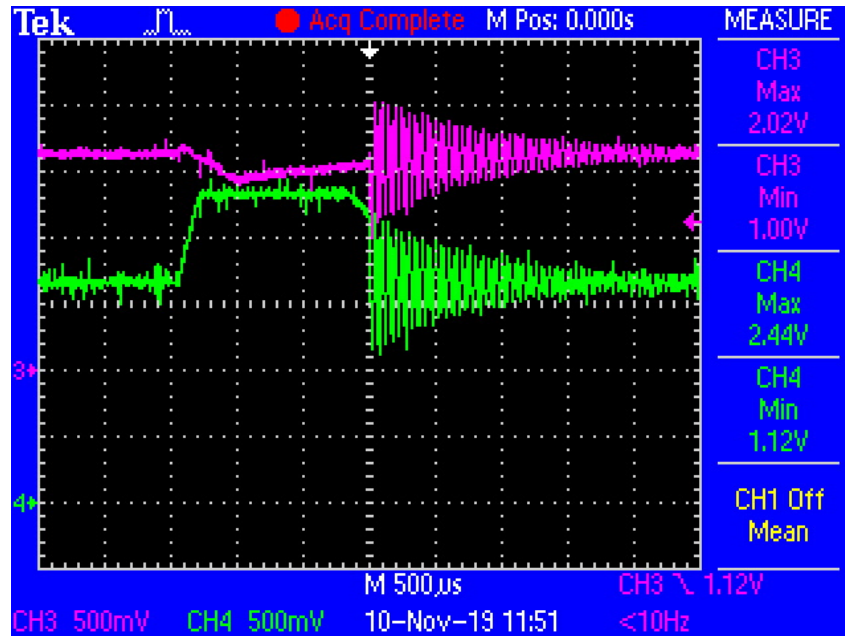
Um ponto de atenção e deve ser melhor avaliado são as características do sensor de corrente, ou até mesmo o próprio projeto eletrônico.

A utilização do sensor de corrente é bastante simples, tendo em vista que o próprio sinal de saída gerado é tensão, há um “off-set” do próprio sensor a 50% da tensão de alimentação aproximadamente, nos casos dos sensores bidirecionais.

Contudo, durante os ensaios observa-se que a tensão de saída gerada pelo sensor de corrente não é proporcional a corrente do primário, tendo em vista que o sensor escolhido se propõem medir uma corrente entre $\pm 50 A$.

Para uma melhor compreensão é apresentado uma amostra de um ensaio através da Figura 7.9 referente a tensão VLP (CH3) e a corrente ILP (CH4) na entrada da placa do DSP.

Figura 7.9 – Formas de ondas VLP (CH3) e $S0$ (CH4).



Fonte: Autor.

A tensão VLP apresenta um sinal já conhecido, está tudo certo.

A corrente ILP apresenta uma tensão máxima 2,44 V. Levando em conta que essa tensão é gerada a partir da corrente no primário e a corrente máxima do sensor é de 50 A, o “datasheet” está disponível no Anexo F, Figuras F.7 à F.13, a corrente de carga ILP no indutor é calculada conforme segue.

$$ILP = \frac{2,44 - 1,65}{1,65} \cdot 50 = 23,94 \text{ A} \quad (7.7)$$

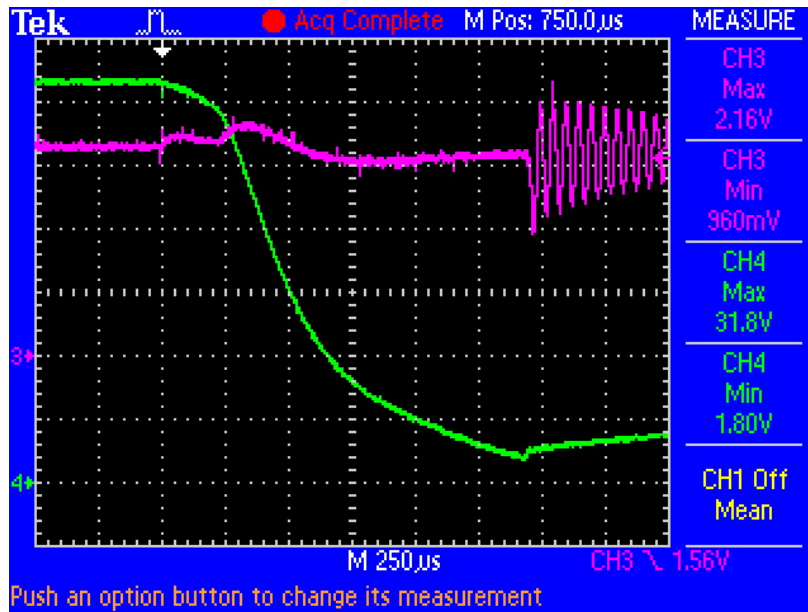
Essa desconfiança se dá em virtude da limitação de corrente da fonte variável utilizada de 3 A.

Para entendimento, a corrente no indutor pode chegar a um valor maior do que a disponibilizada pela fonte, em condições de corrente de pulso.

Duas amostras apresentam bem dizer o mesmo período de carga do indutor, indiferente do valor utilizado no parâmetro responsável pelo controle da corrente máxima de IPV ($IPV_{m\acute{a}x}$), podem ser visualizados através das Figuras 7.10 e 7.11, esses ensaios medem as formas de ondas da tensão VLP na entrada do DSP (CH3) e a tensão VPV (CH4) na entrada da potência.

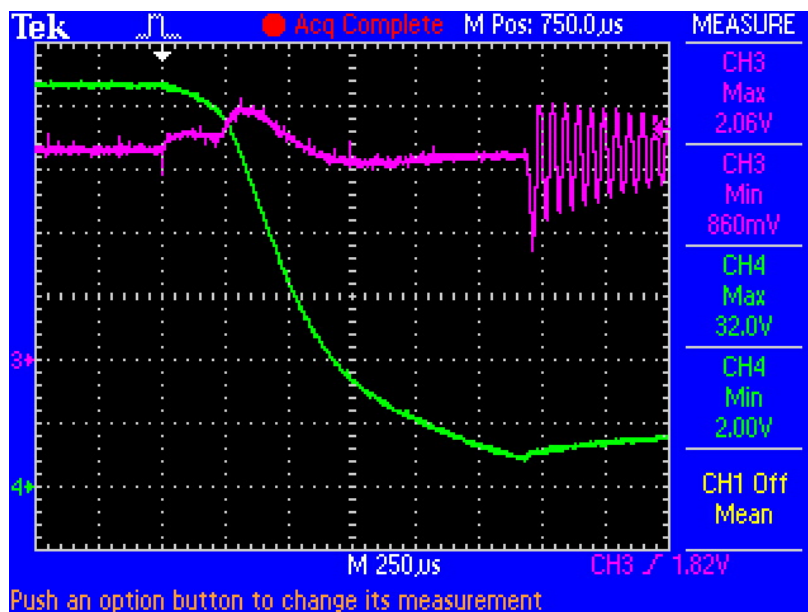
A Figura 7.10 apresenta as formas de ondas quando $IPV_{m\acute{a}x}$ está em 0,4 A, enquanto a Figura 7.11 apresenta os resultados quando $IPV_{m\acute{a}x}$ está em 3 A.

Figura 7.10 – Formas de onda VLP (CH3) e VPV (CH4) com $IPV_{m\acute{a}x}=0,4A$



Fonte: Autor.

Figura 7.11 – Formas de onda VLP (CH3) e VPV (CH4) com $IPV_{m\acute{a}x}=3 A$



Fonte: Autor.

Ou seja, não houve mudança que viesse a comprovar o controle sobre a corrente.

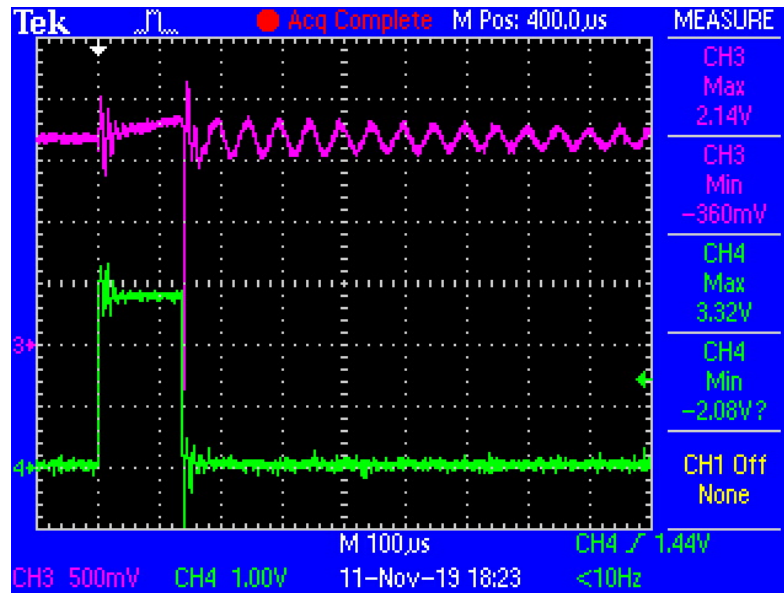
Para ver a atuação do controle da corrente sobre as chaves S_0 e S_3 , cria-se um programa teste, limitado ao estado1 e medição de corrente ILP .

Após essa ação, evidencia-se um controle da corrente sobre S_0 e S_3 , contudo ainda não ideal.

Duas amostras dentro das mesmas condições são realizadas, o valor de $IPV_{m\acute{a}x}$ se mantém em 0,4 A.

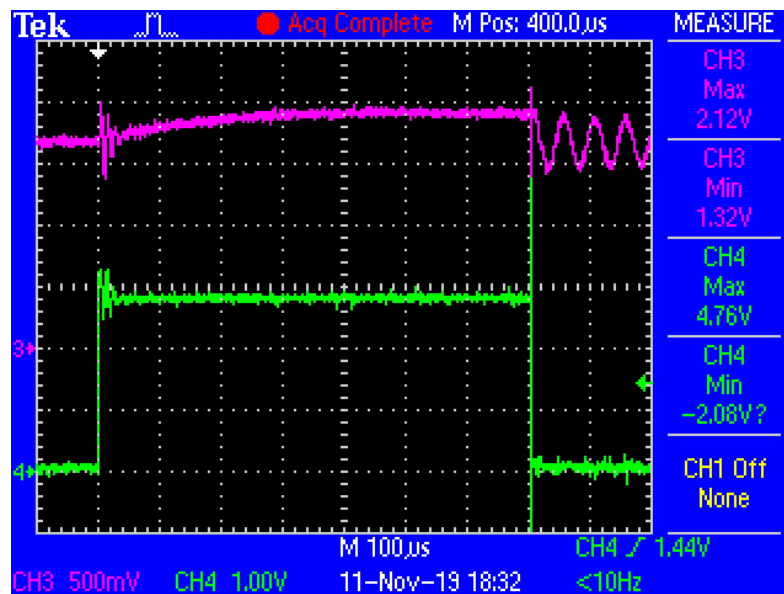
Os resultados dessas amostras são apresentadas através das Figuras 7.12 e 7.13, onde é apresentado a corrente de ILP na entrada do DSP (CH3) e o sinal da chave S_0 (CH4) na saída do DSP.

Figura 7.12 – Formas de onda ILP (CH3) e S_0 (CH4) com $IPV_{m\acute{a}x}=0,4$ A



Fonte: Autor.

Figura 7.13 – Formas de onda ILP (CH3) e S_0 (CH4) com $IPV_{m\acute{a}x}=0,4$ A



Fonte: Autor.

Com base nas Figuras 7.12 e 7.13 é possível constatar uma grande diferença quanto ao período de carga do indutor, entre $140 \mu s$ e $700 \mu s$ aproximadamente até o momento da comutação das chaves para deixar de conduzir corrente.

Essa diferença é devido ao tempo de resposta do controle, lembrando que para este teste, o programa é pequeno.

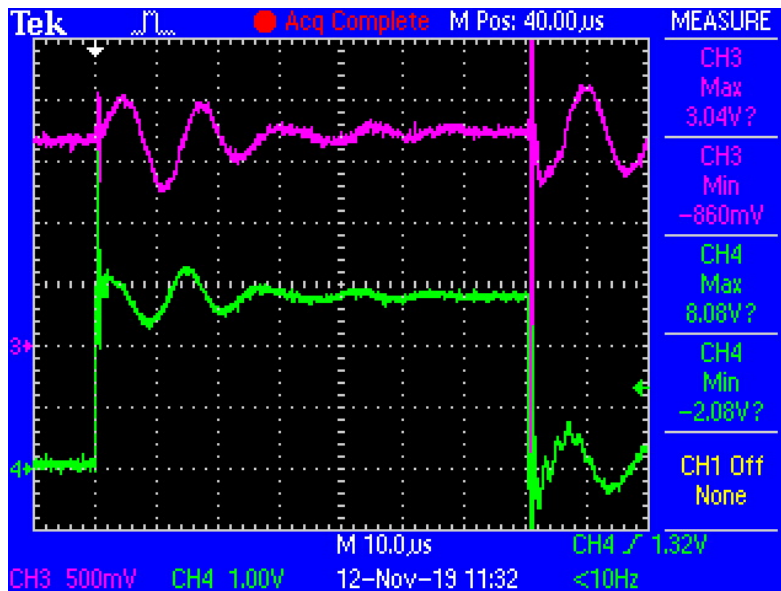
Importante, nas duas condições de ensaio dessas amostras são realizadas com o indutor descarregado. Portanto, se fosse um sistema de controle ideal, o tempo de carga deveria ser igual ou próximo.

Realizado novas alterações, em busca do aumento da performance, pois é necessário.

Elaborado um programa que a atualização da entrada analógica é feita de forma cíclica a cada $5 \mu s$, através da interrupção do temporizador da CPU_timer0.

As Figuras 7.14 e 7.15 apresentam duas amostras dentro das mesmas condições e corrente $IPV_{m\acute{a}x}$ de 0,4 A. Onde apresenta-se a corrente de $ILLP$ na entrada do DSP (CH3) e o sinal da chave S_0 (CH4) na saída do DSP.

Figura 7.14 – Formas de onda $ILLP$ (CH3) e S_0 (CH4) com $IPV_{m\acute{a}x}=0,4$ A



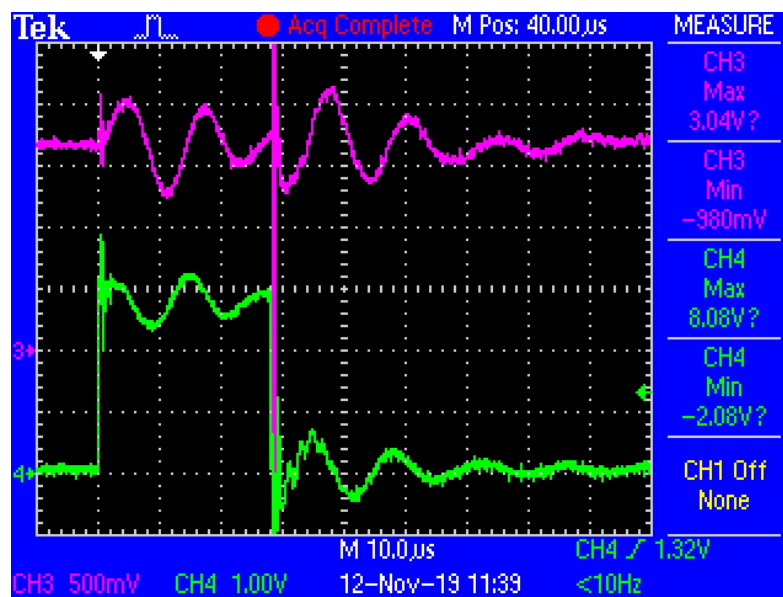
Fonte: Autor.

Com base nas formas de ondas das Figuras 7.14 e 7.15 é possível constatar que melhora bastante a performance quanto ao tempo de resposta, o maior período de carga não ultrapassa à $70 \mu s$ com as mesmas condições dos ensaios anteriores, esses ensaios variaram entre $30 \mu s$ e $70 \mu s$, ou seja, esta aceitável comparando aos primeiros ensaios, ver Figura 7.12, demorou aproximadamente 1,5 ms com $IPV_{m\acute{a}x}$ de 0,4 A, pois não estava respondendo como foi mencionado anteriormente.

Tendo em vista que os resultados obtidos se deram por meio de um programa enxuto, voltado ao controle do estado 1 e da atualização de uma única entrada analógica.

Evidencia-se que os tempos de atraso do sistema, como o tempo de resposta de conversão das analógicas do DSP e do próprio código do usuário trazem bastante impacto no controle do micro-inversor.

Inicialmente é analisado as características do tempo de resposta de leitura e conversão das entradas analógicas.

Figura 7.15 – Formas de onda ILP (CH3) e S_0 (CH4) com $IPV_{máx}=0,4$ A

Fonte: Autor.

Conforme (TI, 2017) no manual de programação da Texas Instruments disponível no Anexo G, Figura G.6, o tempo de leitura e conversão de uma entrada analógica com base na configuração feita é de 444,44 ns.

O tempo mencionado no manual depende do número de amostras do conversor interno do DSP antes de apresentar o resultado, parâmetros (ACQPS), seis é o menor número, utilizado na programação para ser mais ágil.

Em virtude da variação dos tempos de resposta constatado nas Figuras 7.14 e 7.15, somado ao interesse de medir as seis entradas analógicas.

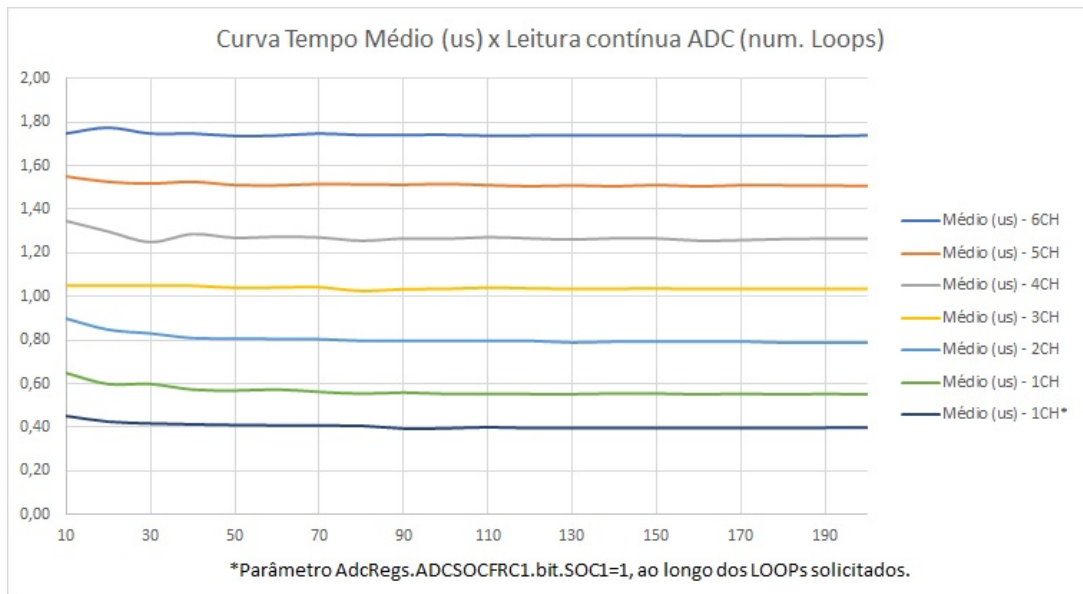
Realizado uma programação no DSP para validar o tempo de leitura e conversão das entradas analógicas. Visando também um maior conhecimento da utilização das analógica, quanto aos tipos de interrupções e até mesmo reconhecendo as limitações de hardware/software.

A Figura 7.16 apresenta os resultados obtidos a partir de um código criado pelo autor para validar os tempos de respostas de leitura e conversão das entradas analógicas versus um número de medições.

Percebe-se que, ao se medir mais canais analógicos, não se perde o mesmo tempo proporcional ao tempo de um canal analógico, ou seja, é mais eficiente.

Assim como, se deixar o “flag” responsável pela leitura e conversão em nível alto continuamente se obtêm o menor tempo de leitura e conversão, de contra partida, o recurso de processamento do DSP fica direcionado as entradas analógicas, deixando de executar o código do usuário referente as outras atividades que não seja as analógicas.

Tendo em vista os resultados obtidos através da Figura 7.16, é possível constatar que não há problema quanto ao tempo de resposta de leitura e conversão das

Figura 7.16 – Tempo médio (μs) x Leitura Contínua ADC (num. Loops)

Fonte: Autor.

entradas analógicas. Contudo, é fato que ao se inserir o código de programação, percebe-se grande influência, indiferente de ter sido utilizado um DSP com clock de 90 MHz.

A partir dos testes decidiu-se manter somente as entradas analógicas indispensáveis, como: V_{LP} , I_{LP} e V_o . A tensão V_{PV} é definida no código de programação como um valor fixo, que não é uma verdade, mas não traz maiores problemas para o funcionamento.

Por entender o benefício da frequência de interrupção através da CPU_Timer0, realizado um teste diminuindo-se o período de $5 \mu s$ para $1 \mu s$, não trouxe benefício.

Pelo contrário, começa a prejudicar, tendo em vista que a frequência de interrupção é aumentada, trazendo impacto na execução do programa como um todo.

Posteriormente, com o aumento do programa se constatou que não dá para utilizar a interrupção cíclica através do temporizador CPU_Timer0, pois, com o aumento do código de programação e com uma frequência de interrupção a cada $5 \mu s$ também apresentou impacto negativo ao protótipo.

Portanto, o código de programação utilizado nos ensaios do protótipo, está disponível no Apêndice G, Figuras G.1 a G.8, a opção de interrupção utilizada quanto a atualização das entradas analógicas é a não cíclica, ou seja, sempre que solicitado no código de programação do usuário, onde as leituras e conversões das entradas analógicas ocorrem.

A relação do aumento do código de programação é inversamente proporcional a performance do DSP. Contudo para o protótipo em questão traz bastante impacto.

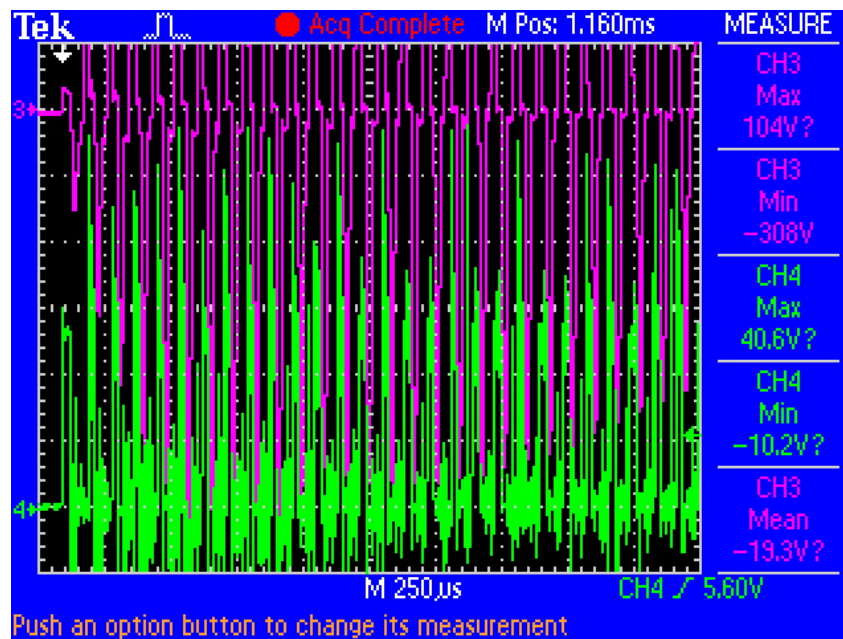
O próximo passo é colocar em funcionamento o conversor de entrada c.c.-c.a. de forma contínua, mantendo o link c.a. carregado, com o funcionamento dos dois braços do conversor.

As Figuras 7.17 a 7.20 apresentam os resultados obtidos quanto ao funcionamento do conversor c.c.-c.a., a diferença está na escala de tempo, para que se possa ter uma ideia do comportamento do funcionamento.

Os pontos de medição são a tensão VLP (CH3) e o “gate” da chave S_0 medidos na placa de potência. A tensão VLP está deslocada no eixo de amplitude para que possa se ter uma melhor visualização no semiciclo negativo, o semiciclo apresenta o mesmo comportamento funcional.

A Figura 7.17 apresenta a amostra na escala de tempo de $250 \mu s$.

Figura 7.17 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $250 \mu s$



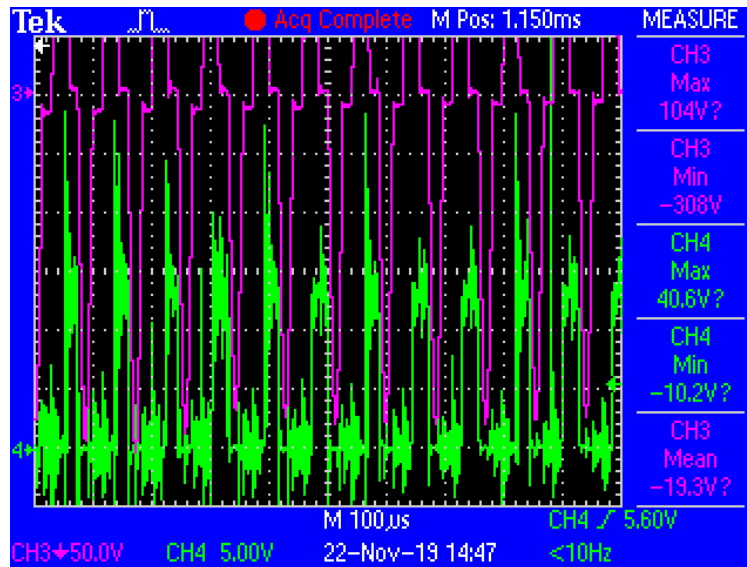
Fonte: Autor.

A Figura 7.18 apresenta a amostra na escala de tempo de $100 \mu s$. Através dessa escala de tempo é possível visualizar a atuação dos dois braços, mesmo com a medição de um dos “gates”.

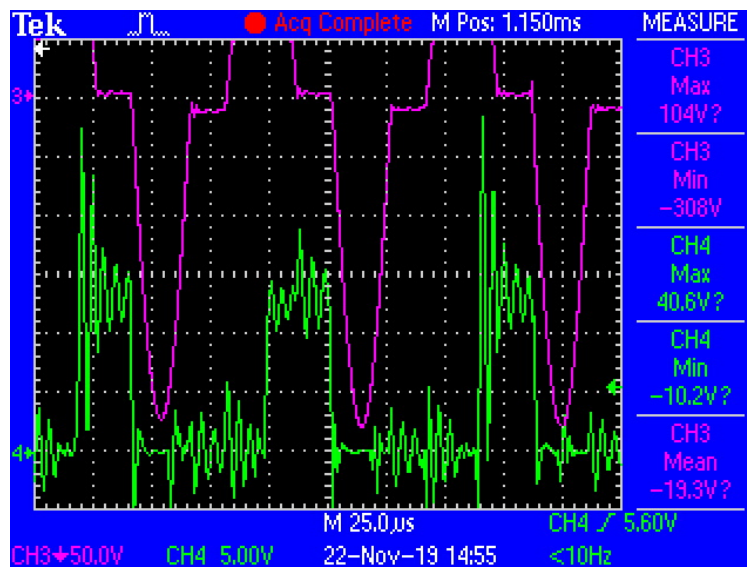
A Figura 7.19 apresenta a amostra na escala de tempo de $25 \mu s$. Através dessa escala de tempo ou da Figura 7.18 se consegue ter uma boa ideia do funcionamento do conversor com a utilização da técnica ZVS sobre os dois braços.

Através da Figura 7.19 é possível visualizar o momento que os “gates” do conversor c.c.-c.a. são comandados ON , ou seja, ainda com tensão reversa sobre as chaves, não conduzindo corrente no momento inicial.

Quando a tensão VLP alcança a tensão VPV as chaves passam a conduzir, trazendo por consequência os benefícios da técnica de comutação ZVS.

Figura 7.18 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $100 \mu s$ 

Fonte: Autor.

Figura 7.19 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $25 \mu s$ 

Fonte: Autor.

A Figura 7.20 apresenta a amostra na escala de tempo de $10 \mu s$. Através dessa amostra são identificados os momentos das transições das chaves S_0 e S_1 , lembrando também que estas chaves trabalham em par, ou seja, quando descreve-se S_0 significa que S_0 e S_3 estão no mesmo estado, assim como, para S_1 , significa que S_1 e S_2 estão no mesmo estado.

A partir das amostras obtidas é possível confirmar o bom funcionamento das chaves em par, pois, se uma das chaves entrar em curto a tensão do link c.a. é prejudicada.

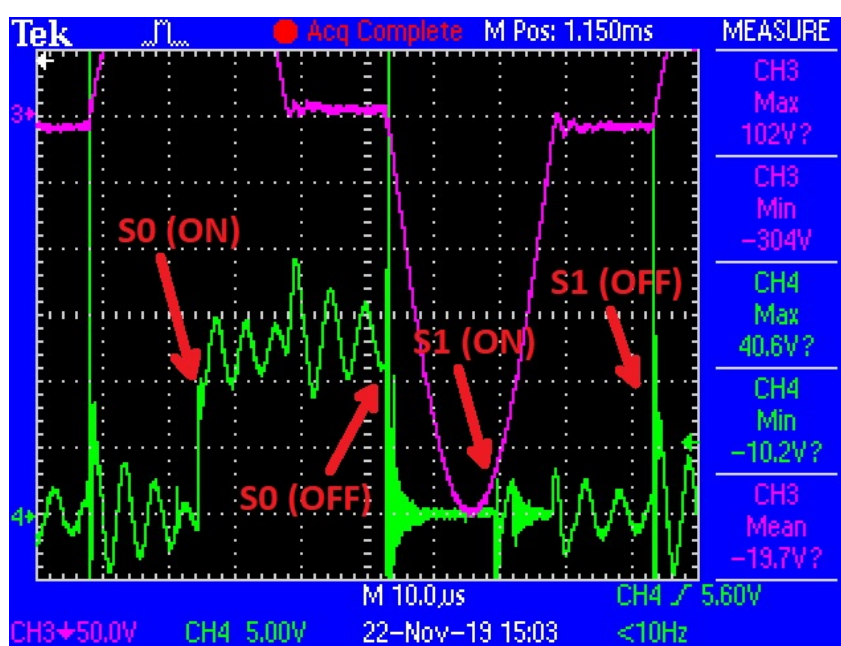
Através da Figura 7.20 é possível perceber que as chaves são comandadas ON próximos ao tensão de pico do link c.a., esse é o ponto ideal para o conversor c.c.-c.a.

da topologia em estudo, contudo há uma variação em virtude do tempo de resposta do DSP/código.

Através da tensão VLP na Figura 7.20 é evidente que, mesmo com as chaves comandadas ON a tensão permanece em ressonância até que a tensão sobre as chaves comandadas passem de tensão reversa sobre a chave para a tensão direta ao encontrar a tensão VPV .

Quanto aos comandos dos “gates” OFF ocorrem quando a corrente do indutor ILP alcança a corrente de referência I_{ReF} .

Figura 7.20 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $10 \mu s$



Fonte: Autor.

Outra questão observável através da Figura 7.20 é o efeito de sinais senoidais sobre o “gate” da chave S_0 , conhecido também por efeito de transição.

Ao se analisar esse efeito de transição na chave S_0 , percebe-se três momentos sobre S_0 .

O primeiro momento ocorre ao entrar a chave S_0 comandada ON , gerando um sinal senoidal devido a transição.

Um segundo momento ocorre durante a chave comandada ON quando a chave passa a conduzir, esse efeito ressonante também ocorre na tensão VLP , contudo não é evidente na amostra em virtude do própria diferença dos ajustes de amplitude dos canais no osciloscópio.

O terceiro momento é quando a chave S_0 é comandada OFF , ao cortar a condução gera-se também um sinal senoidal.

Essas transições são as responsáveis pela tomada de decisão quanto a necessidade de se utilizar os snubers nas chaves ou não.

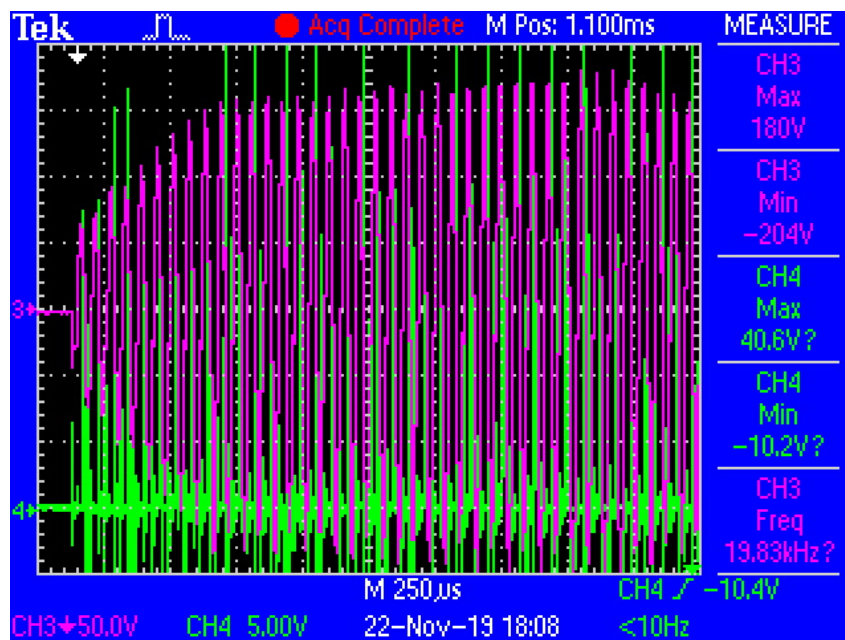
No protótipo não é aplicado “snubers”, por entender que o resultado apresentado não é prejudicial ao funcionamento do protótipo.

Posteriormente, realiza-se a diminuição do valor do parâmetro da corrente IPV-máx, o impacto dessa mudança pode ser visualizado através das Figuras 7.21 a 7.23, onde o tensão VLP pode ser visualizada inteira. A diferença entre as figuras é a mudança da escala de tempo, para uma melhor visualização das formas de ondas, e constatação do funcionamento do conversor c.c.-c.a..

Os pontos de medição são a tensão VLP (CH3) e o “gate” da chave S_0 medidos na placa de potência.

A Figura 7.21, apresenta a amostra na escala de tempo de $250 \mu s$.

Figura 7.21 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $250 \mu s$



Fonte: Autor.

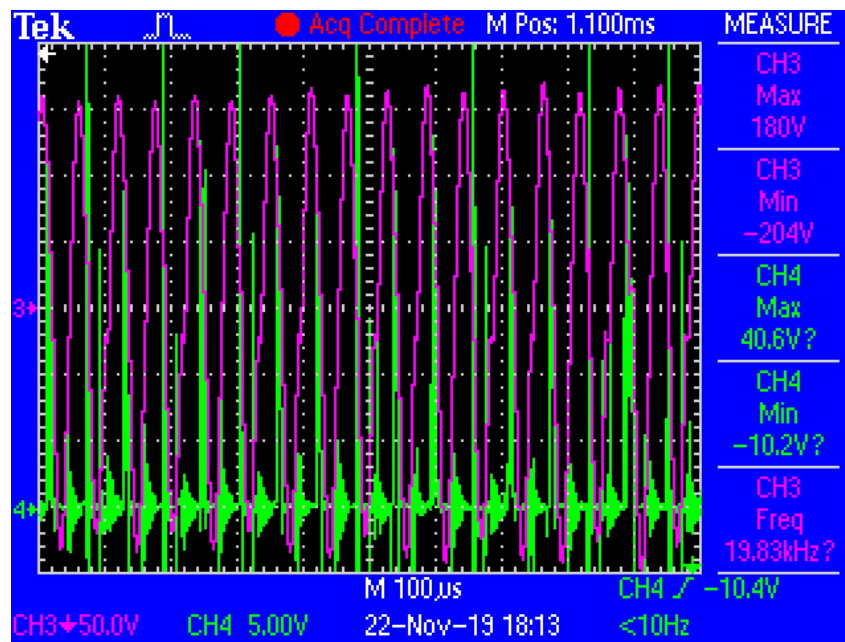
A Figura 7.22, apresenta a amostra na escala de tempo de $100 \mu s$.

A Figura 7.23, apresenta a amostra na escala de tempo de $25 \mu s$.

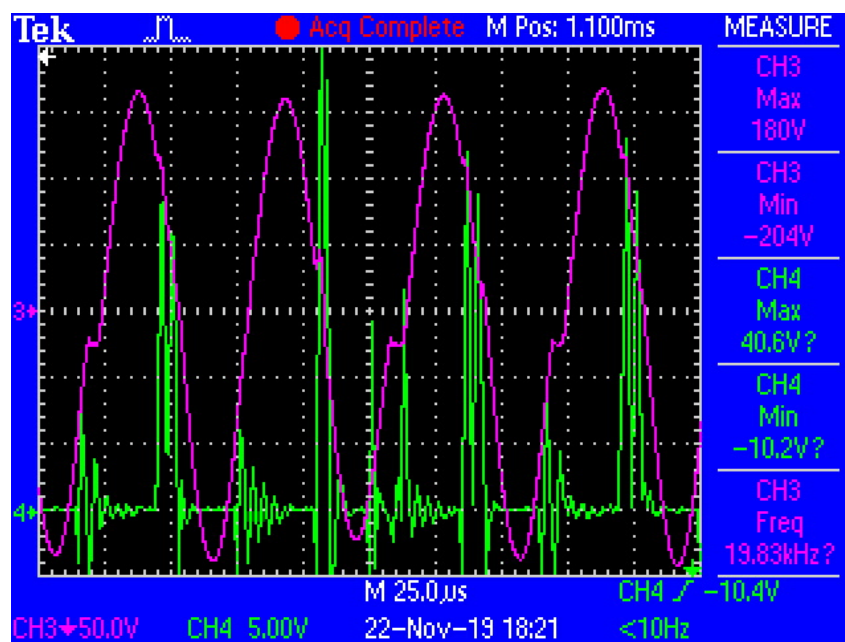
Outras características são observáveis através da Figura 7.21 são, um efeito crescente da tensão de pico de VLP até que fique próximo ao estável e a segunda questão é a variação da tensão de pico ao longo do tempo, para o autor, mais uma vez, se confirma a influência da variação do tempo de resposta do controle.

Para servir de comparação são mostradas as medições sobre a placa de potência, conforme apresentado na Figura 7.24 e as medições sobre a placa de controle, através da Figura 7.25, ambas sobre as mesmas condições, com pulsos nas chaves sobre um ciclo do link c.a..

As amostras dos sinais, tensão VLP (CH3) e S_0 (CH4) apresentados nas Figuras 7.24 e 7.25, são realizadas em momentos diferentes em virtude do recurso disponível.

Figura 7.22 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $100 \mu s$ 

Fonte: Autor.

Figura 7.23 – Formas de onda VLP (CH3) e S_0 (CH4), escala de tempo $25 \mu s$ 

Fonte: Autor.

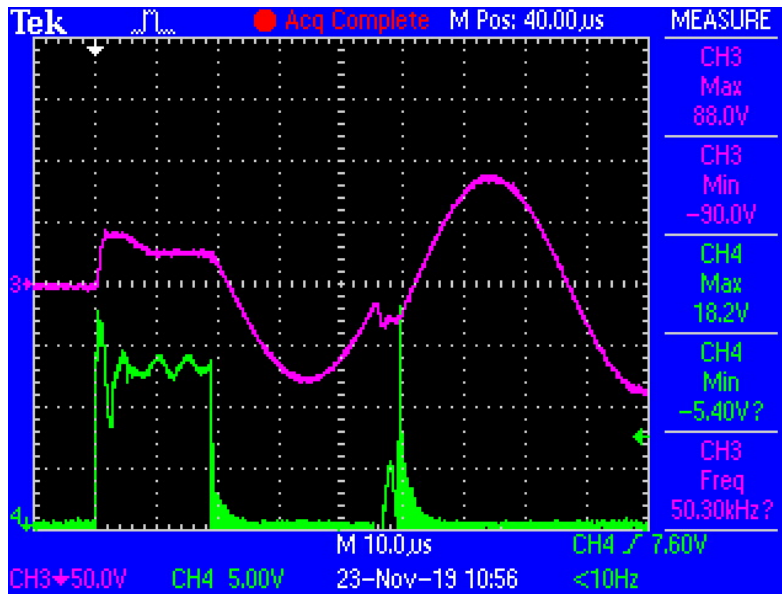
A Figura 7.24, apresenta a amostra de medição na placa de potência.

A Figura 7.25, apresenta a amostra de medição na placa de controle.

A tensão do link c.a., é apresentada na Figura 7.25 e medida configurando o osciloscópio para medição c.a., portanto, a tensão c.c. não aparece.

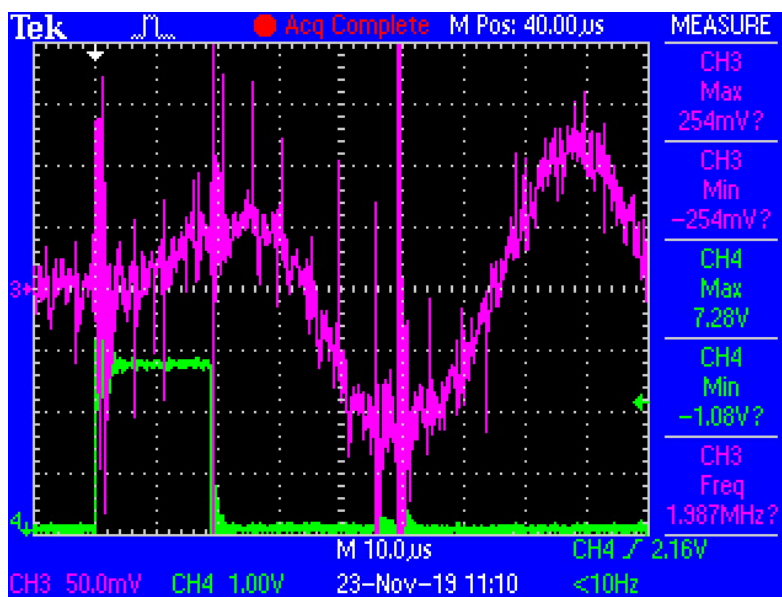
Comparando as amostras apresentadas nas Figuras 7.24 e 7.25 é perceptível a diferença de qualidade do sinal medido. Outra questão possível de se evidenciar é que no caso da Figura 7.24, quando S_0 é comandada *OFF* a tensão de VLP , bem dizer

Figura 7.24 – Formas de onda VLP (CH3) e S_0 (CH4), na placa de potência.



Fonte: Autor.

Figura 7.25 – Formas de onda VLP (CH3) e S_0 (CH4), na placa de controle.



Fonte: Autor.

de forma imediata entra em ressonância no sentido do semiciclo negativo.

De contra partida, na mesma condição, com base na medição do sinal através da placa de controle, apresentado através da Figura 7.25, o efeito de início da ressonância ocorre bem depois de 12 μ s, ou seja, é o tempo de atraso do sistema sem considerar possíveis atrasos do DSP.

Levando-se em conta a frequência de ressonância 20 KHz e que meio ciclo ocorre num período próximo a 25 μ s, o tempo de atraso mencionado anteriormente é significativo.

A partir desse momento, inicia-se os ensaios do protótipo como um todo.

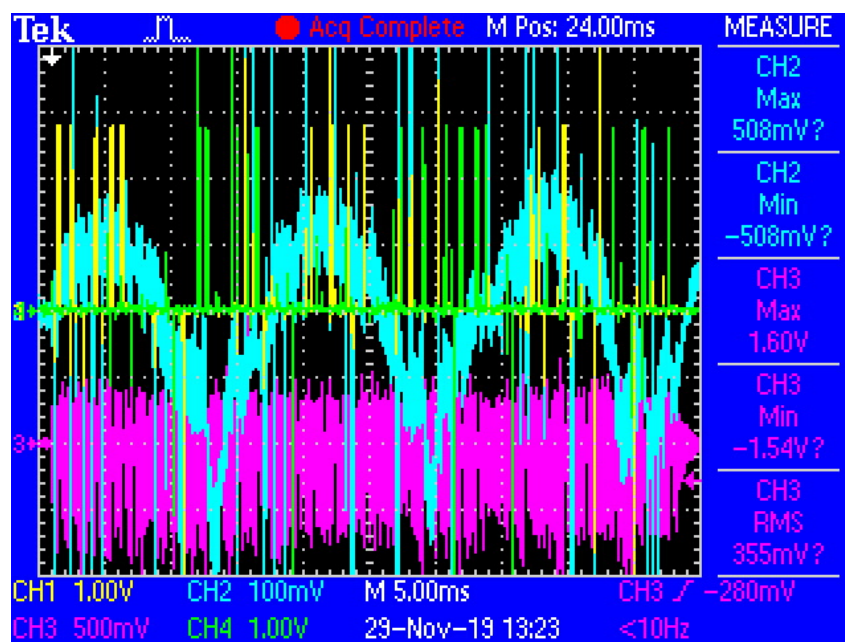
Como carga do protótipo, é utilizado uma lâmpada de 60 W / 220 V, suficiente para avaliar os ensaios funcionais do protótipo.

Os parâmetros de referência utilizados na programação do protótipo quanto a tensão de saída são: tensão de saída 110 V, frequência 60 Hz. As escolhas desses parâmetros são devido a limitação do próprio valor de pico da tensão VLP nos ensaios, suficiente para análise dos ensaios funcionais.

Os resultados experimentais do protótipo são apresentados através das Figuras 7.26 a 7.30, o que muda é a escala de tempo e a mudança de posição no eixo do tempo, para uma melhor visualização e análise das formas de ondas. Os pontos medidos são S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_{22} (CH4).

A partir das Figuras 7.26 a 7.30 é perceptível a má qualidade da forma de onda da tensão de saída, ou seja, o controle não ocorreu de forma adequada.

Figura 7.26 – Formas de onda de S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_{22} , escala de tempo 5 ms.



Fonte: Autor.

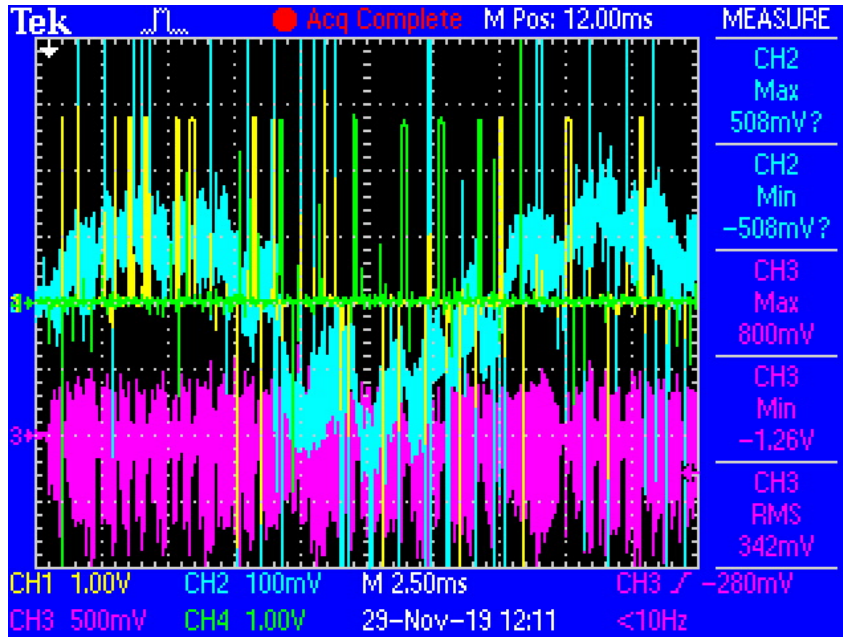
Através da Figura 7.30 é possível ter uma ideia da atuação do conversor de saída c.a.-c.a., assim como, qual frequência de atuação o mesmo está tendo sobre a tensão de saída, ou seja, visualmente baixa.

A falta de atuação do conversor de saída c.a.-c.a. está relacionado a dois problemas: código de programação incompleto; problema de tempo de resposta do DSP.

Portanto, o conversor de saída c.a.-c.a. da topologia não está funcionando de forma eficiente. Pois, o controle da tensão de saída não funciona de forma adequada.

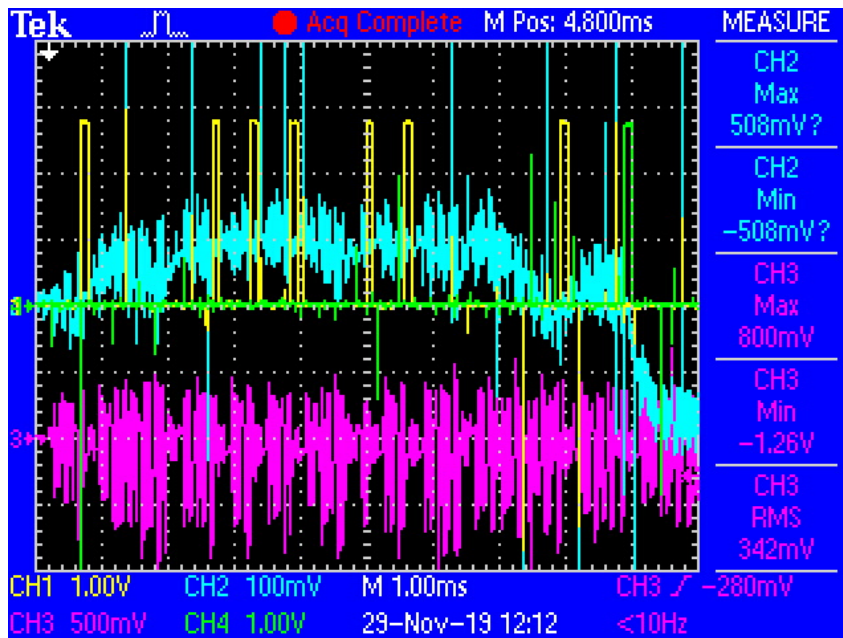
Uma questão não implementada, por entender que deva ser tratado primeiro a questão do tempo de resposta, é a parte de controle dos estados 3 e 7 responsáveis em decrementar a tensão.

Figura 7.27 – Formas de onda de S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_{22} , escala de tempo 2,5 ms.



Fonte: Autor.

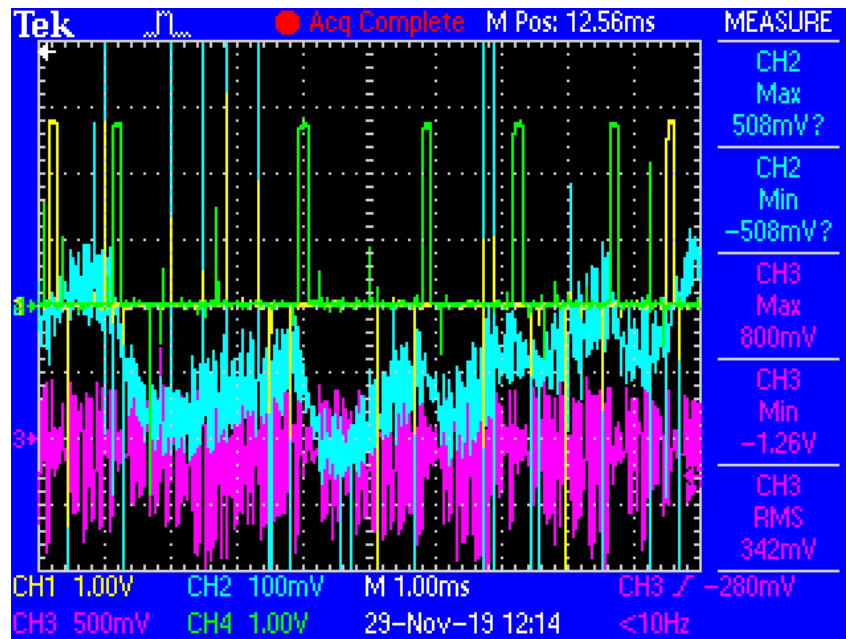
Figura 7.28 – Formas de onda de S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_{22} , escala de tempo 1 ms - semiciclo positivo V_0 .



Fonte: Autor.

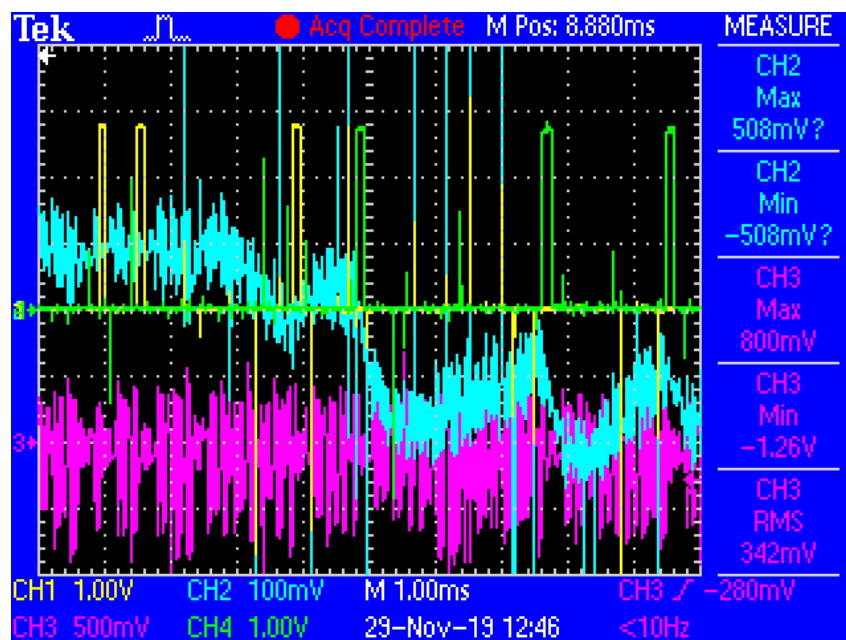
Essa parte do programa não foi implementada, por entender que o benefício da utilização é vencido pelo malefício. Pois, o resultado alcançado com a implementação do segundo conversor está ligado diretamente ao tempo de resposta, e isso é agravado ao aumentar o programa, o último programa está disponível no Apêndice G, Figuras G.1 a G.8 e não consta a parte de controle de decremento da tensão.

Figura 7.29 – Formas de onda de S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_{22} , escala de tempo 1 ms - semiciclo negativo V_0 .



Fonte: Autor.

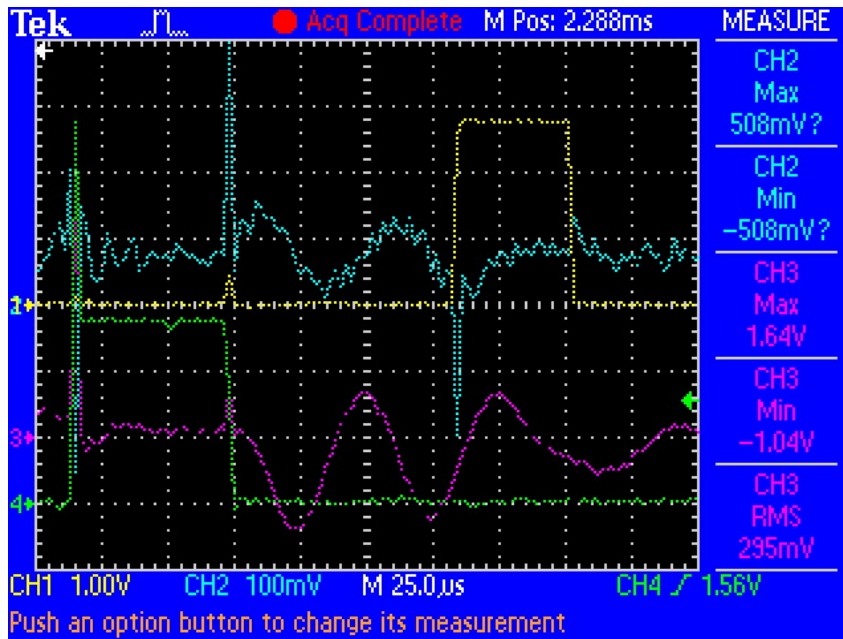
Figura 7.30 – Formas de onda de S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_{22} , escala de tempo 1 ms - centralizado para visualizar os dois semiciclos parciais de V_0 .



Fonte: Autor.

A Figura 7.31, apresenta as mesmas condições de ensaios das amostras anteriores, contudo com algumas alterações. Os pontos das medições são S_{19} (CH1), V_0 (CH2), VLP (CH3) e S_0 (CH4), assim como, a escala de tempo foi alterada para $25 \mu s$. Para se visualizar com mais detalhe.

Figura 7.31 – Formas de onda de S_{19} (CH1), V_0 (CH2), V_{LP} (CH3) e S_0 , escala de tempo $25 \mu s$ - centralizado no meio do ciclo de V_0 .



Fonte: Autor.

Através da Figura 7.31, é possível visualizar o período sem atuação dos conversores de entrada e saída do protótipo, entre o estado 1 S_0 (responsável pela carga do conversor) e o estado 3 S_{19} (responsável pela descarga do conversor), próximo a dois ciclos do link c.a..

Com base na análise da Figura 7.31, percebe-se que, em virtude da falta de eficiência do conversor de saída, está se queimando energia armazenada no link c.a. em virtude da própria não idealidade, assim como, deixando de corrigir a tensão de saída a cada semiciclo do link c.a..

Portanto, é possível comparar uma baixa frequência de atuação do conversor de saída com uma baixa resolução de imagem, ou seja, se a frequência de comutação do conversor de saída for maior, aproveitando cada semiciclo, melhor é a qualidade da forma de onda da tensão de saída. Quanto a resolução de uma imagem isso também ocorre, maior a resolução melhor a qualidade.

Outra informação que pode ser obtida através da Figura 7.31 é quando entra o segundo conversor, o mesmo está quase descarregando o link c.a., é esperado devido a energia armazenada no link c.a., mas não é o ideal.

Para evitar isso, precisa-se de uma fonte de alimentação com maior capacidade de corrente, elevando assim o valor de pico da tensão do link c.a..

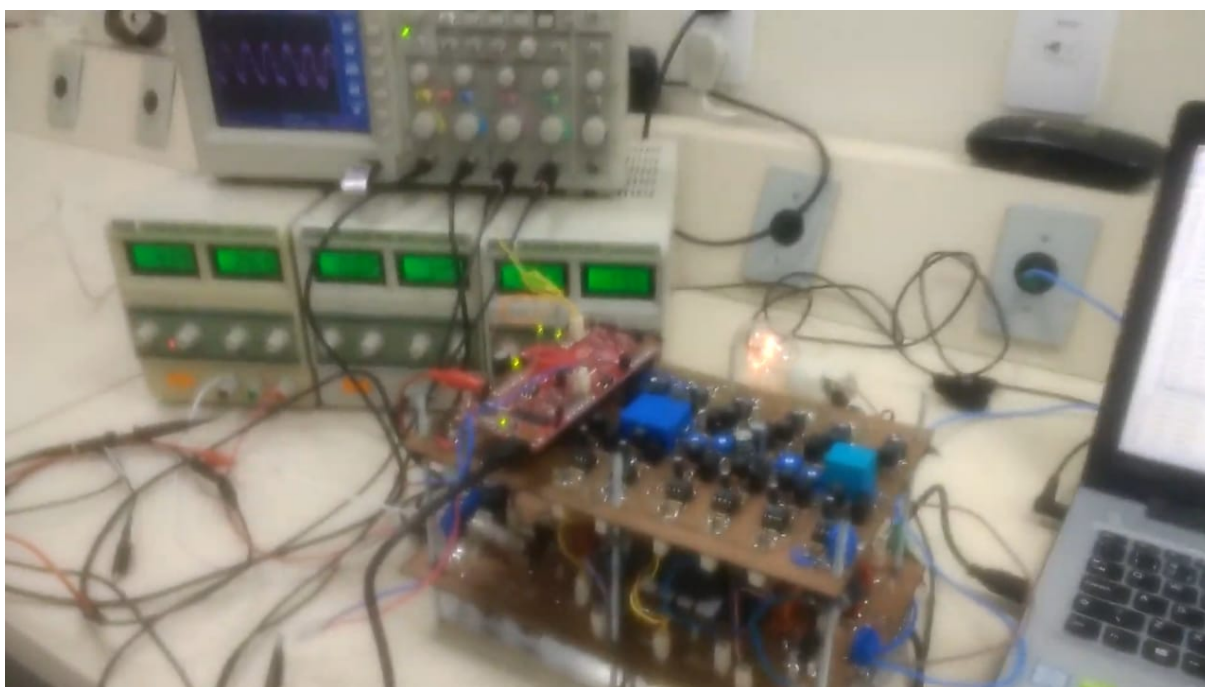
É importante lembrar que os sinais medidos V_{LP} e V_0 estão com um atraso próximo a $12 \mu s$. Portanto, o comportamento das tensões chegam atrasados em relação as comutações das chaves, essa condição é visualizada através da Figura 7.31.

Quanto ao não aproveitamento de correção da tensão a cada semiciclo, o maior problema é a limitação quanto ao tempo de resposta do DSP, impossibilitando melhorar o código de programação do DSP. Isso é agravado ao se adicionar os oito estados de controle do protótipo no código de programação.

Ou seja, é o maior gargalo para se colocar o protótipo em funcionamento de forma adequada.

A Figura 7.32 apresenta o momento de ensaio do protótipo ao medir a tensão de saída nos bornes da potência, como carga é utilizado uma lâmpada de 60 W.

Figura 7.32 – Protótipo em teste com lâmpada na saída.



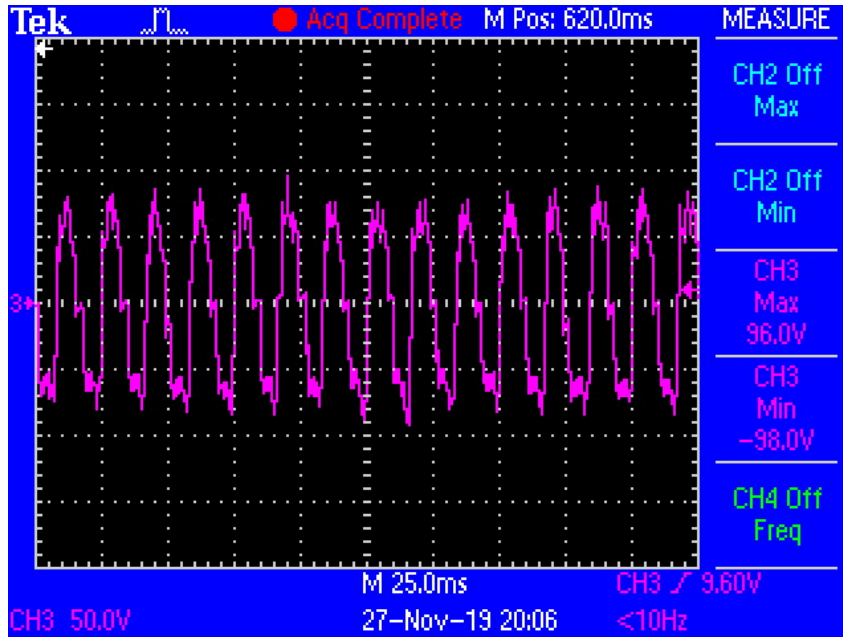
Fonte: Autor.

As Figuras 7.33 e 7.34 apresentam a forma de onda da tensão de saída V_o gerada pelo protótipo para alimentar a lâmpada de 60 W, ajustadas nas escala de tempo de 25 ms e 5 ms respectivamente.

Com base nas Figuras 7.33 e 7.34 pode-se obter algumas informações como, há uma tensão alternada com frequência próximo a 60 Hz, o valor de pico da tensão V_o no ensaio realizado chega no máximo a 102 V, a qualidade da forma de onda está longe do esperado que é gerar uma forma de onda senoidal. Assim como, não há repetibilidade na geração da forma de onda da tensão de saída nos semiciclos, reforçando o problema do tempo de resposta.

Através da Figura 7.34 é possível perceber um comportamento tipo dente de serra em cada semiciclo, isso também ocorre devido ao tempo de resposta de controle do DSP, ou seja, o valor da tensão de saída ultrapassa bastante o valor desejado. Portanto, até que o valor da tensão de saída tenha um valor menor que a tensão V_{Ref}

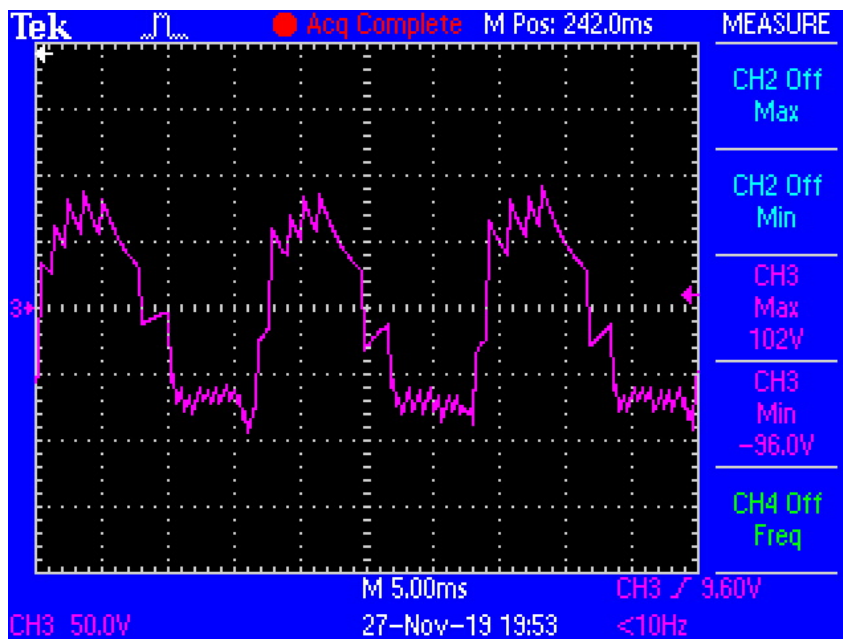
Figura 7.33 – Forma de onda da tensão de saída V_o gerada pelo protótipo, escala de tempo $25 \mu s$.



Fonte: Autor.

gerada numericamente através do código de programação, não há nova interação do conversor de saída c.a.-c.a.

Figura 7.34 – Forma de onda da tensão de saída V_o gerada pelo protótipo, escala de tempo $5 \mu s$.



Fonte: Autor.

8 CONCLUSÃO

Os resultados das simulações no PSIM apresentaram uma boa eficiência para a topologia em estudo, próxima a 79,5% em regime de operação de 100% da potência máxima de 200 W. Mesmo com as capacitâncias parasitas e outras não idealidades. Com base no estudo realizado, é possível obter um aumento da eficiência para essa topologia a partir de um redimensionamento, para uma maior disponibilidade de potência na saída no micro-inversor.

Quanto aos ensaios com o protótipo, não se obteve bons resultados experimentais quanto a parte de controle do protótipo e da geração da tensão de saída. Isso se deu devido a complexidade da topologia e pouco tempo para a implementação, trata-se de uma pesquisa interessante, contudo requer mais tempo de pesquisa.

Houve uma diferença significativa do tempo de resposta no controle da topologia, ao utilizar o simulador PSIM comparado com o DSP utilizado nos ensaios do protótipo.

Quanto aos resultados dos ensaios com o protótipo, nos ensaios do conversor de entrada c.c.-c.a. se obteve um bom resultado, sendo possível visualizar a técnica de comutação suave ZVS em funcionamento. Porém, nos ensaios com o protótipo como um todo, se obteve um resultado ruim, devido a qualidade da tensão gerada na saída.

Não foi possível obter a eficiência do protótipo. Pois, a tensão de saída gerada pelo protótipo não foi adequada.

O autor acredita que o protótipo tem um grande potencial na área de conversão de energia, com uma proposta diferente da usual, contudo traz consigo um desafio que é o controle. Trata-se de uma grande oportunidade de pesquisa e aplicabilidade da topologia em sistemas monofásicos e trifásicos.

Uma questão a ser avaliada futuramente é o ruído emitido pelo conversor. Entende-se como sendo um ponto negativo do protótipo, contudo parte desse ruído pode ser amenizado após conclusão da comutação adequada do segundo conversor.

9 PERSPECTIVAS

Através da pesquisa realizada, com base nos resultados obtidos das simulações no PSIM e nos ensaios com o protótipo, é possível afirmar que há uma grande perspectiva por parte do autor continuar a pesquisa nessa topologia, ou em outra área da eletrônica de potência que possa ser importante para a sociedade ou para área acadêmica.

O autor tem como objetivo dar continuidade nos testes com o protótipo, mitigando suas limitações, reajustando o projeto e se possível implementá-lo na residência através de um sistema “off-grid”, responsável por suprir a energia de uma motobomba da cisterna. Assim como, espera poder comparar os resultados alcançados nos ensaios do protótipo, com os das simulações no PSIM, ao concluir os demais testes.

Outra perspectiva, é continuar aprimorando-se como pesquisador na área de eletrônica de potência, lapidando suas limitações, inovando e buscando novos desafios. Onde, um dos projetos é fazer o Doutorado na área da eletrônica de potência.

REFERÊNCIAS

- AllegroMicro. *Datasheet ACS758xCB*. 7. ed. AllegroMicro, 2013. Disponível em: <<https://www.alldatasheet.com/datasheet-pdf/pdf/533468/ALLEGRO/ACS758.html>>. Acesso em: 15 set. 2019.
- ALTHOF, R. B.; FERBER, M. Efficient uncertainty analysis of wind farms in the time domain using the unscented transform. In: *2017 IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*. Florianopolis, Brazil: IEEE, 2017. p. 1–4. ISSN 2329-5767.
- AMERISOLAR. *Datasheet AS-6P 300W - 400W*. AMERISOLAR, 2017. Disponível em: <<https://www.weamerisolar.eu/wp-content/uploads/2017/03/AS-6P-Module-Specification.pdf>>. Acesso em: 17 maio 2019.
- AMIRABADI, M. et al. High-frequency ac-link pv inverter. *IEEE Transactions on Industrial Electronics*, v. 61, n. 1, p. 281–291, Jan. 2014. ISSN 0278-0046.
- AMIRABADI, M.; TOLIYAT, H. A.; ALEXANDER, W. C. A multiport ac link pv inverter with reduced size and weight for stand-alone application. *IEEE Transactions on Industry Applications*, v. 49, n. 5, p. 2217–2228, Sep./Oct. 2013. ISSN 0093-9994.
- ANEEL. *Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional PRODIST: Módulo 8 qualidade da energia elétrica*. Brasília, 2018.
- BLUESOL. *Energia Solar e Os Impactos Ambientais no Uso da Tecnologia Fotovoltaica*. BLUESOL, 2019. Disponível em: <<https://blog.bluesol.com.br/energia-solar-impactos-ambientais/>>. Acesso em: 15 dez. 2019.
- BURTON, V. *Renewable Energy : Sources, Applications and Emerging Technologies*. Hauppauge, New York, USA: Nova Science Publishers, Inc, 2016. ISBN 9781634856515. Disponível em: <<http://search.ebscohost.com/login.aspx?direct=true&db=nlebk&AN=1367372&lang=pt-br&site=ehost-live>>. Acesso em: 24 abr. 2019.
- CANADIAN. *Datasheet CS6U-325-330W-335P*. CANADIAN, 2018. Disponível em: <<http://recursos.minhacasasolar.com.br/MediaCenter/Datasheet-Painel-Solar-Canadian-Solar-325W-330W-CS6U-P.pdf>>. Acesso em: 17 mai. 2019.
- CARVALHO, A. L. C. D. *Metodologia para análise, caracterização e simulação de células fotovoltaicas*. Dissertação (Mestrado em Engenharia Elétrica) — Programa de Pós-Graduação em Engenharia Elétrica, Universidade Federal de Minas Gerais, Belo Horizonte, 2014.
- DAH. *Datasheet DHP72 315W - 330W*. DAH, 2016. Disponível em: <<https://pt.dahsolarpv.com/uploadfile/downloads/DHP72%20315W-330W.pdf>>. Acesso em: 17 mai. 2019.
- DE DONCKER, R. W. et al. Power electronic devices for renewable power systems. In: *2010 22nd International Symposium on Power Semiconductor Devices IC's (ISPSD)*. Hiroshima, Japan: IEEE, 2010. p. 19–25. ISSN 1946-0201.

DEMONTI, R. *Processamento da Energia Elétrica Proveniente de Módulos Fotovoltaicos*. Tese (Doutorado em Engenharia Elétrica) — Programa de Pós-Graduação em Engenharia Elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2003.

DOUSOKY, G. M.; ABU-RUB, H. Single-phase zvs ac-link inverter for pv-grid connection at mppt operation. In: *IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Society*. Dallas, TX, USA: IEEE, 2014. p. 2253–2258. ISSN 1553-572X.

ECYCLE. *Energia solar: o que é, vantagens e desvantagens*. ECYCLE, 2019. Disponível em: <<https://www.ecycle.com.br/2890-energia-solar>>. Acesso em: 15 dez. 2019.

ELETRODEX. *Pagina fornecedor*. ELETRODEX, 2019. Disponível em: <<https://www.eletrodex.com.br/carretel-ce-65-33-26-horizontal-sem-terminais.html>>. Acesso em: 15 set. 2019.

FAIRCHILD. *Datasheet Reguladores de Tensao Familia 78*. FAIRCHILD, 2006. Disponível em: <<https://pdf1.alldatasheet.com/datasheet-pdf/view/170068/FAIRCHILD/LM7805CT.html>>. Acesso em: 15 set. 2019.

FITZGERALD, A. E.; KINGSLEY, J. C.; UMANS, S. D. *Máquinas Elétricas Com Introdução à Eletrônica de Potência*. 6. ed. Porto Alegre: Bookman, 2006. ISBN 9788560031047.

FONTES, R. *Efeito Fotoelétrico e Efeito Fotovoltaico: Entenda Qual é Geração de Energia Elétrica*. BLUESOL, 2019. Disponível em: <<https://blog.bluesol.com.br/efeito-fotoeletrico-fotovoltaico/>>. Acesso em: 16 dez. 2019.

FRAUNHOFER, I. *PHOTOVOLTAICS REPORT*. Fraunhofer Institute for Solar Energy Systems, ISE, 2019. Disponível em: <<https://www.ise.fraunhofer.de/content/dam/ise/de/documents/publications/studies/Photovoltaics-Report.pdf>>. Acesso em: 09 mai. 2019.

GREEN, M. A. et al. Solar cell efficiency tables (version 54). *Progress in Photovoltaics: Research and Applications*, Wiley Online Library, v. 27, n. 7, p. 565–575, 7 2019. ISSN 1062-7995.

GURU, B. S.; HIZIROGLU, H. R. *Electric Machinery and Transformers*. 3rd. ed. New York: Oxford University Press, 2000. ISBN 9780195138900.

HARB, S.; ZHANG, H.; BALOG, R. S. Ac-link, single-phase, photovoltaic module integrated inverter. In: *2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*. Long Beach, CA, USA: IEEE, 2013. p. 177–182. ISSN 1048-2334.

HS Dissipadores. *Catalogo Dissipadores de Calor*. HS Dissipadores, 2019. Disponível em: <<https://www.hsdissipadores.com.br/catalogo.pdf>>. Acesso em: 15 set. 2019.

IPEA. *ODS 7 - Assegurar o Acesso Confiável, Sustentável, Moderno e a Preço Acessível à Energia Para Todos*. IPEA, 2019. Disponível em: <https://www.ipea.gov.br/portal/index.php?option=com_content&view=article&id=34773>. Acesso em: 30 mai. 2019.

- LEE, E. A.; SESHIA, S. A. *Introduction to Embedded Systems - A Cyber-Physical Systems Approach*. 2nd. ed. Berkeley, California, USA: MIT Press, 2017. ISBN 9780262533812.
- LEM. *Voltage Transducer LV 25-P*. LEM, 2014. Disponível em: <https://www.lem.com/sites/default/files/products_datasheets/lv_25-p.pdf>. Acesso em: 15 set. 2019.
- MANCUSSI, B. E. P. *Pulsção de Conjugado em Motores Monofásicos de Capacitor Permanente Alimentados por Tensões Não Senoidais*. Dissertação (Mestrado em Engenharia Elétrica) — Programa de Pós-Graduação em Engenharia Elétrica, Universidade Estadual Paulista, Bauru, 2013.
- MARKVART, T.; CASTANER, L. *Practical Handbook of Photovoltaics: Fundamentals and Applications*. 1st. ed. Oxford, UK: Elsevier Science, 2003. ISBN 9781856173902.
- MILENIUM, I. *Os prejuízos da ineficiia no setor elétrico brasileiro*. EXAME, 2019. Disponível em: <<https://exame.abril.com.br/blog/instituto-millenum/os-prejuizos-da-ineficiencia-no-setor-eletrico-brasileiro/>>. Acesso em: 15 mar. 2020.
- NREL. *Best Research-Cell Efficiency Chart*. NREL, 2019. Disponível em: <<https://www.nrel.gov/pv/cell-efficiency.html>>. Acesso em: 10 mai. 2019.
- PANASONIC. *Plastic Film Capacitor, Products Catalog*. PANASONIC, 2019. Disponível em: <<https://na.industrial.panasonic.com/products/capacitors/film-capacitors>>. Acesso em: 01 nov. 2019.
- PERIN, A. J.; BASCOPE, R. T. *O Transistor IGBT Aplicado em Eletrônica de Potência*. Porto Alegre: Sagra Luzzato, 1997. ISBN 9788524105326.
- PORTALSOLAR. *Folha de Dados do Painel Solar - O Que Você Precisa Saber*. PORTALSOLAR, 2011. Disponível em: <<https://www.portalsolar.com.br/folha-de-dados-do-painel-solar---o-que-voce-precisa-saber.html>>. Acesso em: 17 mai. 2019.
- PORTALSOLAR. *Como Funciona o Painel Solar Fotovoltaico Placas Fotovoltaicas*. PORTALSOLAR, 2019. Disponível em: <<https://www.portalsolar.com.br/como-funciona-o-painel-solar-fotovoltaico.html>>. Acesso em: 15 mai. 2019.
- PROESI. *Pagina Fornecedor*. Proesi Componentes Eletronicos, 2019. Disponível em: <<https://proesi.com.br/dissipador-de-calor-32x120x120mm.html>>. Acesso em: 15 set. 2019.
- QUINGXIAN. *ZMPT101B Current-type Voltage Transformer*. QUINGXIAN ZEMING LANGXI ELECTRONIC, 2014. Disponível em: <<https://www.micro-transformer.com/2ma-2ma-voltage-transformer-ZMPT101B.html>>. Acesso em: 15 set. 2019.
- REN21. *Renewables 2018 Global Status Report*. REN21, 2018. ISBN 9783981891133. Disponível em: <<http://www.ren21.net/gsr-2018/>>. Acesso em: 02 mai. 2019.
- SILVA, A. M. *Estudo e análise de desempenho de geradores fotovoltaicos distribuídos com vistas á avaliação de procedimentos para identificação de sinais de degradação e suas respectivas causas*. Dissertação (Mestrado em Ciências) — Programa de Pós-Graduação em Engenharia Elétrica, Núcleo de Pesquisa em Eletrônica de Potência, Universidade Federal de Uberlândia, Uberlândia, 2018.

ST. *Datasheet Diodo STTH3010PI*. STMicroelectronics, 2006. Disponível em: <<https://www.st.com/resource/en/datasheet/stth3010.pdf>>. Acesso em: 15 ago. 2019.

ST. *Datasheet Mosfet STP38N65M5*. STMicroelectronics, 2014. Disponível em: <<https://www.st.com/resource/en/datasheet/stp38n65m5.pdf>>. Acesso em: 15 ago. 2019.

THORNTON. *Pagina fornecedor*. THORNTON, 2008. Disponível em: <<https://www.thornton.com.br/produtos/nee.htm>>. Acesso em: 15 set. 2019.

TI. *ADC Input Protection*. TEXAS INSTRUMENTS, 2013. Disponível em: <<http://www.ti.com/lit/an/slaa593/slaa593.pdf>>. Acesso em: 15 nov. 2019.

TI. *TMS320F28069M LaunchPad Development Kit Quick Start Guide*. TEXAS INSTRUMENTS, 2014. Disponível em: <<http://www.ti.com/lit/ml/sprui02/sprui02.pdf>>. Acesso em: 15 nov. 2019.

TI. *TMS320x2806x Picolo Technical Reference Manual*. TEXAS INSTRUMENTS, 2017. Disponível em: <<http://www.ti.com/lit/ug/spruh18g/spruh18g.pdf>>. Acesso em: 15 jul. 2019.

UPSOLAR. *Datasheet UP-M325P-M350P*. UPSOLAR, 2015. Disponível em: <<http://www.upsolar.com/eu/products/list.aspx?type=117#648>>. Acesso em: 17 mai. 2019.

VILLALVA, M. G.; GAZOLI, J. R. *Energia Solar Fotovoltaica: Conceitos e aplicações*. 2. ed. São Paulo: Érica, 2012. ISBN 9788536504162.

WALDAU, A. J. *PV Status Report 2018*. Publications Office of the European Union, 2018. ISBN 9789279974656. Disponível em: <<https://ec.europa.eu/jrc/en/publication/pv-status-report-2018>>. Acesso em: 09 mai. 2019.

WALWIL, H. M. et al. Comparative studies of encapsulation and glass surface modification impacts on pv performance in a desert climate. *Solar Energy*, v. 142, n. 5, p. 288–298, Jan. 2017. ISSN 0038-092X.

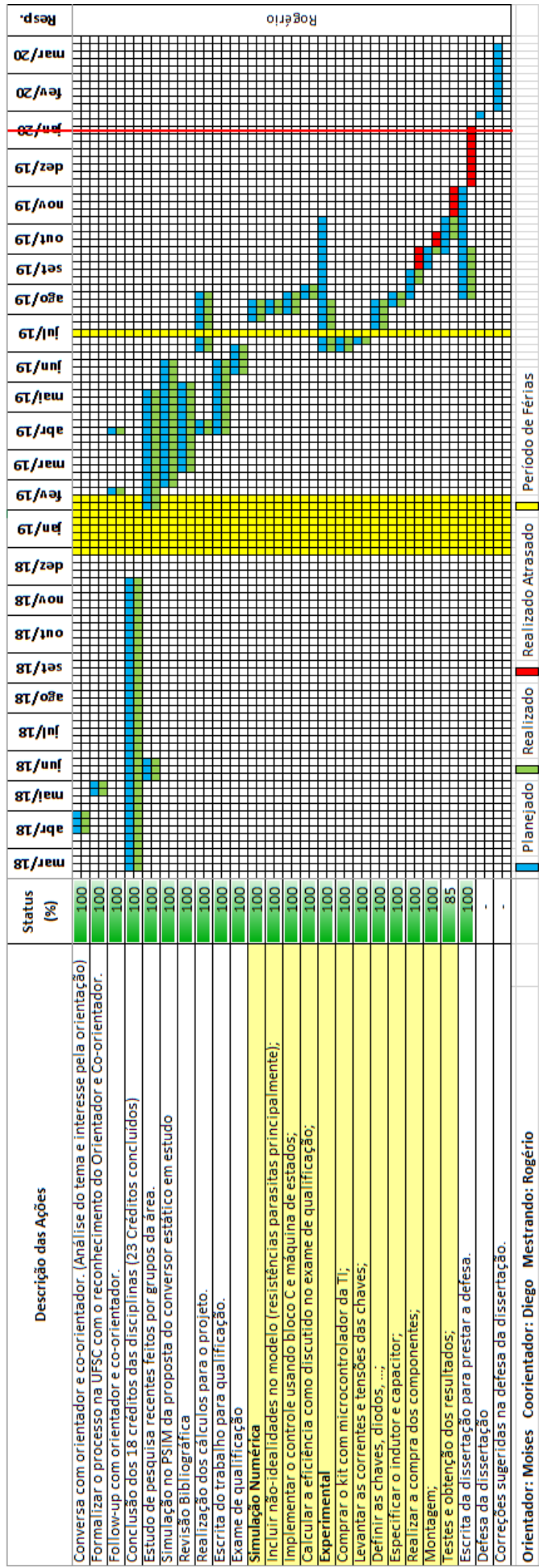
ZHENG, H. et al. Shading and bypass diode impacts to energy extraction of PV arrays under different converter configurations. *Renewable Energy*, v. 68, n. C, p. 58–66, July 2014.

APÊNDICE A – CRONOGRAMA

Nesse apêndice é apresentado o cronograma das disciplinas realizadas e do próprio plano de execução da Dissertação do Mestrado, que requer uma atenção especial.

Foram registrados as principais ações planejadas, atualizado o status das ações percentualmente e quando as realizou.

Figura A.1 – Cronograma;



Fonte: Autor.

APÊNDICE B – DADOS E CÁLCULOS PARA O PROJETO DO PROTÓTIPO DO MICRO-INVERSOR

Nessa seção são apresentados os dados e os cálculos utilizados para o projeto do protótipo do Micro-inversor. Para facilitar os cálculos, utilizou-se o programa PTC Mathcad 5.0

Figura B.1 – Planilha de Dados e Cálculos - Pág. 1

ESPECIFICAÇÕES ELÉTRICAS DO MÓDULO DAHSOLAR DHP72-320 no STC		
Potência máxima		$P_{mpSTC} := 320 \text{ W}$
Tensão de máxima potência		$V_{mpSTC} := 37.1 \text{ V}$
Corrente de máxima potência		$I_{mpSTC} := 8.63 \text{ A}$
Tensão de circuito aberto		$V_{caSTC} := 45.8 \text{ V}$
Corrente de curto circuito		$I_{ccSTC} := 9.1 \text{ A}$
Coefficiente de temperatura da corrente de curto circuito		$u_{Imp} := 4.55 \text{ mA}$
Coefficiente de temperatura da tensão de circuito aberto		$u_{Vca} := -146.56 \text{ mV}$
Coefficiente de temperatura de tensão da máxima potência		$u_{Vmp} := -146.56 \text{ mV}$
Irradiação padrão		$S_{STC} := 1000$
Temperatura estabelecida nas condições padrão de teste		$T_{STC} := 25$
Temperatura mínima de Operação	$T_{mínmód} := -40$	$T_{min} := 0$
Temperatura máxima de Operação	$T_{maxmód} := 85$	$T_{max} := 60$
DADOS MOTOR WEG DA MOTOBOMBA SCHNEIDER		
Potência Motor da Motobomba (Capacitor Permanente)		$P_{mot} := \frac{1}{3} 736 \text{ W} = 245.333 \text{ W}$
Tensão Motor da Motobomba		$V_{mot} := 220 \text{ V}$
Frequência Motor da Motobomba		$F_{mot} := 60 \text{ Hz}$
DEFINIÇÃO DOS PARÂMETROS DE PROCESSAMENTO DE ENERGIA		
Irradiação estimada		$S := 1000$
Tensão estimada com o circuito aberto		$V_{ca} := 45.80 \cdot \text{V}$

Created with PTC Mathcad Express. See www.mathcad.com for more information.

Fonte: Autor.

Figura B.2 – Planilha de Dados e Cálculos - Pág. 2

VALORES DE MÁXIMA POTÊNCIA EM FUNÇÃO DA IRRADIAÇÃO SOLAR ESTIMADA	
Temperatura de máxima potência	$T_{mp_max} := \left(\frac{V_{ca} - V_{caSTC}}{u_{Vca}} \right) + T_{STC} = 25$
Tensão para máxima potência em função da temperatura	$V_{mp} := V_{mpSTC} + (T_{mp_max} - T_{STC}) \cdot u_{Vca} = 37.1 \text{ V}$
Corrente para máxima potência em função da temperatura	$I_{mp} := \left(\frac{S}{S_{STC}} \right) \cdot I_{mpSTC} + (T_{mp_max} - T_{STC}) \cdot u_{I_{mp}} = 8.63 \text{ A}$
Potência	$P_{mp} := V_{mp} \cdot I_{mp} = 320.173 \text{ W}$
Máxima Potência Fornecida por 2 módulos PF.	$P_{mp(2)} := P_{mp} \cdot 2 = 640.346 \text{ W}$
Corrente Máxima 2 módulos PF em paralelo.	$I_{mp(2)} := I_{mp} \cdot 2 = 17.26 \text{ A}$
LIMITES DE TENSÃO DE SAÍDA DO ARRANJO FOTOVOLTAICO	
	$V_{pv_min} := V_{mpSTC} = 37.1 \text{ V}$
	$V_{pv_max} := V_{caSTC} = 45.8 \text{ V}$
TENSÃO E CORRENTE DE PICO NAS CHAVES OBTIDOS NO SIMULINK	
Com $V_m=34.1\text{V}$ e $I_{Ref}=13.84\text{A}$ (2 Módulos em Paralelo valores NOCT)	
	$V_{pic}(VLP) := 864 \text{ V}$
	$V_{pic}(S0, S1, S2, S3) := 453 \text{ V}$
	$V_{pic}(D0, D1, D2, D3) := 411 \text{ V}$
	$I_{pic}(PV) := 35 \text{ A}$
	$V_{pic}(S12, S13, S15, S16, S18, S19, S21, S22) := 521 \text{ V}$
	$I_{pic}(IoP) := 35 \text{ A}$

Figura B.3 – Planilha de Dados e Cálculos - Pág. 3

<u>COM REF Vm=37.1V e Iref=17.26A (2 Módulos em Paralelo valores STC)</u>	
$V_{pic}(VLP) := 809 \text{ V}$	
$V_{pic}(S0, S1, S2, S3) := 428 \text{ V}$	
$V_{pic}(D0, D1, D2, D3) := 382 \text{ V}$	
$I_{pic}(PV) := 33.85 \text{ A}$	
$V_{pic}(S12, S13, S15, S16, S18, S19, S21, S22) := 495 \text{ V}$	
$I_{pic}(IoP) := 36.90 \text{ A}$	
<u>ESPECIFICAÇÕES INVERSOR MONOFÁSICO COM LINK CA</u>	
Tensão máxima de entrada	$V_{in_max} := V_{pv_max} = 45.8 \text{ V}$
Tensão mínima de entrada	$V_{in} := V_{mpSTC} = 37.1 \text{ V}$
Ganho IRef	$G_{IRef_max} := 1.91195$
Corrente de pico máximo da entrada	$I_{pin_max} := G_{IRef_max} \cdot I_{mp}(2) = 33 \text{ A}$
Corrente nominal de entrada	$I_{in_max} := I_{mp}(2) = 17.26 \text{ A}$
Potência máxima de entrada	$P_{in_Pmp} := V_{in} \cdot I_{in_max} = 640.346 \text{ W}$
Potência saída ideal	$P_o := 251.7 \text{ W}$
Tensão de saída ideal	$V_o := 220 \text{ V}$
Corrente de saída ideal	$I_o := \frac{P_o}{V_o} = 1.144 \text{ A}$
Máxima Tensão de saída	$V_{o_max} := 231 \text{ V}$
Mínima Tensão de saída	$V_{o_min} := 202 \text{ V}$
Indutor link c.a.	$LLP := 180 \text{ } \mu\text{H}$
Capacitor link c.a.	$CLP := \frac{820}{2} \text{ nF} = (4.1 \cdot 10^{-7}) \text{ F}$
Frequência de ressonância do link c.a.	$f_{link_ca} := \frac{1}{2 \pi \cdot \sqrt{(LLP \cdot CLP)}} = (1.853 \cdot 10^4) \text{ Hz}$
Frequência de comutação	$f_s := 18500 \text{ Hz}$

Created with PTC Mathcad Express. See www.mathcad.com for more information.

Fonte: Autor.

Figura B.4 – Planilha de Dados e Cálculos - Pág. 4

ANÁLISE RAZÃO CÍCLICA DAS CHAVES (Conversor Saída) e R=110 ohms	
Simulação 46 com resistência de 110 ohms ganho 2,0	
$T_{semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 0.333 \text{ ms}$
$F_{semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 3004 \text{ Hz}$
$T_{on_semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 0.01613 \text{ ms}$
$T_{off_semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 0.3169 \text{ ms}$
$D_{semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 0.0484$
$D_{percentual}(I_Chave_saída)$	$:= 4.84\%$
$I_{pic_semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 31 \text{ A}$
$I_{média_semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 1.5 \text{ A}$
$I_{rms_semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 6.82 \text{ A}$
Simulação 46 com resistência de 110 ohms ganho 2,0	
$T_{semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 0.110 \text{ ms}$
$F_{semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 9084 \text{ Hz}$
$T_{on_semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 0.00283 \text{ ms}$
$T_{off_semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 0.10716 \text{ ms}$
$D_{semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 0.0257$
$D_{percentual}(I_Chave_saída)$	$:= 2.57\%$
$I_{pic_semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 17.58 \text{ A}$
$I_{média_semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 0.45 \text{ A}$
$I_{rms_semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 2.82 \text{ A}$

Figura B.5 – Planilha de Dados e Cálculos - Pág. 5

ANÁLISE RAZÃO CÍCLICA DAS CHAVES (Conversor saída) e R=200 ohms	
Simulação 46 com resistência de 200 ohms, ganho 1,5	
$T_{semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 0.182 \text{ ms}$
$F_{semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 5507 \text{ Hz}$
$T_{on_semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 0.00687 \text{ ms}$
$T_{off_semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 0.1751 \text{ ms}$
$D_{semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 0.0377$
$D_{percentual}(I_Chave_saída)$	$:= 3.77\%$
$I_{pic_semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 22.4 \text{ A}$
$I_{média_semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 0.85 \text{ A}$
$I_{rms_semi_ciclo_saída_90graus}(I_Chave_saída)$	$:= 4.35 \text{ A}$
Simulação 46 com resistência de 200 ohms, ganho 1,5	
$T_{semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 0.101 \text{ ms}$
$F_{semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 9900 \text{ Hz}$
$T_{on_semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 0.00238 \text{ ms}$
$T_{off_semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 0.09862 \text{ ms}$
$D_{semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 0.0236$
$D_{percentual}(I_Chave_saída)$	$:= 2.36\%$
$I_{pic_semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 17.72 \text{ A}$
$I_{média_semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 0.42 \text{ A}$
$I_{rms_semi_ciclo_saída_5graus}(I_Chave_saída)$	$:= 2.72 \text{ A}$

Created with PTC Mathcad Express. See www.mathcad.com for more information.

Fonte: Autor.

Figura B.6 – Planilha de Dados e Cálculos - Pág. 6

ANÁLISE RAZÃO CÍCLICA DAS CHAVES (Conversor Entrada) e R=110 ohms	
Simulação 46 com resistência de 110 ohms ganho 2,0	
$T_{semi_ciclo_saída_90graus}(I_Chave_entrada)$:= 0.308 ms
$F_{semi_ciclo_saída_90graus}(I_Chave_entrada)$:= 3247 Hz
$T_{on_semi_ciclo_saída_90graus}(I_Chave_entrada)$:= 0.1073 ms
$T_{off_semi_ciclo_saída_90graus}(I_Chave_entrada)$:= 0.2007 ms
$D_{semi_ciclo_saída_90graus}(I_Chave_entrada)$:= 0.3484
$D_{percentual}(I_Chave_entrada)$:= 34.84%
$I_{pic_semi_ciclo_saída_90graus}(I_Chave_entrada)$:= 34.22 A
$I_{média_semi_ciclo_saída_90graus}(I_Chave_entrada)$:= 11.92 A
$I_{rms_semi_ciclo_saída_90graus}(I_Chave_entrada)$:= 20.19 A
Simulação 46 com resistência de 110 ohms ganho 2,0	
$T_{semi_ciclo_saída_5graus}(I_Chave_entrada)$:= 0.110 ms
$F_{semi_ciclo_saída_5graus}(I_Chave_entrada)$:= 9084 Hz
$T_{on_semi_ciclo_saída_5graus}(I_Chave_entrada)$:= 0.01052 ms
$T_{off_semi_ciclo_saída_5graus}(I_Chave_entrada)$:= 0.09948 ms
$D_{semi_ciclo_saída_5graus}(I_Chave_entrada)$:= 0.0956
$D_{percentual}(I_Chave_entrada)$:= 9.56%
$I_{pic_semi_ciclo_saída_5graus}(I_Chave_entrada)$:= 19.36 A
$I_{média_semi_ciclo_saída_5graus}(I_Chave_entrada)$:= 1.85 A
$I_{rms_semi_ciclo_saída_5graus}(I_Chave_entrada)$:= 5.98 A

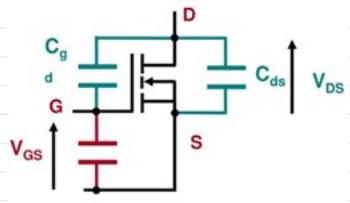
Figura B.7 – Planilha de Dados e Cálculos - Pág. 7

ANÁLISE RAZÃO CÍCLICA DAS CHAVES (Conversor de Entrada) e R=200 ohms	
Simulação 46 com resistência de 200 ohms, ganho 1,5	
$T_{semi_ciclo_saída_90graus}(I_Chave_entrada)$	$:= 0.182 \text{ ms}$
$F_{semi_ciclo_saída_90graus}(I_Chave_entrada)$	$:= 5507 \text{ Hz}$
$T_{on_semi_ciclo_saída_90graus}(I_Chave_entrada)$	$:= 0.04513 \text{ ms}$
$T_{off_semi_ciclo_saída_90graus}(I_Chave_entrada)$	$:= 0.1369 \text{ ms}$
$D_{semi_ciclo_saída_90graus}(I_Chave_entrada)$	$:= 0.248$
$D_{percentual}(I_Chave_entrada)$	$:= 24.8\%$
$I_{pic_semi_ciclo_saída_90graus}(I_Chave_entrada)$	$:= 25.86 \text{ A}$
$I_{média_semi_ciclo_saída_90graus}(I_Chave_entrada)$	$:= 6.41 \text{ A}$
$I_{rms_semi_ciclo_saída_90graus}(I_Chave_entrada)$	$:= 12.87 \text{ A}$
Simulação 46 com resistência de 200 ohms, ganho 1,5	
$T_{semi_ciclo_saída_5graus}(I_Chave_entrada)$	$:= 0.101 \text{ ms}$
$F_{semi_ciclo_saída_5graus}(I_Chave_entrada)$	$:= 9900 \text{ Hz}$
$T_{on_semi_ciclo_saída_5graus}(I_Chave_entrada)$	$:= 0.00706 \text{ ms}$
$T_{off_semi_ciclo_saída_5graus}(I_Chave_entrada)$	$:= 0.09394 \text{ ms}$
$D_{semi_ciclo_saída_5graus}(I_Chave_entrada)$	$:= 0.070$
$D_{perc.}(I_Chave_entrada)$	$:= 7.0\%$
$I_{pic_semi_ciclo_saída_5graus}(I_Chave_entrada)$	$:= 18.33 \text{ A}$
$I_{média_semi_ciclo_saída_5graus}(I_Chave_entrada)$	$:= 1.28 \text{ A}$
$I_{rms_semi_ciclo_saída_5graus}(I_Chave_entrada)$	$:= 4.85 \text{ A}$

Figura B.8 – Planilha de Dados e Cálculos - Pág. 8

RESUMO DAS CORRENTES CONVERSORES				
Corrente nas chaves	$I_{pic}(A)$	$I_{méd}(A)$	$I_{rms}(A)$	D
Conversor de Entrada (5 graus, R 200 ohms)	18.33	1.28	4.85	7.0%
Conversor de Entrada (90 graus, R 200 ohms)	25.86	6.41	12.87	24.8%
Conversor de Entrada (5 graus, R 110 ohms)	19.36	1.85	5.98	9.56%
Conversor de Entrada (90 graus, R 110 ohms)	34.22	11.92	20.19	34.84%
Conversor de Saída (5 graus, R 200 ohms)	17.72	0.42	2.72	2.36%
Conversor de Saída (90 graus, R 200 ohms)	22.4	0.85	4.35	3.77%
Conversor de Saída (5 graus, R 110 ohms)	17.58	0.45	2.82	2.57%
Conversor de Saída (90 graus, R 110 ohms)	31	1.5	6.82	4.84%
$I_{Don} := 34.22 \text{ A}$				
$I_{Doff} := I_{Don}$				
$I_{Mrms} := 20.19 \text{ A}$				

Figura B.9 – Planilha de Dados e Cálculos - Pág. 9

CÁLCULO DAS CAPACITÂNCIAS PARASITAS DO MOSFET STP38N65M5	
Capacitância Ciss (Capacitancia de Entrada)	$C_{iss} := 3000 \text{ pF}$
Capacitância Coss (Capacitancia de Saída)	$C_{oss} := 74 \text{ pF}$
Capacitância Crss (Capacitancia de Transf. Reversa)	$C_{rss} := 5.8 \text{ pF}$
	
	$C_{gd} := C_{rss} = (5.8 \cdot 10^{-12}) \text{ F}$
	$C_{ds} := C_{oss} - C_{gd} = (6.82 \cdot 10^{-11}) \text{ F}$
	$C_{gs} := C_{iss} - C_{gd} = (2.994 \cdot 10^{-9}) \text{ F}$
CALCULO DAS NÃO IDEALIDADES DE "Cfo" (6,6uF 450VDC)	
Com base no Datasheet (Datasheet Capacitor 3.3uF folha 1)	$C_{fo} := 6.6 \cdot 10^{-6} \text{ F}$
Fator de Dissipação "FD"(Datasheet Capacitor 3.3uF folha 1)	$FD_{Cfo} := 0.1\%$
Xc (Reatância Capacitiva)	$XC_{Cfo} := \frac{1 \cdot \text{F}}{(2 \cdot \pi \cdot 20000 \cdot C_{fo})} = 1.206$
RI (Resistência de Isolação do Capacitor(Datasheet Capacitor 3.3uF folha 1))	$RI_{Cfo} := 10000 \cdot 10^6 \cdot \frac{(C_{fo})}{\text{F}} = 6.6 \cdot 10^4$
RS (Resistência Série do Capacitor)	$RS_{Cfo} := FD_{Cfo} \cdot XC_{Cfo} = 0.001$
CALCULO DAS NÃO IDEALIDADES DE "CLP" (410nF 900VDC)	
Com base no Datasheet (Datasheet Capacitor 410nF folha 1)	$CLP = (4.1 \cdot 10^{-7}) \text{ F}$
Fator de Dissipação "FD"(Datasheet Capacitor 410nF folha 1)	$FD_{CLP} := 0.1\%$
Xc (Reatância Capacitiva)	$XC_{CLP} := \frac{1 \cdot \text{F}}{(2 \cdot \pi \cdot 20000 \cdot CLP)} = 19.409$
RI (Resistência de Isolação do Capacitor(Datasheet Capacitor 410nF folha 1))	$RI_{CLP} := 3000 \cdot 10^6 \cdot \frac{(CLP)}{\text{F}} = 1.23 \cdot 10^3$
RS (Resistência Série do Capacitor)	$RS_{CLP} := FD_{CLP} \cdot XC_{CLP} = 0.019$

Created with PTC Mathcad Express. See www.mathcad.com for more information.

Fonte: Autor.

Figura B.10 – Planilha de Dados e Cálculos - Pág. 10

INDUTOR LLP (Dados Simulação, a variação ocorre devido ao ganho da IRef)																									
Corrente eficaz aproximada no Indutor LLP	$I_{LLP} := 23.34 \text{ A}$																								
Corrente de pico no LLP	$I_{LLP_pico} := I_{LLP} \cdot \sqrt{2} = 33.008 \text{ A}$																								
DIMENSIONAMENTO INDUTOR LLP																									
Energia armazenada em LLP	$W_1 := \frac{1}{2} \cdot LLP \cdot I_{LLP_pico}^2 = 0.098 \text{ J}$																								
Indução máxima	$B_{max} := 0.40 \text{ T}$																								
Fator de ocupação	$K_W := 0.7$																								
Densidade de corrente	$J_{MAX} := 450 \frac{\text{A}}{\text{cm}^2}$																								
Produto da seção transversal	$A_e A_w := \frac{LLP \cdot I_{LLP_pico} \cdot I_{Mrms}}{B_{max} \cdot J_{MAX} \cdot K_W} = 9.52 \text{ cm}^4$																								
NÚCLEO NEE 65/33/26																									
	<table border="1"> <thead> <tr> <th colspan="3">NEE-65/33/26</th> </tr> <tr> <th colspan="3">Parâmetros Efetivos do Núcleo:</th> </tr> </thead> <tbody> <tr> <td>$\Sigma I/A$</td> <td>0.28</td> <td>mm⁻¹</td> </tr> <tr> <td>L_e</td> <td>147.0</td> <td>mm</td> </tr> <tr> <td>A_e</td> <td>532.0</td> <td>mm²</td> </tr> <tr> <td>A_{min}</td> <td>...</td> <td>mm²</td> </tr> <tr> <td>V_e</td> <td>78200.0</td> <td>mm³</td> </tr> <tr> <td>Peso Aprox. (pz)</td> <td colspan="2">193.5 g</td> </tr> </tbody> </table>	NEE-65/33/26			Parâmetros Efetivos do Núcleo:			$\Sigma I/A$	0.28	mm ⁻¹	L_e	147.0	mm	A_e	532.0	mm ²	A_{min}	...	mm ²	V_e	78200.0	mm ³	Peso Aprox. (pz)	193.5 g	
NEE-65/33/26																									
Parâmetros Efetivos do Núcleo:																									
$\Sigma I/A$	0.28	mm ⁻¹																							
L_e	147.0	mm																							
A_e	532.0	mm ²																							
A_{min}	...	mm ²																							
V_e	78200.0	mm ³																							
Peso Aprox. (pz)	193.5 g																								
$Largura_{interna} := 44.2 \text{ mm}$																									
$centro := 19.3 \text{ mm}$																									
$altura_{janela} := 2 \cdot 22.0 \text{ mm}$																									
$Largura_{total} := 66.5 \text{ mm}$																									
$espessura := 27.0 \text{ mm}$																									
$A_e := centro \cdot espessura = 5.211 \text{ cm}^2$																									
NÚCLEO NEE 65/33/26																									
Área da janela do carrtetel calculada	$A_w := \frac{(Largura_{interna} - centro)}{2} \cdot altura_{janela} = 5.478 \text{ cm}^2$																								
Produto da área da seção transversal	$A_e \cdot A_w = 28.546 \text{ cm}^4$																								
Volume núcleo:	$V_e := 78200 \text{ mm}^3$																								
Comprimento médio da espira	$V_{nucleo} := V_e = 78.2 \text{ cm}^3$																								

Figura B.11 – Planilha de Dados e Cálculos - Pág. 11

$CME := \left(\text{Largura}_{\text{interna}} - \left(\frac{\text{Largura}_{\text{interna}} - \text{centro}}{2} \right) \right) \cdot 2 + 2 \cdot \text{espessura} + 2 \cdot \left(\frac{\text{Largura}_{\text{interna}} - \text{centro}}{2} \right) = 0.142 \text{ m}$		
Volume espira*	$V_{\text{espira}} := CME \cdot A_w = 78.007 \text{ cm}^3$	
Volume total	$V_{\text{indutor_LLP}} := V_e + V_{\text{espira}} - (\text{Largura}_{\text{interna}} - \text{centro}) \cdot \text{espessura} \cdot \text{altura}_{\text{janela}} = 0.127 \text{ L}$	
	$V_{\text{indutor_LLP}} = (1.266 \cdot 10^5) \text{ mm}^3$	
Número de espiras	$N := \text{ceil} \left(\frac{LLP \cdot I_{LLP_pico}}{B_{\text{max}} \cdot A_e} \right) = 29$	
	$u_0 := 4 \cdot \pi \cdot 10^{-7} \cdot \frac{H}{m}$	
Entreferro	$l_g := \frac{(LLP \cdot I_{LLP_pico}^2 \cdot u_0)}{B_{\text{max}}^2 \cdot A_e} = 2.956 \text{ mm}$	$l_{\text{gapEE}} := \frac{1}{2} \frac{N^2 \cdot u_0 \cdot A_e}{LLP} = 1.53 \text{ mm}$
No Psim a corrente eficaz no indutor do Link CA é 20,32A.	$I_{\text{Rms}} := 20.32 \text{ A}$	
CÁLCULO DA BITOLA DOS CONDUTORES		
	$A_{\text{fio}} := \frac{I_{LLP_pico}}{J_{\text{MAX}}} = 7.335 \text{ mm}^2$	$D_{\text{max_fio}} := \sqrt{\frac{4 \cdot A_{\text{fio}}}{\pi}} = 3.056 \text{ mm}$
Fio escolhido	AWG18	
	$D_{18} := 1.024 \text{ mm}$	$A_{18} := 0.8235 \text{ mm}^2$
		$A_{18\text{isolada}} := 1.110 \text{ mm}^2$
	$\rho_{20} := 1.72 \cdot 10^{-8} \cdot \Omega \cdot m$	$r_8 := \frac{D_{18}}{2} = 0.051 \text{ cm}$
		$\alpha_{cu} := 0.00404 \frac{1}{K}$
	$T_{45} := 318 \text{ K}$	$T_{20} := 293 \text{ K}$
	$\rho_{45} := \rho_{20} \cdot (1 + \alpha_{cu} \cdot (T_{45} - T_{20})) = (1.894 \cdot 10^{-8}) \Omega \cdot m$	

Created with PTC Mathcad Express. See www.mathcad.com for more information.

Fonte: Autor.

Figura B.12 – Planilha de Dados e Cálculos - Pág. 12

Área de cobre	$A_{cu} := \frac{I_{LLP_pico}}{J_{MAX}} = 0.073 \text{ cm}^2$
Número de condutores	$n_{condutores} := \text{ceil}\left(\frac{A_{cu}}{A_{18}}\right) = 9$
Área ocupada	$Area_{ocupada} := n_{condutores} \cdot A_{18isolada} \cdot \frac{N}{K_W} = 4.139 \text{ cm}^2$
Área disponível	$A_w = 5.478 \text{ cm}^2$
Fator de ocupação	$F_o := \frac{Area_{ocupada}}{A_w} = 0.756$
Comprimento condutores	$L_{chicote} := CME \cdot N = 4.13 \text{ m}$
Comprimento total necessário	$L_{fio} := L_{chicote} \cdot n_{condutores} = 37.166 \text{ m}$
PERDA NOS CONDUTORES	
Resistência em baixa frequência	$R_{cc} := \rho_{45} \cdot \frac{L_{chicote}}{n_{condutores} \cdot A_{18}} = 0.011 \Omega$
Potência dissipada	$P_{cobre} := R_{cc} \cdot I_{Mrms}^2 = 4.357 \text{ W}$
PERDA NO NÚCLEO	
	$\alpha := 1.13$ $\beta := 2.07$ $K_c := 37.2$
Varição de corrente no indutor do link c.a.	$\Delta I_{LLP} := I_{LLP_pico} \cdot 2 = 66.015 \text{ A}$
Varição densidade de fluxo	$\Delta B := \frac{LLP \cdot \left(\frac{\Delta I_{LLP}}{2}\right)}{N \cdot A_e} = 0.393 \text{ T}$
Perdas núcleo	$P_{nucleo} := \frac{V_e}{m^3} \cdot (f_s \cdot s)^\alpha \cdot \left(\frac{\Delta B}{T}\right)^\beta \cdot K_c \cdot W = 27.952 \text{ W}$
PERDAS TOTAIS INDUTOR LLP	
Perda total	$P_{indutor1} := P_{cobre} + P_{nucleo} = 32.309 \text{ W}$

Figura B.13 – Planilha de Dados e Cálculos - Pág. 13

INDUTOR LFo (Com base na Potência máxima = 720W, Tensão = 220V e Corrente = 2,91A)

Corrente rms aproximada no Indutor LFo $I_{LFo_rms} := 2.91 \text{ A}$

Ondulação de corrente LFo $\Delta I_{LFo} := 8.23 \text{ A}$

Corrente de pico no LFo $I_{LFo_pico} := I_{LFo_rms} \cdot \sqrt{2} = 4.115 \text{ A}$

Valor do indutor LFo $LFo := 100 \cdot 10^{-6} \text{ H}$

DIMENSIONAMENTO INDUTOR LFo

Energia armazenada em LFo $W_{LFo} := \frac{1}{2} \cdot LFo \cdot I_{LFo_pico}^2 = (8.468 \cdot 10^{-4}) \text{ J}$

Indução máxima $B_{max} := 0.40 \text{ T}$

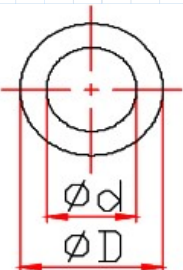
Fator de ocupação $K_W := 0.7$

Densidade de corrente $J_{MAX} := 450 \frac{\text{A}}{\text{cm}^2}$

Produto da seção transversal $AeAw := \frac{LFo \cdot I_{LFo_pico} \cdot I_{LFo_rms}}{B_{max} \cdot J_{MAX} \cdot K_W} = (95.045 \cdot 10^{-3}) \text{ cm}^4$

Núcleo NT 23/14/8 - 1700 - IP12R

DESCRIÇÃO DE ENCOMENDA	MAT.	AI [nH]	Tol.%	Ø D	Tol.	Ø d	Tol.	h	Tol.	PESO ~g
**NT-23/14/8-1700-IP12R	IP12R	1700	± 25	23,0	± 1,0	14,0	± 1,0	8,0	± 0,5	9,78

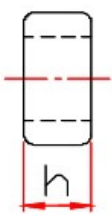


$Diam_{int} := 14 \text{ mm}$

$Diam_{ext} := 23 \text{ mm}$

$espes := 8 \text{ mm}$

$A_e := \left(\frac{Diam_{ext} - Diam_{int}}{2} \right) \cdot espes = 0.36 \text{ cm}^2$



Dimensões em mm

Parâmetros Efetivos do Núcleo:

MODELO	$\Sigma \text{ l/A}$ mm ⁻¹	Le mm	Ae mm ²	Ve mm ³
NT-15/8,5/25	0,437	35,001	80,155	2805,5
NT-15/9,5/25	0,543	37,18	68,44	2544,3
NT-15/9,5/28	0,484	37,18	76,81	2855,8
NT-19/11/6	1,92	44,9	23,4	1050,2
NT-19/11/12	0,958	44,9	46,82	2100,3
NT-23/14/8	1,58	55,8	35,3	1968,0
NT-23/14/10,1	1,253	55,8	44,53	2484,63
NT-23/14/11	1,151	55,8	48,50	2706,03
NT-27/16/12	1,00	64,6	64,5	4164,9
NT-35/22/15	0,90	86,4	95,77	8274,06
NT-35/22/17,5	0,773	86,4	111,73	9653,05
NT-35/22/22	0,615	86,4	140,46	12135,29

Tabela Norton
 $A_e := 35.3 \text{ mm}^2$

Figura B.14 – Planilha de Dados e Cálculos - Pág. 14

Área da janela do núcleo	$A_w := \pi \cdot \left(\frac{(Diam_{int})}{2} \right)^2 = 1.539 \text{ cm}^2$	
Produto da área da seção transversal	$A_e \cdot A_w = (543.401 \cdot 10^{-3}) \text{ cm}^4$	
Volume núcleo:	$V_e := 1968 \text{ mm}^3$	
	$V_{nucleo} := V_e = 1.968 \text{ cm}^3$	
Comprimento médio da espira:		
$CME :=$	$\frac{\left(\left((Diam_{int} \cdot 2) + \left(\frac{Diam_{ext} - Diam_{int}}{2} + espes \right) \cdot 2 \right) + \left(\left(\frac{Diam_{ext} - Diam_{int}}{2} + espes \right) \cdot 2 \right) \right)}{2} = 0.053 \text{ m}$	
Volume espira*	$V_{espira} := CME \cdot A_w = 8.159 \text{ cm}^3$	
Volume total:	$V_{indutor_LFO} := V_e + V_{espira} - (A_w \cdot espes) = 0.009 \text{ L}$	
	$V_{indutor_LFO} = (8.895 \cdot 10^3) \text{ mm}^3$	
Número de espiras 1	$Al := 1700 \cdot 10^{-9} \text{ H}$	$N := \text{ceil} \left(\frac{LFO}{Al} \right) = 59$
Número de espiras 2		$N := \text{ceil} \left(\frac{LFO \cdot I_{LFO_pico}}{B_{max} \cdot A_e} \right) = 30$
CÁLCULO DA BITOLA DOS CONDUTORES		
	$A_{LFO_fio} := \frac{I_{LFO_pico}}{J_{MAX}} = 0.915 \text{ mm}^2$	$D_{max_fio} := \sqrt{\frac{4 \cdot A_{LFO_fio}}{\pi}} = 1.079 \text{ mm}$
Fio escolhido	AWG18	
$D_{18} := 1.024 \text{ mm}$	$A_{18} := 0.8235 \text{ mm}^2$	$A_{18isolada} := 1.110 \text{ mm}^2$
$\rho_{20} := 1.72 \cdot 10^{-8} \cdot \Omega \cdot \text{m}$	$r_8 := \frac{D_{18}}{2} = 0.051 \text{ cm}$	$\alpha_{cu} := 0.00404 \frac{1}{K}$
$T_{45} := 318 \text{ K}$	$T_{20} := 293 \text{ K}$	
$\rho_{45} := \rho_{20} \cdot (1 + \alpha_{cu} \cdot (T_{45} - T_{20})) = (1.894 \cdot 10^{-8}) \Omega \cdot \text{m}$		
Área de cobre	$A_{cu} := \frac{I_{LFO_pico}}{J_{MAX}} = 0.009 \text{ cm}^2$	

Figura B.15 – Planilha de Dados e Cálculos - Pág. 15

Número de condutores	$n_{condutores} := \text{ceil} \left(\frac{A_{cu}}{A_{18}} \right) = 2$
Área ocupada	$Area_{ocupada} := n_{condutores} \cdot A_{18isolada} \cdot \frac{N}{K_W} = 0.951 \text{ cm}^2$
Área disponível	$A_w = 1.539 \text{ cm}^2$
Fator de ocupação	$F_o := \frac{Area_{ocupada}}{A_w} = 0.618$
Comprimento condutores	$L_{chicote} := CME \cdot N = 1.59 \text{ m}$
Comprimento total necessário	$L_{fio} := L_{chicote} \cdot n_{condutores} = 3.18 \text{ m}$
PERDAS NOS CONDUTORES	
Resistência em baixa frequência	$R_{cc} := \rho_{45} \cdot \frac{L_{chicote}}{n_{condutores} \cdot A_{18}} = 0.018 \ \Omega$
Potência dissipada	$P_{cobre} := R_{cc} \cdot I_{LFO_rms}^2 = 0.155 \text{ W}$
PERDAS NO NÚCLEO	
	$\alpha := 1.13$ $\beta := 2.07$ $K_c := 37.2$
Varição de corrente no indutor do filtro de saída	$\Delta I_{LFO} := I_{LFO_pico} \cdot 2 = 8.231 \text{ A}$
Valor do indutor obtido após fabricação	$LFO \cdot \left(\frac{\Delta I_{LFO}}{2} \right)$
Varição densidade de fluxo	$\Delta B := \frac{LFO \cdot \left(\frac{\Delta I_{LFO}}{2} \right)}{N \cdot A_e} = 0.389 \text{ T}$
Perdas núcleo	$P_{nucleo} := \frac{V_e}{m^3} \cdot (f_s \cdot s)^\alpha \cdot \left(\frac{\Delta B}{T} \right)^\beta \cdot K_c \cdot W = 0.687 \text{ W}$
PERDAS TOTAIS INDUTOR Lfo	
Perda total	$P_{indutor2} := P_{cobre} + P_{nucleo} = 0.842 \text{ W}$

Created with PTC Mathcad Express. See www.mathcad.com for more information.

Fonte: Autor.

Figura B.16 – Planilha de Dados e Cálculos - Pág. 16

MOSFET ESCOLHIDO		STP38N65M5
Drain source on resistance	$R_{DSon} := 0.095 \Omega$	$R_{DSonTip} := 0.073 \Omega$
Voltage rise time	$tr := 9 \text{ ns}$	
Current fall time	$tf := 9 \text{ ns}$	
Turn-on Delay Time:	$t_{Don} := 66 \text{ ns}$	
Turn-off Delay Time:	$t_{Doff} := 13 \text{ ns}$	
Com a aplicação da técnica ZVS (Vin = Vds conduzindo)	$V_{in} := 1.5 \text{ V}$	
Perdas no início da condução	$E_{onM} := V_{in} \cdot I_{Don} \cdot \frac{t_{Don} + tr}{2} = (1.925 \cdot 10^{-6}) \text{ J}$	
Perdas no início do bloqueio	$E_{offM} := V_{in} \cdot I_{Doff} \cdot \frac{t_{Doff} + tf}{2} = (5.646 \cdot 10^{-7}) \text{ J}$	
Perdas de comutação Conversores (c.c.-c.a. e c.a.-c.a.)	$P_{swM} := (E_{onM} + E_{offM}) \cdot f_s = 0.046 \text{ W}$	
Duty-cycle eficaz Conversor (c.c.-c.a.) carga 110ohms.	$D_{cc_ca} := \frac{34.48\%}{\sqrt{2}} = 0.244$	
Perdas de condução Conversor (c.c.-c.a.)	$P_{CM1} := R_{DSon} \cdot (I_{p_{in_max}} \cdot D_{cc_ca})^2 = 6.15 \text{ W}$	
Duty-cycle eficaz Conversor (c.a.-c.a.) carga 110ohms.	$D_{ca_ca} := \frac{4.84\%}{\sqrt{2}} = 0.034$	
Perdas de condução Conversor (c.a.-c.a.)	$P_{CM2} := R_{DSon} \cdot (I_{p_{in_max}} \cdot D_{ca_ca})^2 = 0.121 \text{ W}$	
Perdas no MOSFET	$P_M := ((P_{CM1}) \cdot 2) + ((P_{CM2}) \cdot 2) = 12.542 \text{ W}$	
DIODO ESCOLHIDO		STTH3010PI
Diodo Ultrafast DOP31		
Tensão de condução:	$V_F := 1.4 \text{ V}$	
Resistencia de condução:	$R_D := 0.045 \Omega$	
Reverse recovery time:	$t_{rr} := 70 \text{ ns}$	
Maximum instantaneus Reverse current:	$I_{RM} := 32 \text{ A}$	
Reverse recovery charge:	$Q_{rr} := 0 \text{ nC}$	
Perdas de energia no início da condução:	$E_{onD} := V_{in} \cdot Q_{rr} = 0 \text{ J}$	
Perdas de energia no bloqueio da condução:	$E_{offD} := V_{in} \cdot Q_{rr} = 0 \text{ J}$	
Perdas de comutação	$P_{swD} := (E_{onD} + E_{offD}) \cdot f_s = 0 \text{ W}$	

Figura B.17 – Planilha de Dados e Cálculos - Pág. 17

Perdas de condução Conversor (c.c.-c.a.)	$P_{CD1} := R_D \cdot (I_{p_{in_max}} \cdot D_{cc_ca})^2 = 2.913 \text{ W}$
Perdas de condução Conversor (c.a.-c.a.)	$P_{CD2} := R_D \cdot (I_{p_{in_max}} \cdot D_{ca_ca})^2 = 0.057 \text{ W}$
Perdas no Diodo	$P_{diodo} := (P_{CD1} \cdot 2) + (P_{CD2} \cdot 2) = 5.941 \text{ W}$
PERDAS NOS SEMICONDUTORES	
Perdas nos semicondutores	$P_{semicondutores} := P_M + P_{diodo} = 18.483 \text{ W}$
	$\Delta T := 40 \text{ K}$
Resistência Térmica do dissipador	$R_{th} := \frac{\Delta T}{P_{semicondutores}} = 2.164 \frac{\text{K}}{\text{W}}$
EFICIÊNCIA DO CONVERSOR	
Perda total componentes	$P_{perda} := P_{indutor1} + P_{indutor2} + P_M + P_{diodo} = 51.633 \text{ W}$
Potência final na saída	$P_{saída} := P_o - P_{perda} = 200.067 \text{ W}$
Eficiência do conversor	$n := \frac{P_{saída}}{P_o} \cdot 100 = 79.486$

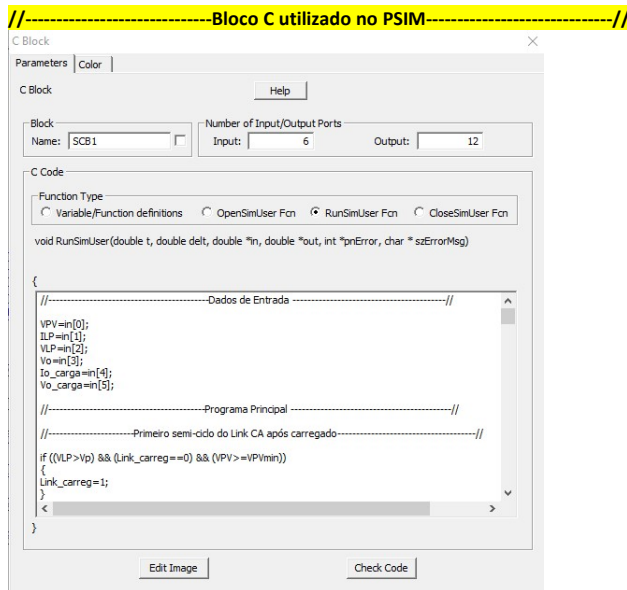
Figura B.18 – Planilha de Dados e Cálculos - Pág. 18

DISSIPADOR		
Diodo STTH3010PI	$R_{D_thjc} := 1.8 \frac{K}{W}$	
	$T_{D_J} := 175 K$	$R_{D_thcd} := 0.4 \frac{K}{W}$
Mosfet STP38N65M5	$R_{S_thjc} := 0.66 \frac{K}{W}$	$R_{S_thja} := 62.5 \frac{K}{W}$
	$T_{S_J} := 150 K$	$R_{S_thcd} := 0.4 \frac{K}{W}$
Temperatura ambiente considerada		$T_a := 40 K$
Temperatura máxima de junção considerada		$T_j := 140 K$
Resistência Térmica do dissipador para o Diodo	$R_{Dda} := \frac{T_j - T_a}{P_{diodo}} - R_{D_thjc} - R_{D_thcd} = 14.632 \frac{K}{W}$	
Resistência Térmica do dissipador para o Mosfet	$R_{Sda} := \frac{T_j - T_a}{P_M} - R_{S_thjc} - R_{S_thcd} = 6.913 \frac{K}{W}$	
Resistência Térmica Equivalente do dissipador	$R_{eqda} := \frac{R_{Dda} \cdot R_{Sda}}{R_{Dda} + R_{Sda}} = 4.695 \frac{K}{W}$	

APÊNDICE C – CÓDIGO C UTILIZADO NA SIMULAÇÃO DO PSIM

Nessa seção é apresentado o bloco e o código C utilizado na simulação do PSIM versão 9.1.1.400, para simular o funcionamento do micro-inversor proposto.

Figura C.1 – Código de programação C das simulações - Pág. 1



//---Definição das Variáveis e funções no bloco C do PSIM-(Variable/Function definitions)---//

```
float histerese, VRef_rms, Freq, VpRef, Off_IRef, IPVmax;
double IPV, VPV, ILP, VLP, Vo, IRef, Vp, VRef, decp_dif, decn_dif, D1, F1, teste;
double Ond_triang, Onda_triang_pp, F2, F3, D2, Curv_IRef;
int estado, S0_S3, S1_S2, linkCA, car_link, inc, dec, decp, decn, Vref_neg, prim_incr;
int S19_S21, S18_S22, S13_S15, S12_S16, est3_1even, est7_1even, posic, inc_posi;
int dec_posi, inc_neg, dec_neg, cicloCA, Ond_quad, um_pul_pos, um_pul_neg, incn, incp;
double selo_transp, selo_transn, selo_trans, Link_carreg, Vo_rms, buffer_Vo_pico;
double lo_carga, lo_rms, Vo_carga, VPVmin, buffer_lo_pico;
int cont1, cont2, corrigi_inc_p, corrigi_inc_n, corrigi_dec_p, corrigi_dec_n;
```

//----Definição dos Estados iniciais das variáveis no bloco C do PSIM (OpenSimUser Fcn)----//

```
estado=0;
cont1=0;
buffer_Vo_pico=0;
cont2=0;
buffer_lo_pico=0;
prim_incr=0;
lo_rms=0;
Link_carreg=0;
um_pul_pos=0;
um_pul_neg=0;
incn=0;
incp=0;
Ond_quad=0;
Ond_triang=0;
Onda_triang_pp=0;
IPVmax=(8.63*2); //IPV máxima do módulo fotovoltaico
VPVmin=(37.1); //Tensão mínima de alimentação da fonte.
F2=(8.5e-6); //Relação ganho para VPP IRef (3.0e-6/Ganho 30% fim de escala sobre Off set)
Off_IRef=(1.2); //Offset IRef
histerese=(10e-3);
cicloCA=0;
VRef=0;
Curv_IRef=0;
F1=0;
D1=0;
VRef_rms=220;
Freq=60;
```


Figura C.2 – Código de programação C das simulações - Pág. 2

```

VpRef=VRef_rms*sqrt(2);
Vp=((220*1.4142)*1.1);
Vo_rms=0;
inc=0;
dec=0;
Vref_neg=0;
posic=0;
F3=0;
selo_transp=0;
selo_transn=0;
est3_1even=0;
est7_1even=0;
corrigi_inc_p=0;
corrigi_inc_n=0;
corrigi_dec_p=0;
corrigi_dec_n=0;

//-----Rotina principal no Bloco C do PSIM (RunSimUser Fcn)-----//
//-----Dados de Entrada -----//
VPV=in[0];
ILP=in[1];
VLP=in[2];
Vo=in[3];
Io_carga=in[4];
Vo_carga=in[5];
//-----Programa Principal -----//
//-----Primeiro semi-ciclo do Link CA após carregado-----//
if ((VLP>Vp) && (Link_carreg==0) && (VPV>=VPVmin))
{Link_carreg=1;}
if ((Link_carreg==1) && (cicloCA==0) && (-1e-9<VLP<1e-9))
{cicloCA=1;
F1=(t-0);}
if (incn==1)
{prim_incr=0;}
//-----Geração da VRef - Onda Senoidal-----//
if (cicloCA==1)
{D1=t-F1;
VRef=VpRef*sin((Freq/60)*377*D1);}
//-----Geração da Onda Senoidal para gerar IRef-----//
if (cicloCA==1)
{D2=(t-F1+4.1667e-3);
Curv_IRef=VpRef*sin((Freq/60)*377*D2);}
//-----Geração de - Onda Quadrada para gerar IRef-----//
if ((Curv_IRef<0) && (cicloCA==1))
{Ond_quad=-1;}
else if (cicloCA==1)
{Ond_quad=1;}
//-----Geração de - Onda Triangular para gerar IRef-----//
if (cicloCA==1)
{Onda_triang_pp=(Onda_triang_pp+(Ond_quad*F2));}
if (Onda_triang_pp<0)
{Ond_triang=(Onda_triang_pp*(-1))+Off_IRef;}
else
{Ond_triang=Onda_triang_pp+Off_IRef;}
IRef=(Ond_triang*IPVmax);
//-----Sequência de estados-----//
if (((estado==0) && (VPV>=VPVmin)) || ((estado==8) && (VLP<=VPV)))
{estado=1;}
else if ((estado==1) && (ILP >= IRef))
{estado=2;}
else if ((estado==2) && (VLP <= Vo))
{estado=3;}
else if ((estado==3) && (ILP <= 0))
{estado=4;}

```

Fonte: Autor.

Figura C.3 – Código de programação C das simulações - Pág. 3

```
else if ((estado==4) && (VLP >=-VPV))
{estado=5;}
else if ((estado==5) && (ILP <=-IRef))
{estado=6;}
else if ((estado==6) && (VLP >=Vo))
{estado=7;}
else if ((estado==7) && (ILP >=0))
{estado=8;}
//-----LinkCA semi ciclo negativo-----//
if (VLP<0)
{linkCA=1;}
else
{linkCA=0;}
//-----Tensão de Ref. negativo-----//
if (VRef<0)
{Vref_neg=1;}
else
{Vref_neg=0;}
//-----Reseta região do decremento do semiciclo no link CA-----//
if (decn==1 || decp==1)
{decp=1;}
else
{decp=0;}
//-----Reseta região do incremento do semiciclo no link CA-----//
if ((incn==1) || (incp==1))
{incp=1;}
else
{incp=0;}
//-----Uma correção por semi-ciclo no link CA-----//
if ((linkCA==1) && ((decn==1) || (incn==1)))
{um_pul_pos=0;
um_pul_neg=1;}
if ((linkCA==0) && ((decp==1) || (incp==1)))
{um_pul_neg=0;
um_pul_pos=1;}
//-----Determina a região de incremento ou decremento do semiciclo no link CA-----//
if (Vref_neg==0)
{F3=(histerese*1);}
else
{F3=(histerese*(-1));}
if (((Vo)< (VRef-F3)) && (Vref_neg==0))
{corrigi_inc_p=1;}
else
{corrigi_inc_p=0;}
if (((Vo)> (VRef-F3)) && (Vref_neg==1))
{corrigi_inc_n=1;}
else
{corrigi_inc_n=0;}
if (((Vo)> (VRef+F3)) && (Vref_neg==0))
{corrigi_dec_p=1;}
else
{corrigi_dec_p=0;}
if (((Vo)< (VRef+F3)) && (Vref_neg==1))
{corrigi_dec_n=1;}
else
{corrigi_dec_n=0;}
if ((incp==0)&&(VLP<Vp) && (VLP>=0)&& ((corrigi_inc_p==1) || (corrigi_inc_n==1)) &&
(um_pul_pos==0))
{incn=0;
decp=0;
decn=0;
incp=1;}
if ((incn==0)&&(VLP<0) && (VLP>=Vp) &&((corrigi_inc_p==1) || (corrigi_inc_n==1)) &&
(um_pul_neg==0))
```

Figura C.4 – Código de programação C das simulações - Pág. 4

```

{incp=0;
decp=0;
decn=0;
incn=1;}
if ((decn==0) && (linkCA==1) && (VLP<-Vp) &&(( corrigi_dec_p==1)|| (corrigi_dec_n==1)) &&
(um_pul_neg==0))
{incn=0;
incp=0;
decp=0;
decn=1;}
if ((decp==0) && (linkCA==0) && (VLP>Vp) &&(( corrigi_dec_p==1)|| (corrigi_dec_n==1)) &&
(um_pul_pos==0))
{incn=0;
incp=0;
decn=0;
decp=1;}
//-----Estado 1-----//
if ((estado==1) && (ILP<IRef))
{S0_S3=1;}
else
{S0_S3=0;}
//-----Estado 3 Incremento (linkCA negativo) e (Vo positivo)-----//
if (((incn==1) && (linkCA==1) && (Vref_neg==0) && (est3_1even==0)) || (prim_incr==1))
{S19_S21=1;
est3_1even=1;
posic=1;}
//-----Estado 3 Incremento (linkCA negativo) e (Vo negativo)-----//
if ((incn==1) && (linkCA==1) && (Vref_neg==1) && (est3_1even==0))
{S18_S22=1;
est3_1even=1;
posic=2;}
//-----Estado 3 Decremento (linkCA negativo) e (Vo positivo)-----//
if ((decn==1) && (linkCA==1) && (Vref_neg==0) && (est3_1even==0))
{S13_S15=1;
est3_1even=1;
posic=3;}
//-----Estado 3 Decremento (linkCA negativo) e (Vo negativo)-----//
if ((decn==1) && (linkCA==1) && (Vref_neg==1) && (est3_1even==0))
{S12_S16=1;
est3_1even=1;
posic=4;}
//-----Estado 5-----//
if ((estado==5) && (ILP>-IRef))
{S1_S2=1;}
else
{S1_S2=0;}
//-----Estado 7 Incremento (linkCA positivo) e (Vo positivo)-----//
if ((incp==1) && (linkCA==0) && (Vref_neg==0) && (est7_1even==0))
{S12_S16=1;
est7_1even=1;
posic=5;}
//-----Estado 7 Incremento (linkCA positivo) e (Vo negativo)-----//
if ((incp==1) && (linkCA==0) && (Vref_neg==1) && (est7_1even==0))
{S13_S15=1;
est7_1even=1;
posic=6;}
//-----Estado 7 Decremento (linkCA positivo) e (Vo positivo)-----//
if ((decp==1) && (linkCA==0) && (Vref_neg==0) && (est7_1even==0))
{S18_S22=1;
est7_1even=1;
posic=7;}
//-----Estado 7 Decremento (linkCA positivo) e (Vo negativo)-----//
if ((decp==1) && (linkCA==0) && (Vref_neg==1) && (est7_1even==0))
{S19_S21=1;

```

Fonte: Autor.

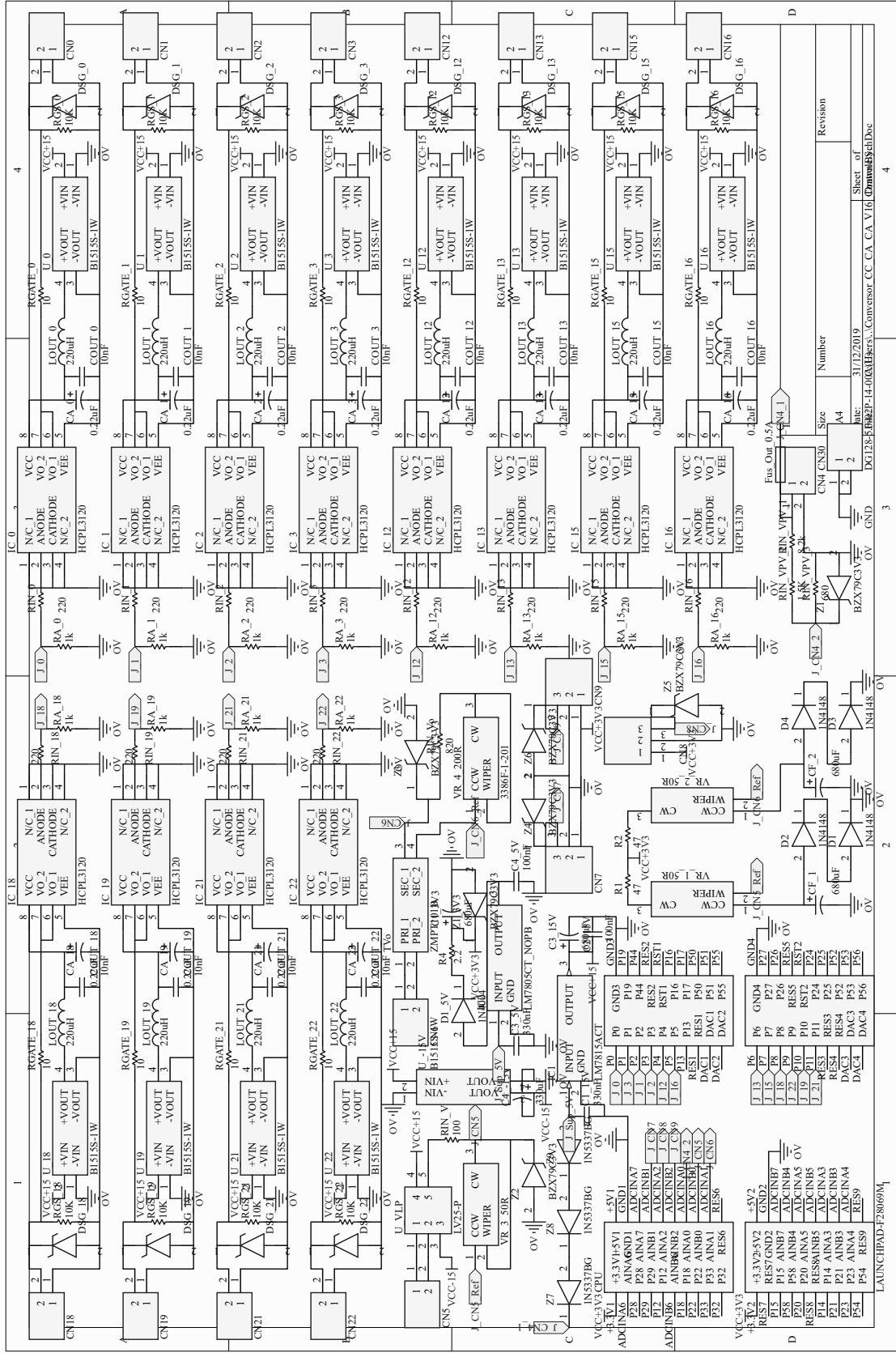
Figura C.5 – Código de programação C das simulações - Pág. 5

```
est7_1even=1;
posic=8;}
//-----Não liga o conversor de saída-----//
if (((inc==1) && ((Vo*Vo)>(VRef*VRef))) || ((dec==1) && ((Vo*Vo)<(VRef*VRef))))
{S12_S16=0;
S13_S15=0;
S18_S22=0;
S19_S21=0;}
//-----Reset do evento no semi-ciclo no conversor de saída-----//
if ((est3_1even==1) && (linkCA==0))
{est3_1even=0;}
else if ((est7_1even==1) && (linkCA==1))
{est7_1even=0;}
//-----Tensão de saída eficaz-----//
if ((Vo_carga >=0) && (cont1>=1))
{cont1=0;}
else if ((Vo_carga >=0) && (Vo_carga>buffer_Vo_pico))
{buffer_Vo_pico=Vo;}
else if ((Vo_carga <0) && (cont1==0))
{Vo_rms=(buffer_Vo_pico/sqrt(2));
cont1=1;
buffer_Vo_pico=0;}
//-----Corrente de saída eficaz na carga-----//
if ((Io_carga >=0) && (cont2>=1))
{cont2=0;}
else if ((Io_carga >=0) && (Io_carga>buffer_Io_pico))
{buffer_Io_pico = Io_carga;}
else if ((Io_carga <0) && (cont2==0))
{Io_rms=(buffer_Io_pico/sqrt(2));
cont2=1;
buffer_Io_pico=0;}
//-----Dados de Saída-----//
out[0]=S0_S3;
out[1]=S1_S2;
out[2]=S12_S16;
out[3]=S13_S15;
out[4]=S18_S22;
out[5]=S19_S21;
out[6]=VRef;
out[7]=IRef;
out[8]=estado;
out[9]=Vo_rms;
out[10]=Io_rms;
out[11]=corrige_dec_p; //Livre1;
//-----end program-----//
```

APÊNDICE D – ESQUEMAS ELETRÔNICOS E LAYOUTS DAS PCB'S DO PROTÓTIPO

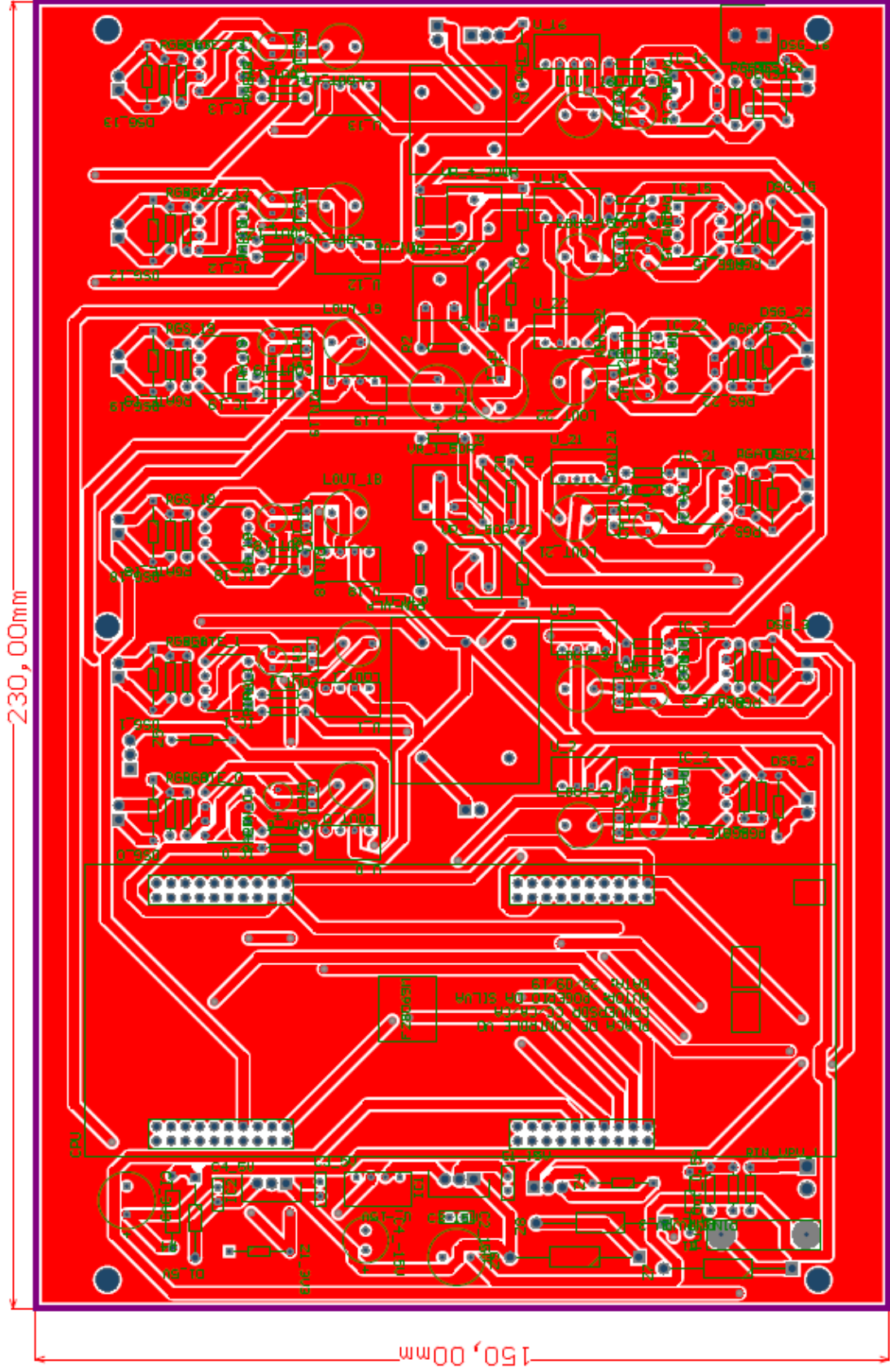
Nessa seção são apresentados: os esquemas eletrônicos do protótipo, divididos em placa de controle e placa de potência; os layout's das placas PCB's. Para a geração do esquema eletrônico utilizou-se da ferramenta de projetos Altium Designer versão 16.0.5.

Figura D.1 – Esquema eletrônico placa de controle



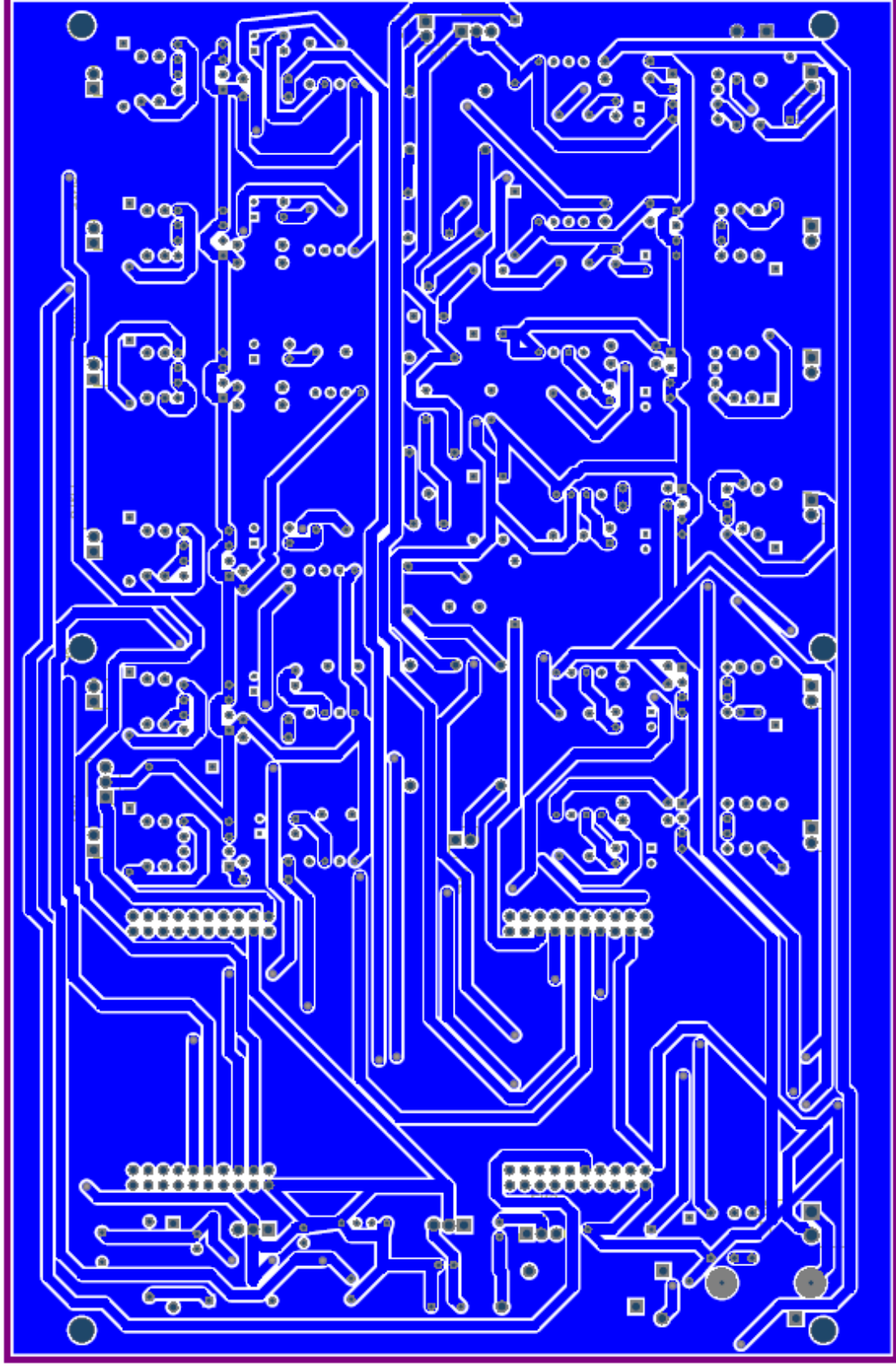
Fonte: Autor.

Figura D.2 – Lay-out Top-layer placa de controle



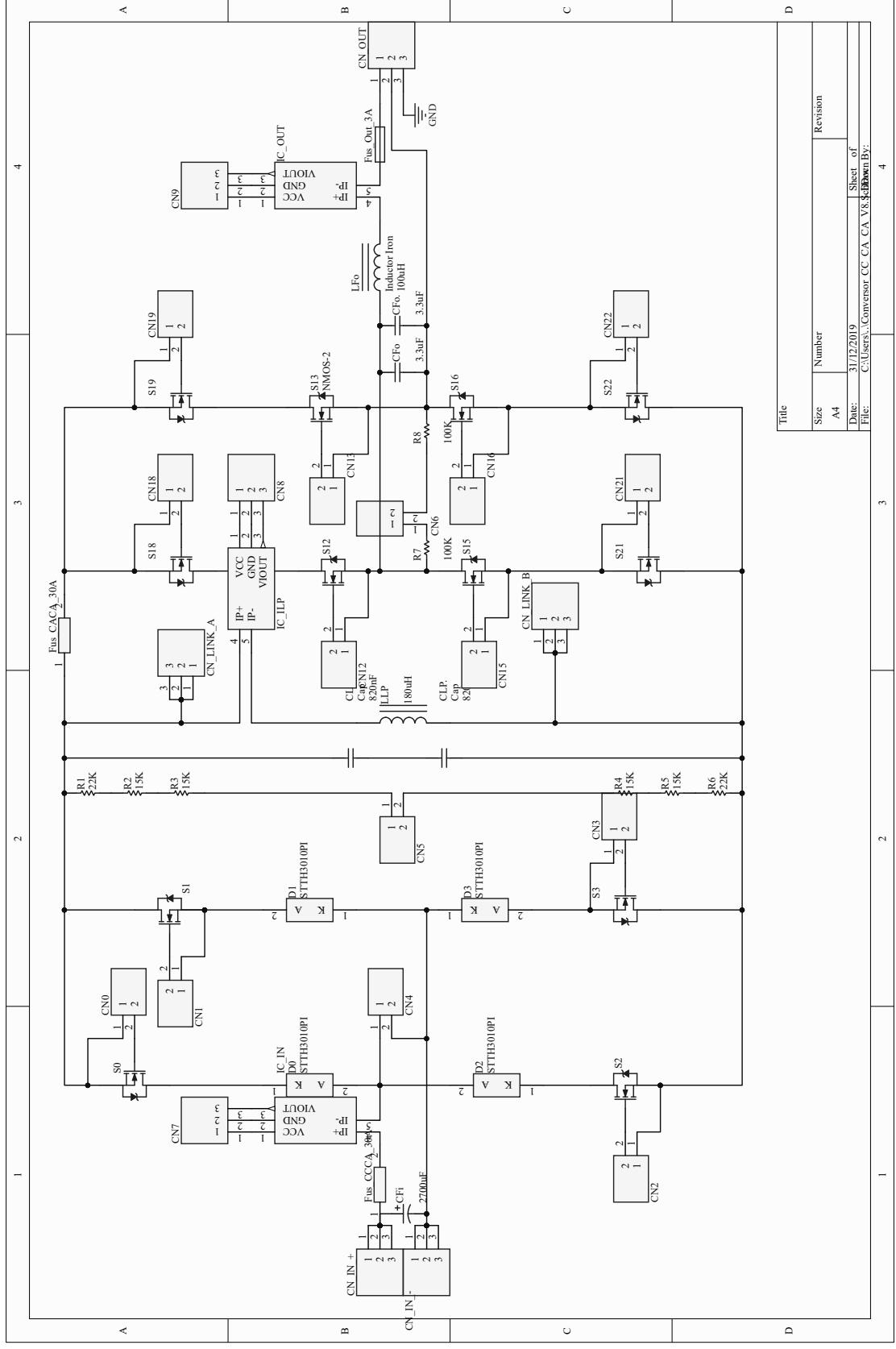
Fonte: Autor.

Figura D.3 – Lay-out Bottom-layer placa de controle



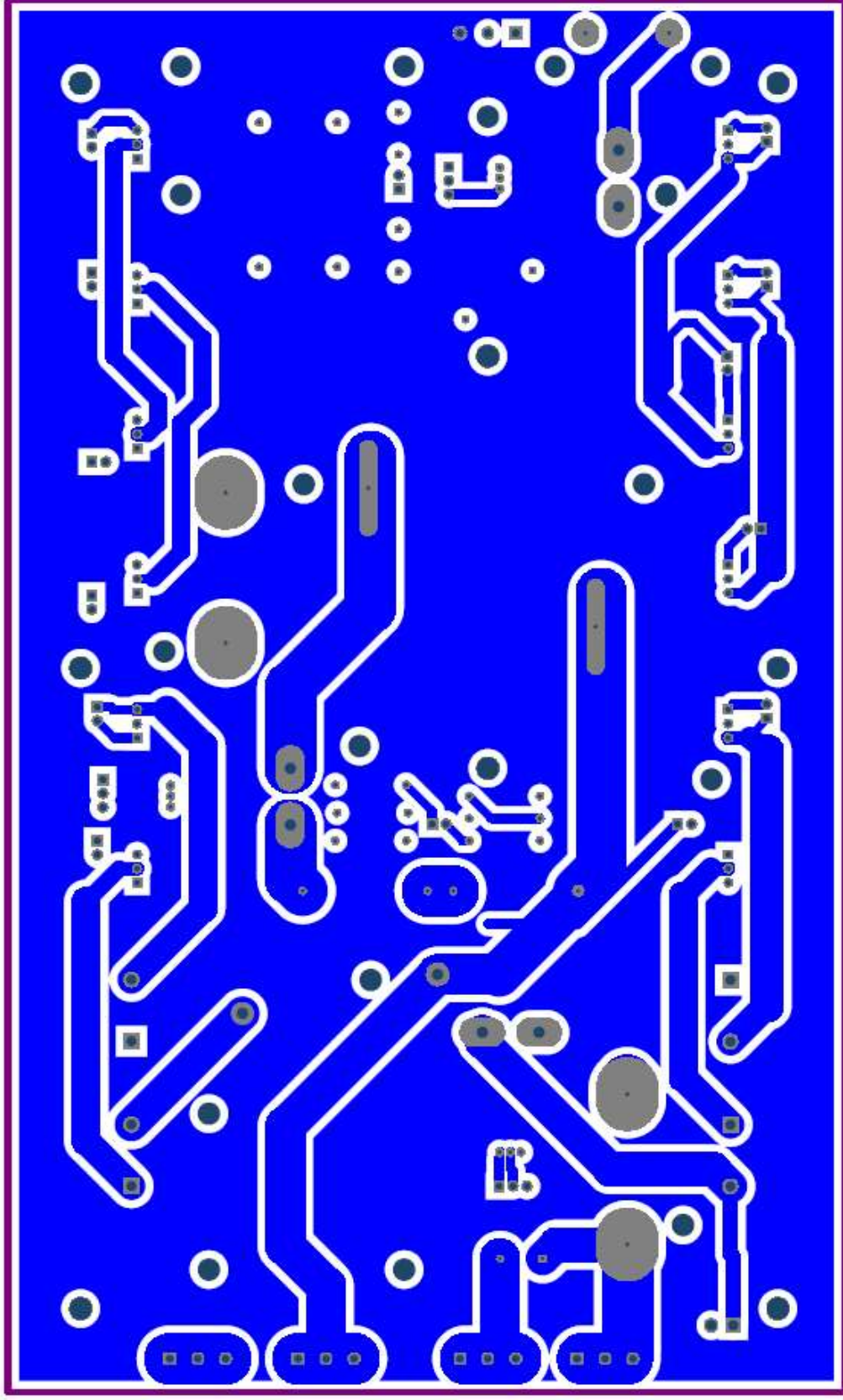
Fonte: Autor.

Figura D.4 – Projeto eletrônico placa de potência



Title	
Size	Number
A4	
Date:	Revision
31/12/2019	
File:	Sheet of
C:\Users\... \Converter CC CA CA V8	4
Drawn By:	

Figura D.6 – Lay-out Bottom-layer placa de potência



Fonte: Autor.

APÊNDICE E – LISTAS DOS MATERIAIS PARA FABRICAÇÃO DO PROTÓTIPO

Nessa seção é apresentado a lista dos materiais necessários para fabricação do protótipo, com os respectivos custos e fornecedores.

Figura E.1 – Lista de materiais Protótipo micro-inversor pág. 1

Descrição no Projeto PCB	Nome do Produto	Forneced.	Preço	Quant	Subtotal
C1_15V, C3_5V	Capacitor Eletrolítico 0,33UF/50V - 105°C	Proesi Compon.	R\$0,13	2	R\$0,26
C1_3V3, CF_1, CF_2	Capacitor Eletrolítico Epos 680UF/16V - 105°C	Proesi Compon.	R\$1,44	3	R\$4,32
C2_15V, C4_5V	Capacitor Cerâmico Disco 100nf- 100K - 50V - (104)	Proesi Compon.	R\$0,05	2	R\$0,10
C3_15V	Capacitor Eletrolítico Epos 680UF/25V	Proesi Compon.	R\$0,97	1	R\$0,97
C4_-15V	Capacitor Eletrolítico 330UF/25V - 105°C	Proesi Compon.	R\$0,24	1	R\$0,24
CA_0, CA_1, CA_2, CA_3, CA_12, CA_13, CA_15, CA_16, CA_18, CA_19, CA_21, CA_22	Capacitor Eletrolítico 0,22UF/50V - 105°C	Proesi Compon.	R\$0,07	12	R\$0,84
Cfi	Capacitor Eletrolítico 2.200UF/50V - 105°C	Proesi Compon.	R\$3,12	1	R\$3,12
Cfo	Capacitores Políester 3.3uf (400v).	Mercado Livre	R\$5,00	2	R\$10,00
CLP	Capacitor Políester 820k 400v 5%	Mercado Livre	R\$2,96	2	R\$5,92
CN_IN_+, CN_IN_-, CN_OUT, CN_LINK_A, CN_LINK_B	Borne PCI KRE 3T Azul - Espaçamento 5,0mm	Proesi Compon.	R\$1,13	5	R\$5,65
CN0, CN1, CN2, CN3, CN5, CN6, CN12, CN13, CN15, CN16, CN18, CN19, CN21, CN22	Terminal 5159T - 2,5mm para Terminais 5051	Proesi Compon.	R\$0,06	68	R\$4,08
CN0, CN1, CN2, CN3, CN5, CN6, CN12, CN13, CN15, CN16, CN18, CN19, CN21, CN22	Conector 5045-2 - Macho 2,5mm - 180 graus - 2 vias	Proesi Compon.	R\$0,17	28	R\$4,76
CN0, CN1, CN2, CN3, CN5, CN6, CN12, CN13, CN15, CN16, CN18, CN19, CN21, CN22	Conector 5051-2 - Fêmea 2,5mm - 2 Vias, não acompanha o terminal	Proesi Compon.	R\$0,07	28	R\$1,96
CN30	Borne PCI KRE 2T Azul - Espaçamento 5,0mm	Proesi Compon.	R\$1,13	1	R\$1,13
CN4	Terminal KK 3961-T 3,96mm	Proesi Compon.	R\$0,14	4	R\$0,56
CN4	Conector KK 3961-2 Macho 3,96mm, 2 vias - 180 graus	Proesi Compon.	R\$0,28	2	R\$0,56
CN4	Conector KK 3961-2 Fêmea 3,96mm, 2 vias, não acompanha terminal	Proesi Compon.	R\$0,13	2	R\$0,26
CN7, CN8, CN9	Conector 5045-3 - Macho 2,5mm - 180° - 3 Vias	Proesi Compon.	R\$0,22	6	R\$1,32
CN7, CN8, CN9	Conector 5051-3 - Fêmea 2,5mm - 3 Vias, não acompanha o terminal	Proesi Compon.	R\$0,11	6	R\$0,66

Fonte: Autor.

Figura E.2 – Lista de materiais Protótipo micro-inversor pág. 2

Descrição no Projeto PCB	Nome do Produto	Forneced.	Preço	Quant	Subtotal
C1_15V, C3_5V	Capacitor Eletrolítico 0,33UF/50V - 105°C	Proesi Compon.	R\$0,13	2	R\$0,26
C1_3V3, CF_1, CF_2	Capacitor Eletrolítico Epcos 680UF/16V - 105°C	Proesi Compon.	R\$1,44	3	R\$4,32
C2_15V, C4_5V	Capacitor Cerâmico Disco 100nf- 100K - 50V - (104)	Proesi Compon.	R\$0,05	2	R\$0,10
C3_15V	Capacitor Eletrolítico Epcos 680UF/25V	Proesi Compon.	R\$0,97	1	R\$0,97
C4_-15V	Capacitor Eletrolítico 330UF/25V - 105°C	Proesi Compon.	R\$0,24	1	R\$0,24
CA_0, CA_1, CA_2, CA_3, CA_12, CA_13, CA_15, CA_16, CA_18, CA_19, CA_21, CA_22	Capacitor Eletrolítico 0,22UF/50V - 105°C	Proesi Compon.	R\$0,07	12	R\$0,84
Cfi	Capacitor Eletrolítico 2.200UF/50V - 105°C	Proesi Compon.	R\$3,12	1	R\$3,12
Cfo	Capacitores Políester 3,3uf (400v)	Mercado Livre	R\$5,00	2	R\$10,00
CLP	Capacitor Políester 820k 400v 5%	Mercado Livre	R\$2,96	2	R\$5,92
CN_IN_+, CN_IN_-, CN_OUT, CN_LINK_A, CN_LINK_B	Borne PCI KRE 3T Azul - Espaçamento 5,0mm	Proesi Compon.	R\$1,13	5	R\$5,65
CN0, CN1, CN2, CN3, CN5, CN6, CN12, CN13, CN15, CN16, CN18, CN19, CN21, CN22	Terminal 5159T - 2,5mm para Terminais 5051	Proesi Compon.	R\$0,06	68	R\$4,08
CN0, CN1, CN2, CN3, CN5, CN6, CN12, CN13, CN15, CN16, CN18, CN19, CN21, CN22	Conector 5045-2 - Macho 2,5mm - 180 graus - 2 vias	Proesi Compon.	R\$0,17	28	R\$4,76
CN0, CN1, CN2, CN3, CN5, CN6, CN12, CN13, CN15, CN16, CN18, CN19, CN21, CN22	Conector 5051-2 - Fêmea 2,5mm - 2 Vias, não acompanha o terminal	Proesi Compon.	R\$0,07	28	R\$1,96
CN30	Borne PCI KRE 2T Azul - Espaçamento 5,0mm	Proesi Compon.	R\$1,13	1	R\$1,13
CN4	Terminal KK 3961-T 3,96mm	Proesi Compon.	R\$0,14	4	R\$0,56
CN4	Conector KK 3961-2 Macho 3,96mm, 2 vias - 180 graus	Proesi Compon.	R\$0,28	2	R\$0,56
CN4	Conector KK 3961-2 Fêmea 3,96mm, 2 vias, não acompanha terminal	Proesi Compon.	R\$0,13	2	R\$0,26
CN7, CN8, CN9	Conector 5045-3 - Macho 2,5mm - 180° - 3 Vias	Proesi Compon.	R\$0,22	6	R\$1,32
CN7, CN8, CN9	Conector 5051-3 - Fêmea 2,5mm - 3 Vias, não acompanha o terminal	Proesi Compon.	R\$0,11	6	R\$0,66

Fonte: Autor.

Figura E.3 – Lista de materiais Protótipo micro-inversor pág. 3

LLP	Núcleo de Ferrite NEE-65/33/26-7200-IP12R - Conjunto com 2 Peças	Proesi Compon.	R\$69,11	1	R\$69,11
LOUT_0, LOUT_1, LOUT_2, LOUT_3, LOUT_12, LOUT_13, LOUT_15, LOUT_16, LOUT_18, LOUT_19, LOUT_21, LOUT_22	Indutor 220uH.	Mercado Livre	R\$5,00	12	R\$60,00
Montagem	Fita de PVC Branca para garantir isolamento entre a placa de potência e os dissipadores. Quantidade em metro.	Casa do Marceneiro	R\$15,00	1	R\$15,00
Montagem	Arruela 3/16 polegadas.	Delupo Ferragens	R\$0,25	24	R\$6,00
Montagem	Porcas rosca 3/16 polegadas.	Delupo Ferragens	R\$0,50	24	R\$12,00
Montagem	Tirante com rosca 3/16 polegadas, para fazer 6 tirantes de 15cm, espaçadores das placas de potência e controle, quantidade em metro.	Delupo Ferragens	R\$10,00	1	R\$10,00
Montagem	Pino Fixador Rebite PF-1 Natural	Proesi Compon.	R\$0,72	20	R\$14,40
Montagem	Percloreto Líquido de Ferro Implastec - Frasco 500ml	Proesi Compon.	R\$15,70	1	R\$15,70
Montagem	Dissipador de Calor 32X120X120mm	Proesi Compon.	R\$31,73	2	R\$63,46
Montagem	Pasta Térmica Implastec - Pote 50g	Proesi Compon.	R\$8,70	1	R\$8,70
Montagem	Isolante de Silicone TO-220	Walgrí Elettronica	R\$0,65	15	R\$9,75
Montagem	Isolante de Silicone TO-247	Walgrí Elettronica	R\$0,65	6	R\$3,90
Montagem	Cabo 0,75mm, quantidade em metro	Walgrí Elettronica	R\$1,00	4	R\$4,00
PCB Controle	Placa de Fibra Cobreada Face Dupla 13X23cm	Proesi Compon.	R\$20,00	1	R\$20,00
PCB Potência	Placa de Fibra Cobreada Face Dupla 13X25cm	Proesi Compon.	R\$22,00	1	R\$22,00
R1, R2	Capacitor Eletrolítico Epcos 680UF/25V	Proesi Compon.	R\$0,02	2	R\$0,04
R1, R6	Resistor 2W - 22K	Proesi Compon.	R\$0,18	2	R\$0,36
R2, R3, R4, R5	Resistor 2W - 15K	Proesi Compon.	R\$0,18	4	R\$0,72
R4	Resistor 1W - 2R2	Proesi Compon.	R\$0,11	1	R\$0,11
R7, R8	Capacitor Cerâmico Disco 100nf- 100K - 50V - (104)	Proesi Compon.	R\$0,05	2	R\$0,10
RA_0, RA_1, RA_2, RA_3, RA_12, RA_13, RA_15, RA_16, RA_18, RA_19, RA_21, RA_22.	Resistor Carbono CR25 - 1/4W - 1K	Proesi Compon.	R\$0,02	12	R\$0,24

Fonte: Autor.

Figura E.4 – Lista de materiais Protótipo micro-inversor pág. 4

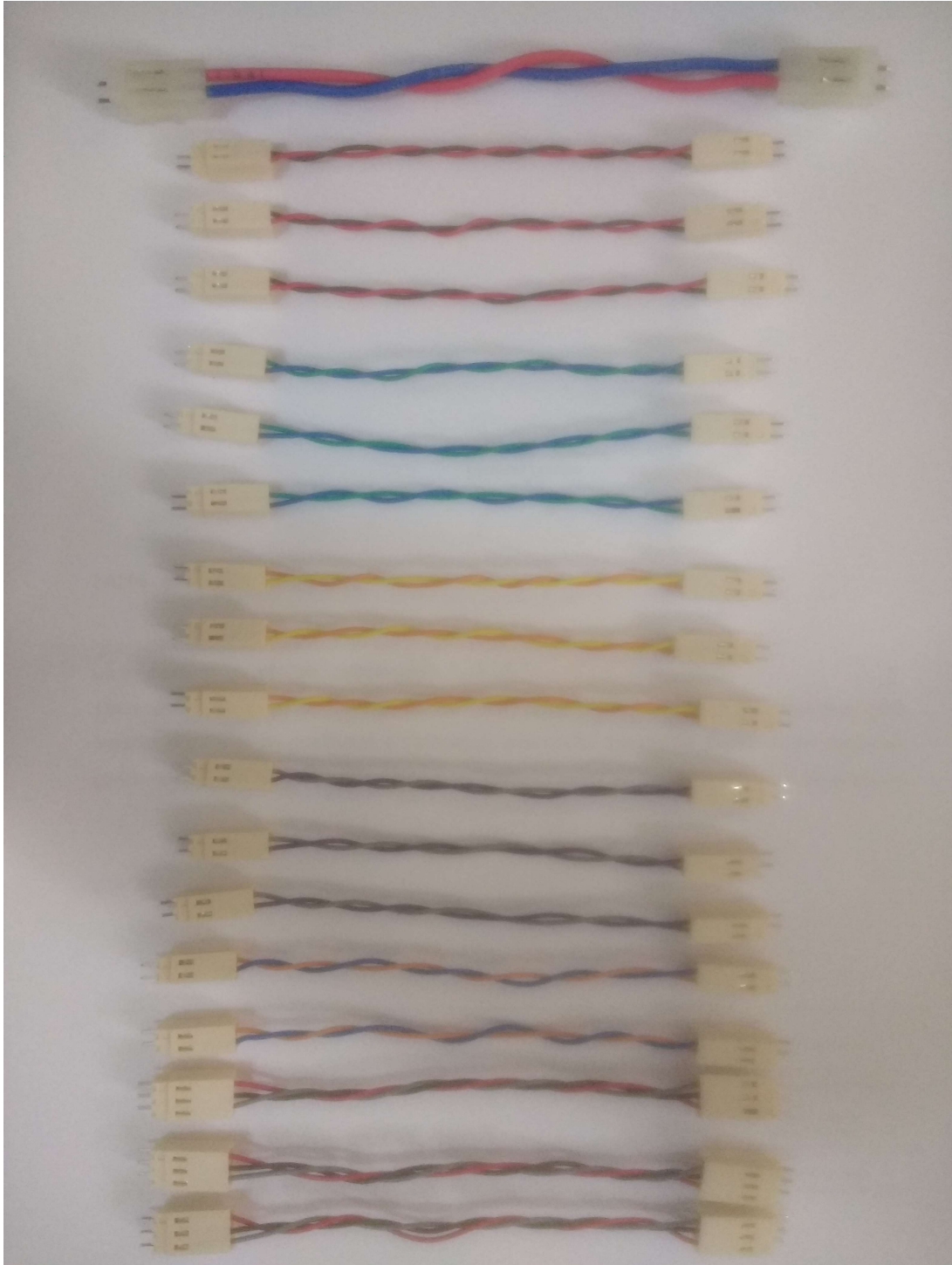
RGATE_0, RGATE_1, RGATE_2, RGATE_3, RGATE_12, RGATE_13, RGATE_15, RGATE_16, RGATE_18, RGATE_19, RGATE_21, RGATE_22,	Resistor Carbono CR25 - 1/4W - 10R	Proesi Compon.	R\$0,02	12	R\$0,24
RGS_0, RGS_1, RGS_2, RGS_3, RGS_12, RGS_13, RGS_15, RGS_16, RGS_18, RGS_19, RGS_21, RGS_22,	Resistor Carbono CR25 - 1/4W - 10K	Proesi Compon.	R\$0,02	12	R\$0,24
RIN_0, RIN_1, RIN_2, RIN_3, RIN_12, RIN_13, RIN_15, RIN_16, RIN_18, RIN_19, RIN_21, RIN_22,	Resistor Carbono CR25 - 1/4W - 220R	Proesi Compon.	R\$0,02	12	R\$0,24
RIN_VLP	Resistor Carbono CR25 - 1/4W - 100R	Proesi Compon.	R\$0,02	1	R\$0,02
RIN_V0	Resistor Carbono CR25 - 1/4W - 820R	Proesi Compon.	R\$0,02	1	R\$0,02
RIN_VPV_1	Resistor Carbono CR25 - 1/4W - 8K2	Proesi Compon.	R\$0,02	1	R\$0,02
RIN_VPV_2	Resistor Carbono CR25 - 1/4W - 1K5	Proesi Compon.	R\$0,02	1	R\$0,02
RIN_VPV_3	Resistor Carbono CR25 - 1/4W - 680R	Proesi Compon.	R\$0,02	1	R\$0,02
S0, S1, S2, S3, S12, S13, S15, S16, S18, S19, S21, S22	STP38N65M5 38N65M5 PARA-220 650v 30a	Aliexpress	R\$6,72	12	R\$80,60
S0, S1, S2, S3, S12, S13, S15, S16, S18, S19, S21, S22	Bucha Isolante para TO220	Walgri Eletronica	R\$0,30	12	R\$3,60
S0, S1, S2, S3, S12, S13, S15, S16, S18, S19, S21, S22	Kit parafuso, porca e arruela de 2,5mm com 10mm de comprimento	Walgri Eletronica	R\$0,25	12	R\$3,00
Tvo	ZMPT101B 2mA/2mA Precisão do Sensor de Tensão de Saída do transformador de tensão de Fase	Aliexpress	R\$12,12	1	R\$12,12
U_0, U_1, U_2, U_3, U_12, U_13, U_15, U_16, U_18, U_19, U_21, U_22, U_23, U_24, U_25, U_26, U_27, U_28, U_29	B1515S-1W DC-DC conversor de tensão isolado.	Aliexpress	R\$6,47	13	R\$84,14
U_VLP	Sensor de corrente LV25-P Original Novo	Aliexpress	R\$49,20	1	R\$49,20
VR_1 50R, VR_2 50R, VR_3 50R	Trimpot 3386F - 500/1 Volta - 50R	Proesi Compon.	R\$1,17	3	R\$3,51
VR_4 200R	Trimpot 3386F - 201/1 Volta - 200R	Proesi Compon.	R\$1,17	1	R\$1,17
Z1, Z1_3V3, Z2, Z3, Z4, Z5, Z6	Diodo Zener 0,4W 1N746 - 3,3V - BZX79C3V3	Proesi Compon.	R\$0,10	7	R\$0,70
Z7, Z8, Z9	Diodo Zener 5W 1N5337 - 4,7V	Proesi Compon.	R\$1,17	3	R\$3,51
Custo Total					R\$1.121,02

Fonte: Autor.

APÊNDICE F – FOTOS DO PROTÓTIPO

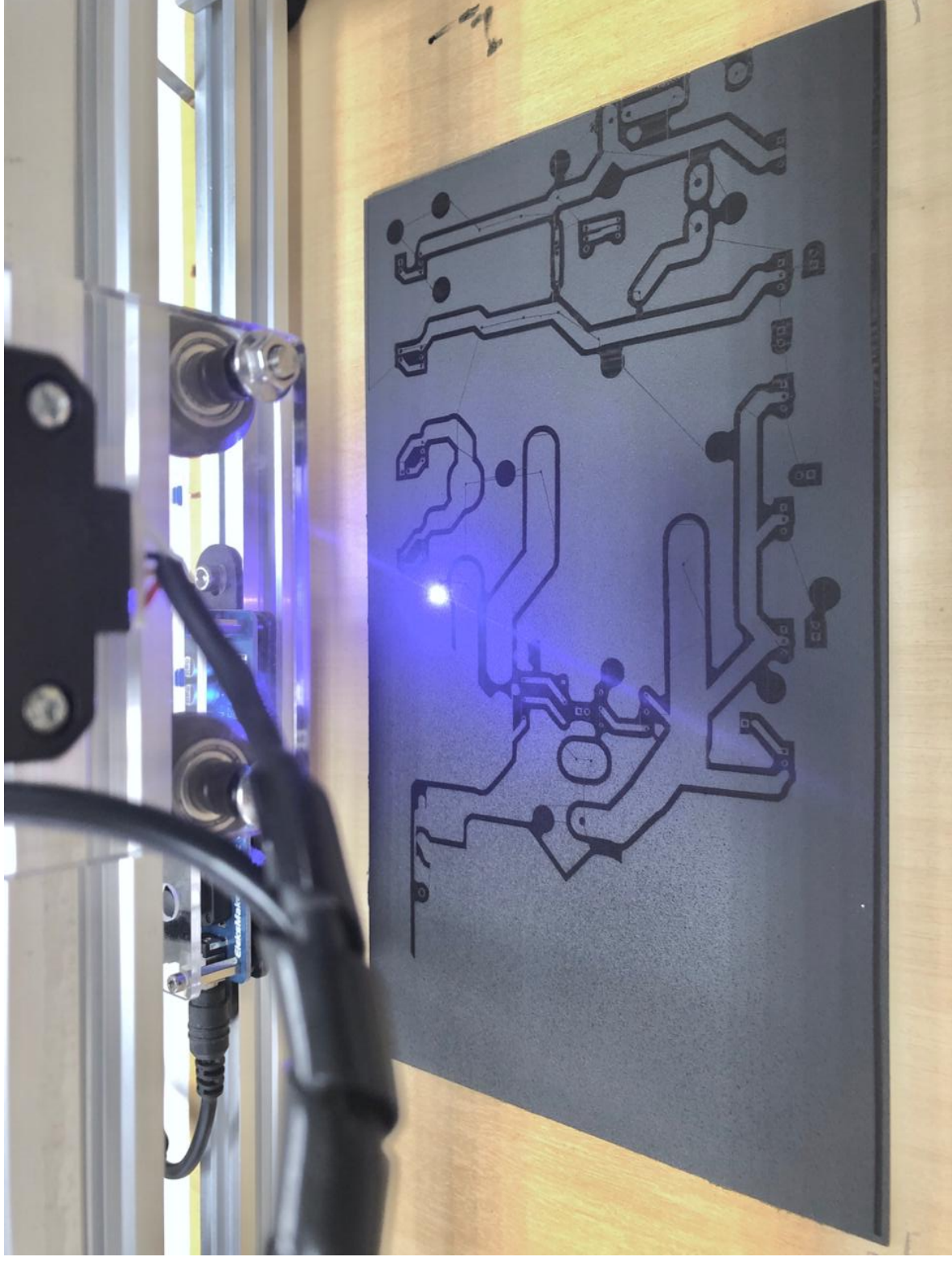
Nessa seção é apresentado algumas imagens do protótipo.

Figura F.1 – Cabos de Interligação entre a Placa de Controle e Potência.



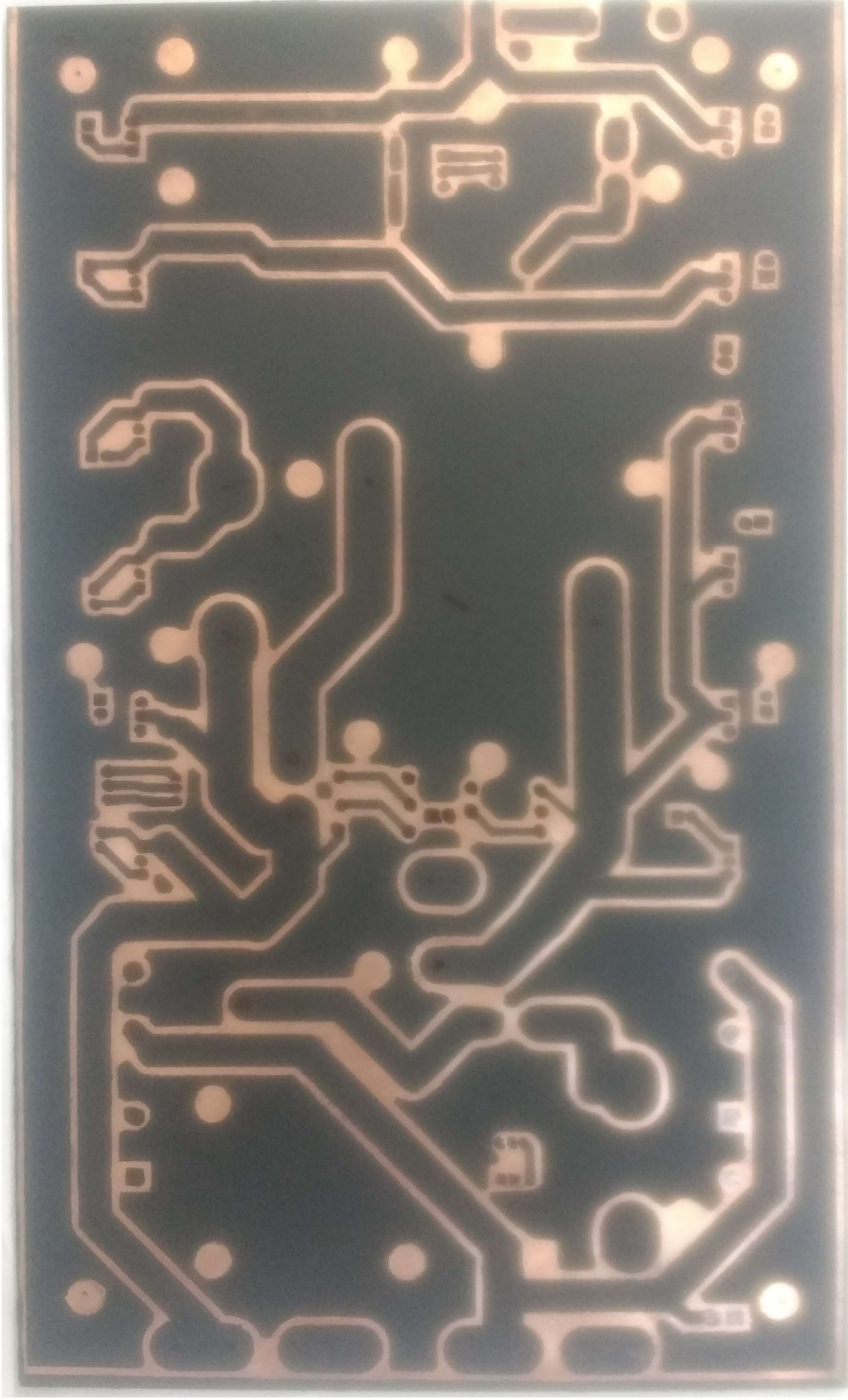
Fonte: Autor.

Figura F.2 – Imprimindo a Placa de Potência Top Layer na Impressora Lazer



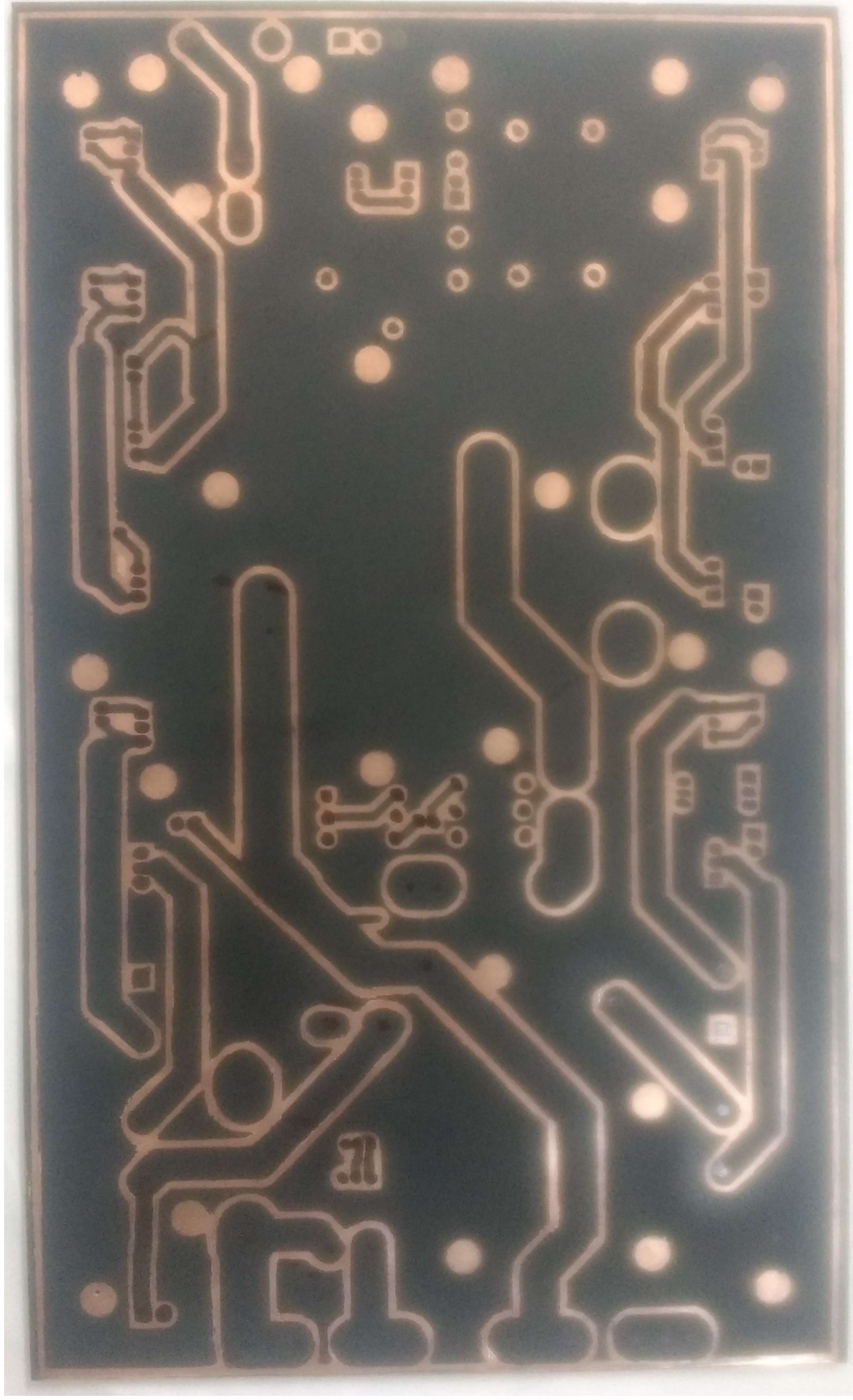
Fonte: Orientador.

Figura F.3 – Impressão da Placa de Potência Top Layer



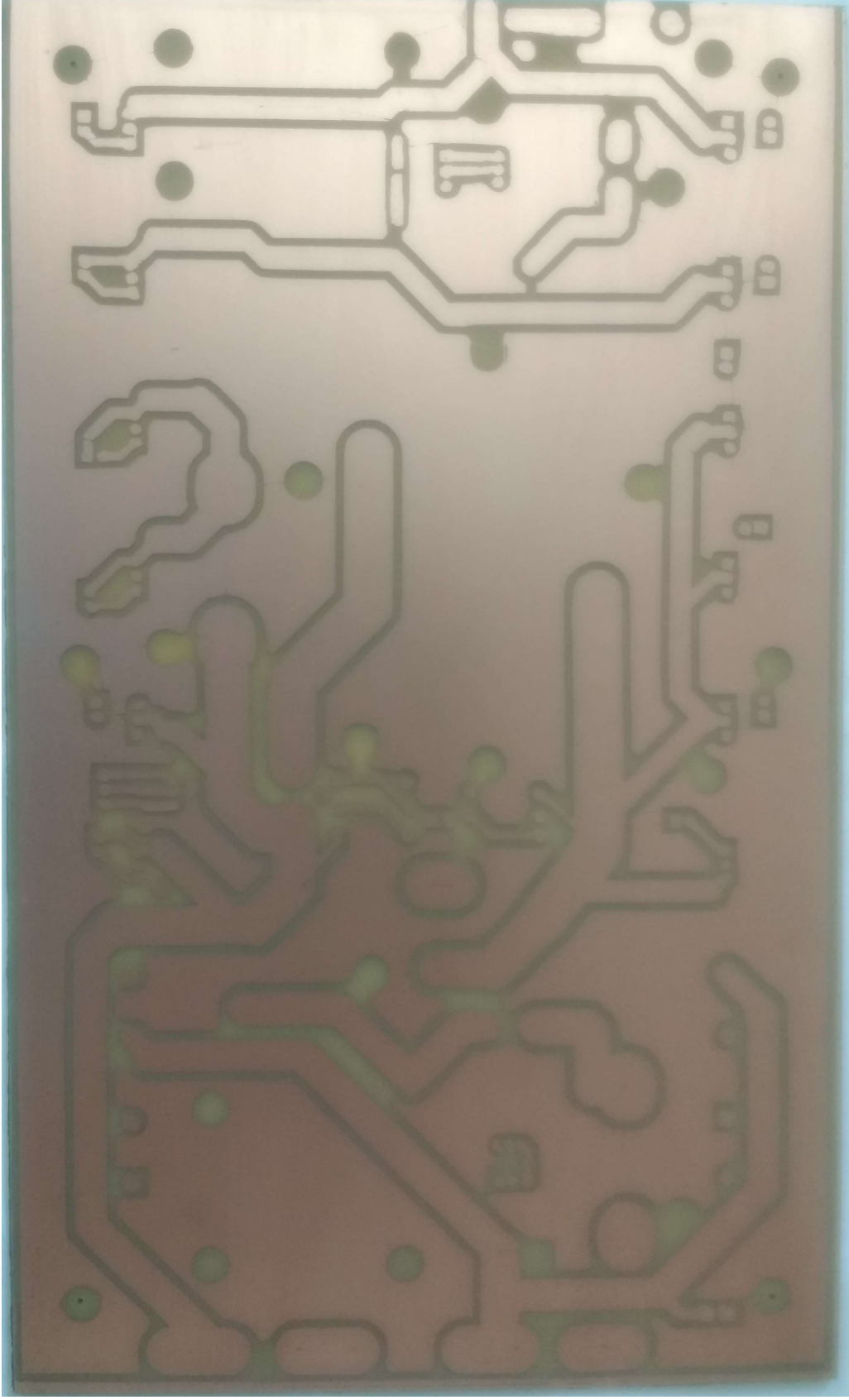
Fonte: Autor.

Figura F.4 – Impressão da Placa de Potência Botton Layer



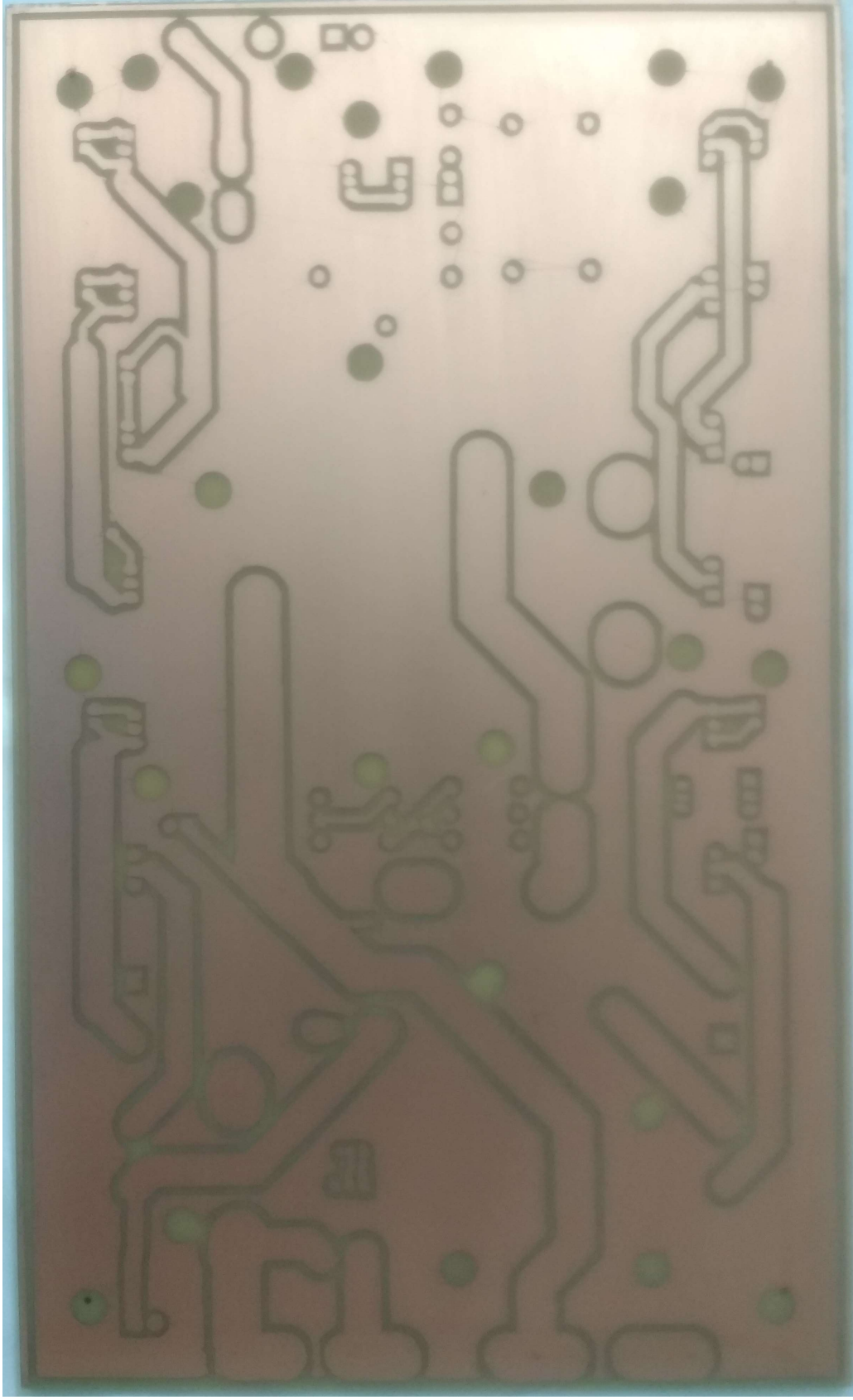
Fonte: Autor.

Figura F.5 – Placa de Potência Top Layer Após Corrosão



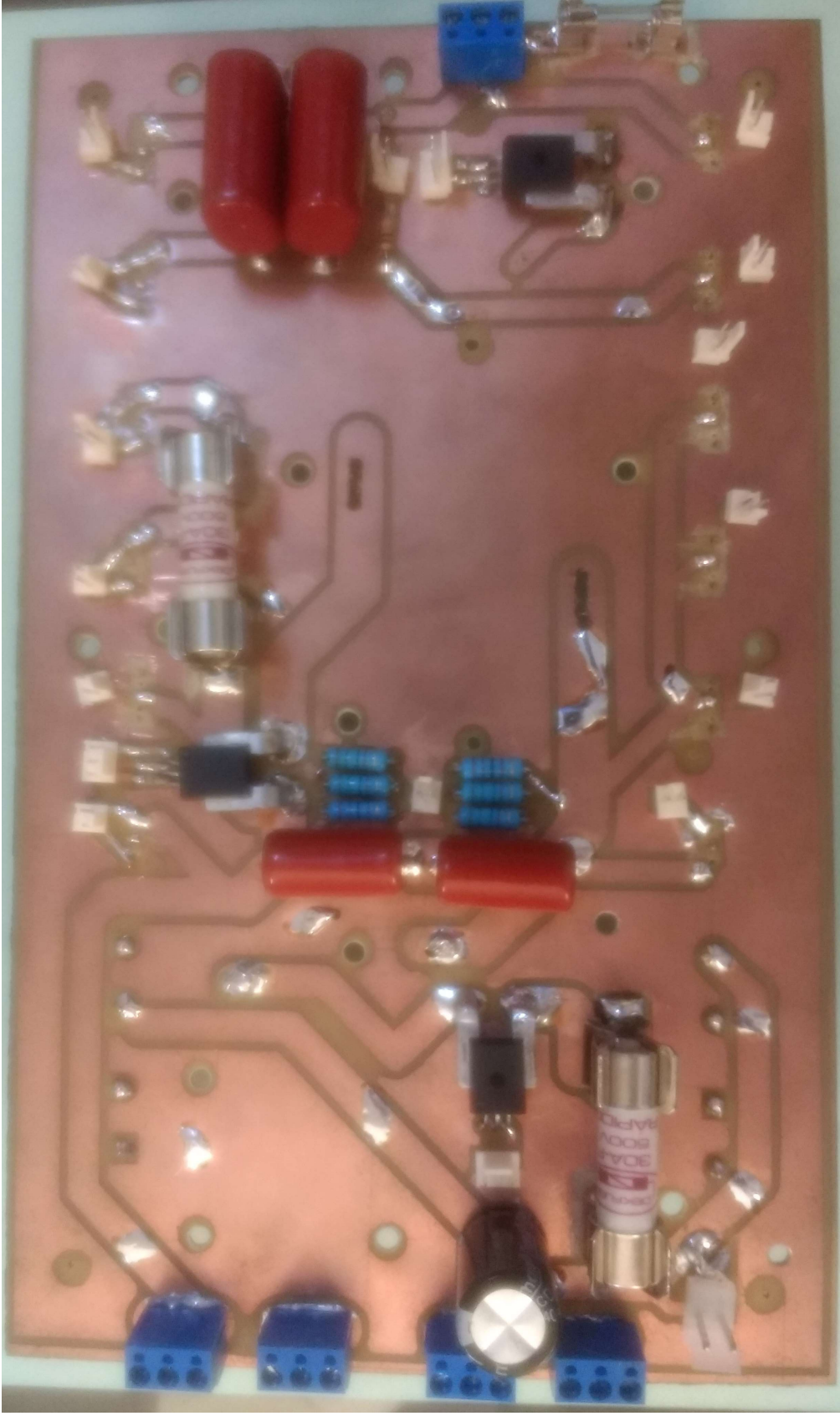
Fonte: Autor.

Figura F.6 – Placa de Potência Botton Layer Após Corrosão



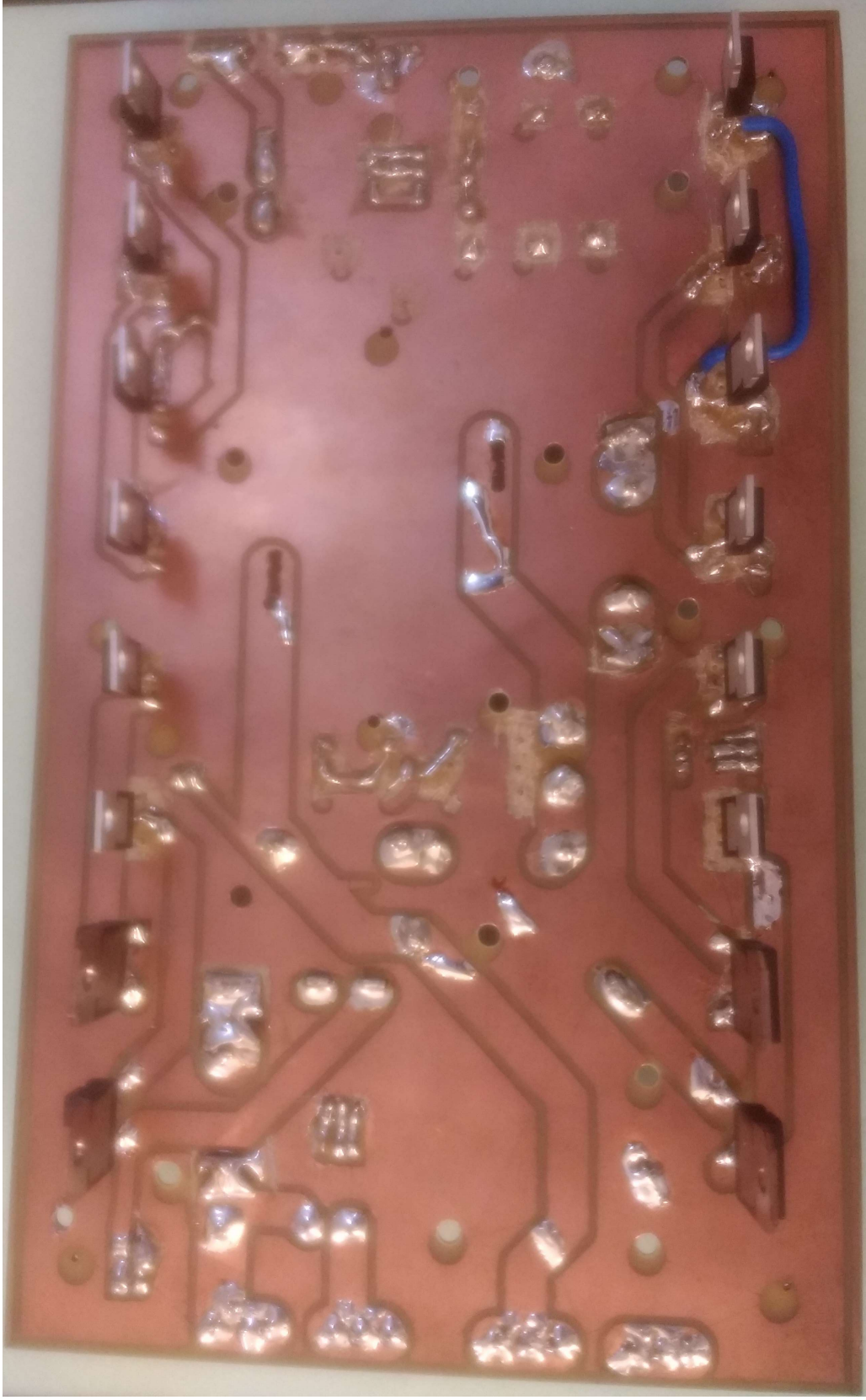
Fonte: Autor.

Figura F.7 – Placa de Potência Top Layer Montagem Parcial



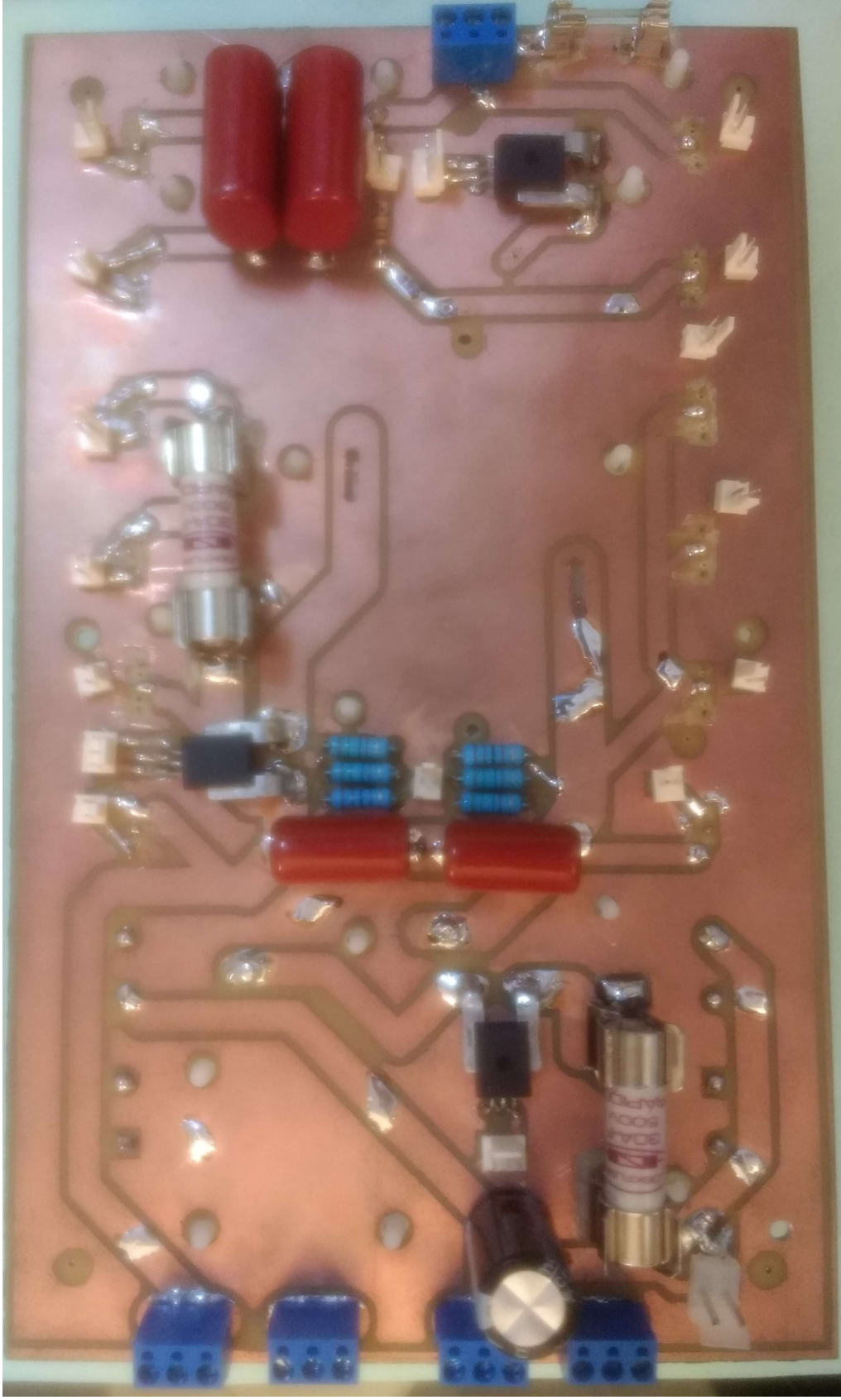
Fonte: Autor.

Figura F.8 – Placa de Potência Bottom Layer Montagem Parcial



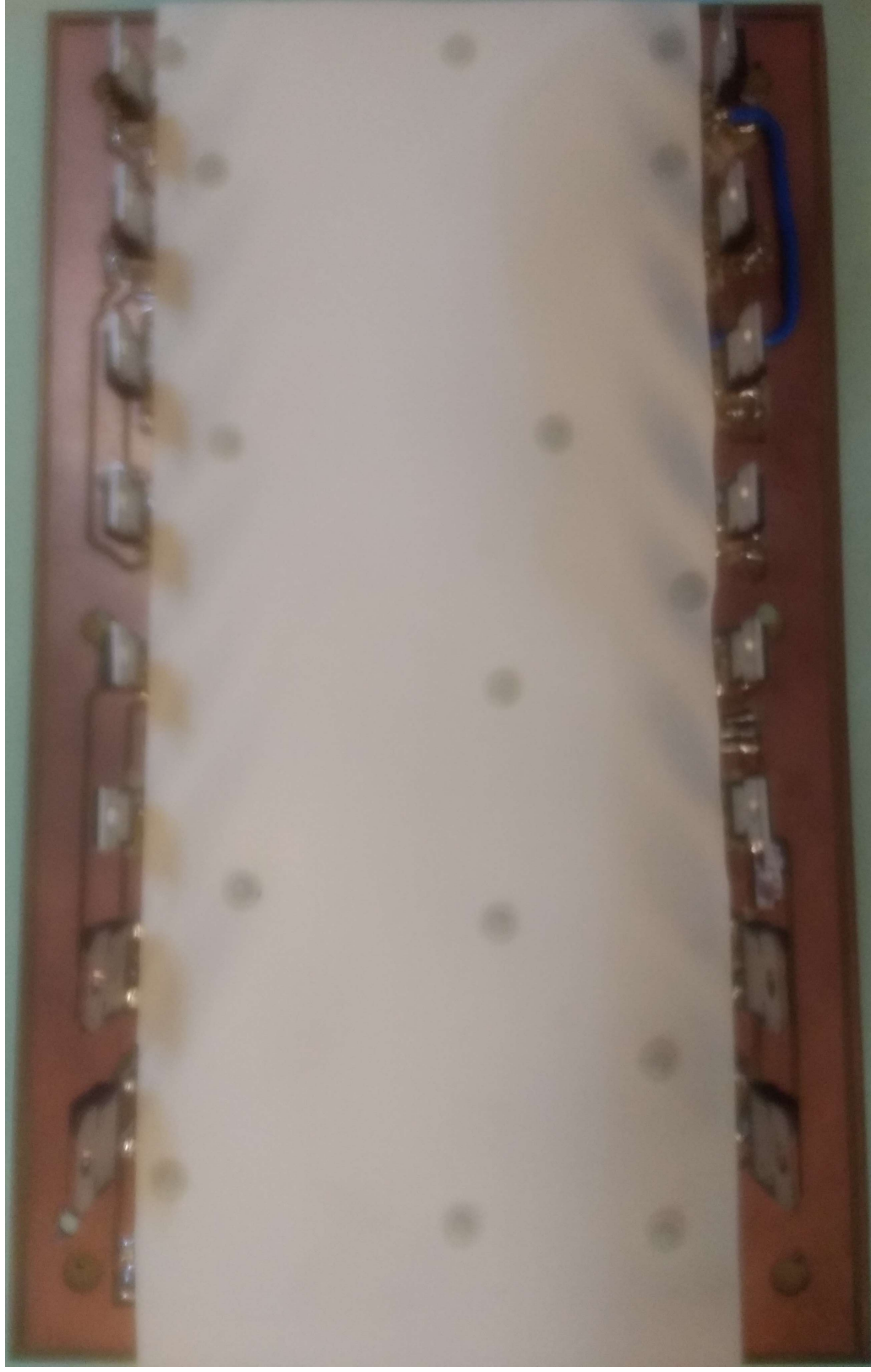
Fonte: Autor.

Figura F.9 – Placa de Potência Top Layer Montagem Isolante



Fonte: Autor.

Figura F.10 – Placa de Potência Botton Layer Montagem Isolante



Fonte: Autor.

Figura F.11 – Placa de Potência Top Layer Montagem Dissipador Vista Lateral



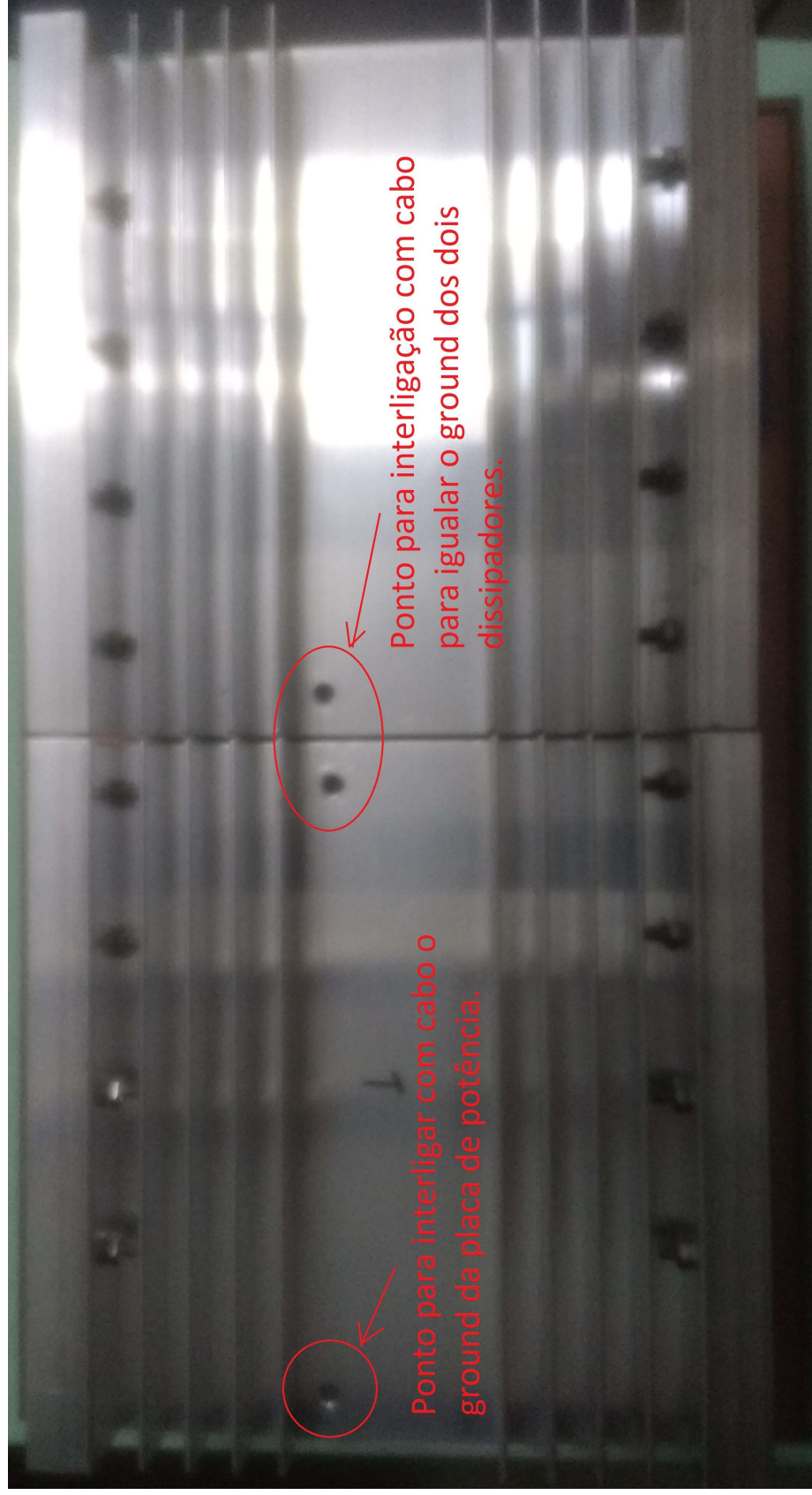
Fonte: Autor.

Figura F.12 – Placa de Potência Bottom Layer Montagem Dissipador Vista Lateral



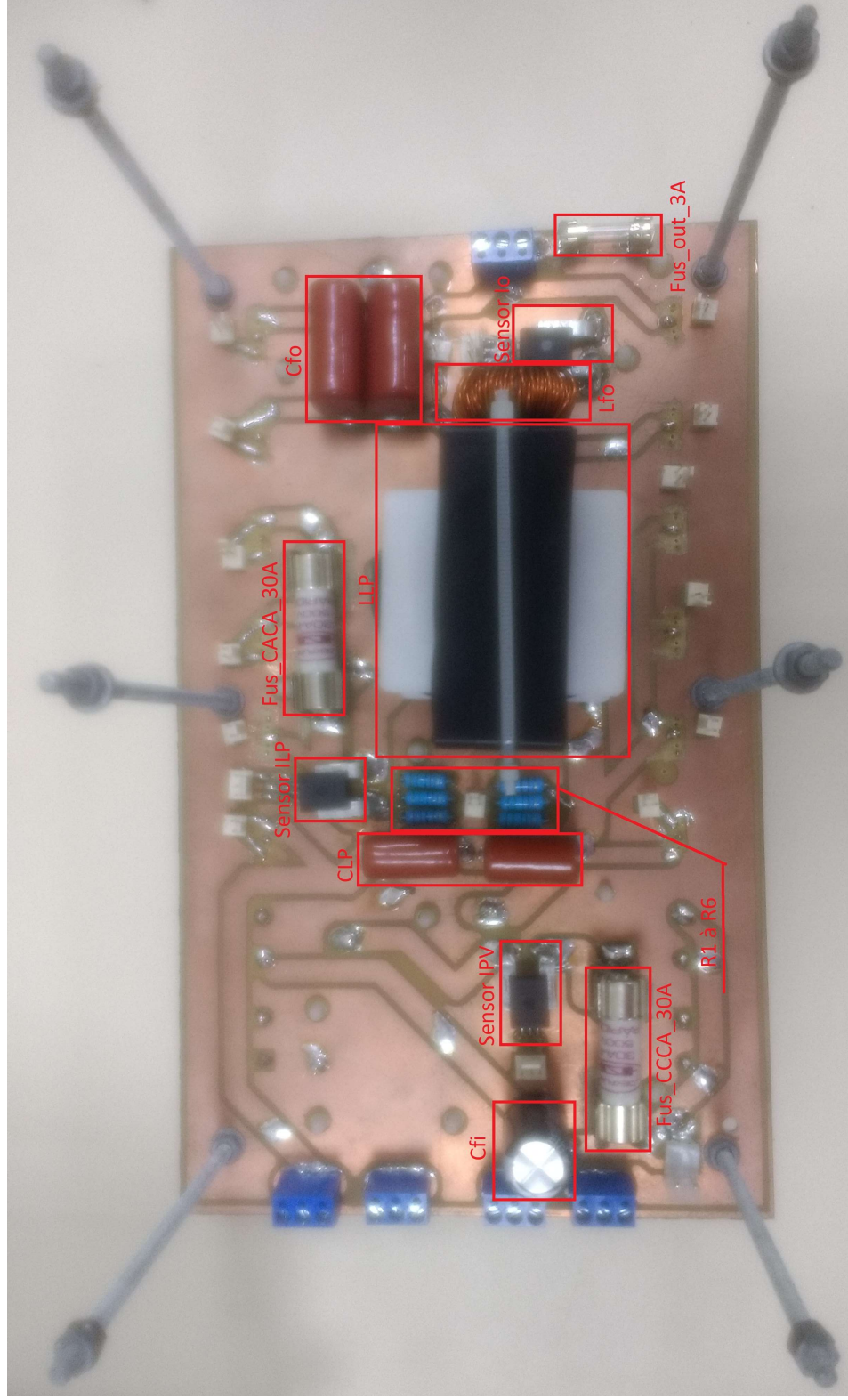
Fonte: Autor.

Figura F.13 – Placa de Potência Bottom Layer Montagem Dissipador Vista Inferior



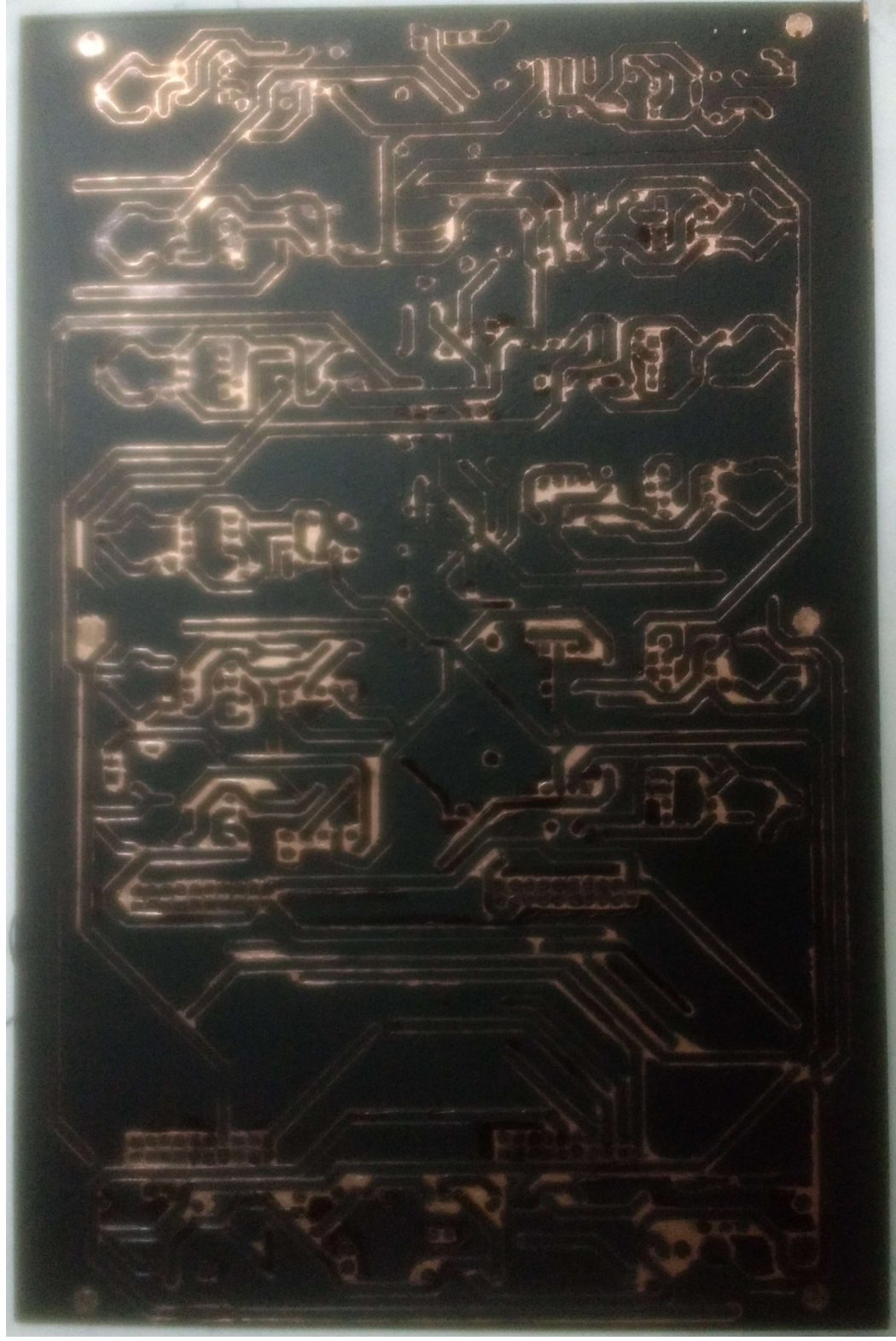
Fonte: Autor.

Figura F.14 – Placa de Potência do protótipo montada



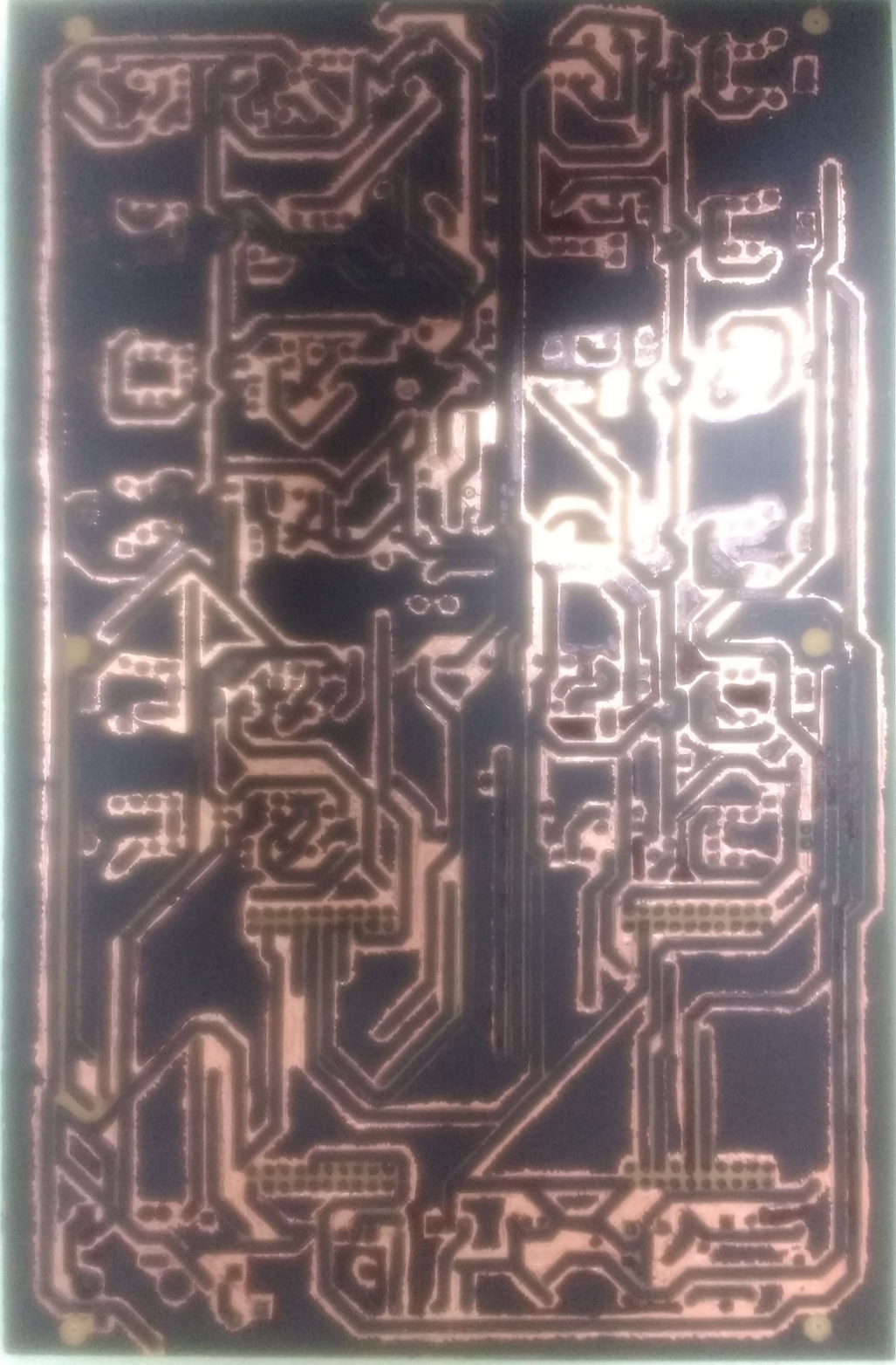
Fonte: Autor.

Figura F.15 – Impressão da Placa de Controle Top Layer



Fonte: Autor.

Figura F.16 – Impressão da Placa de Controle Botton Layer



Fonte: Autor.

Figura F.17 – Placa de Controle Top Layer Após Corrosão

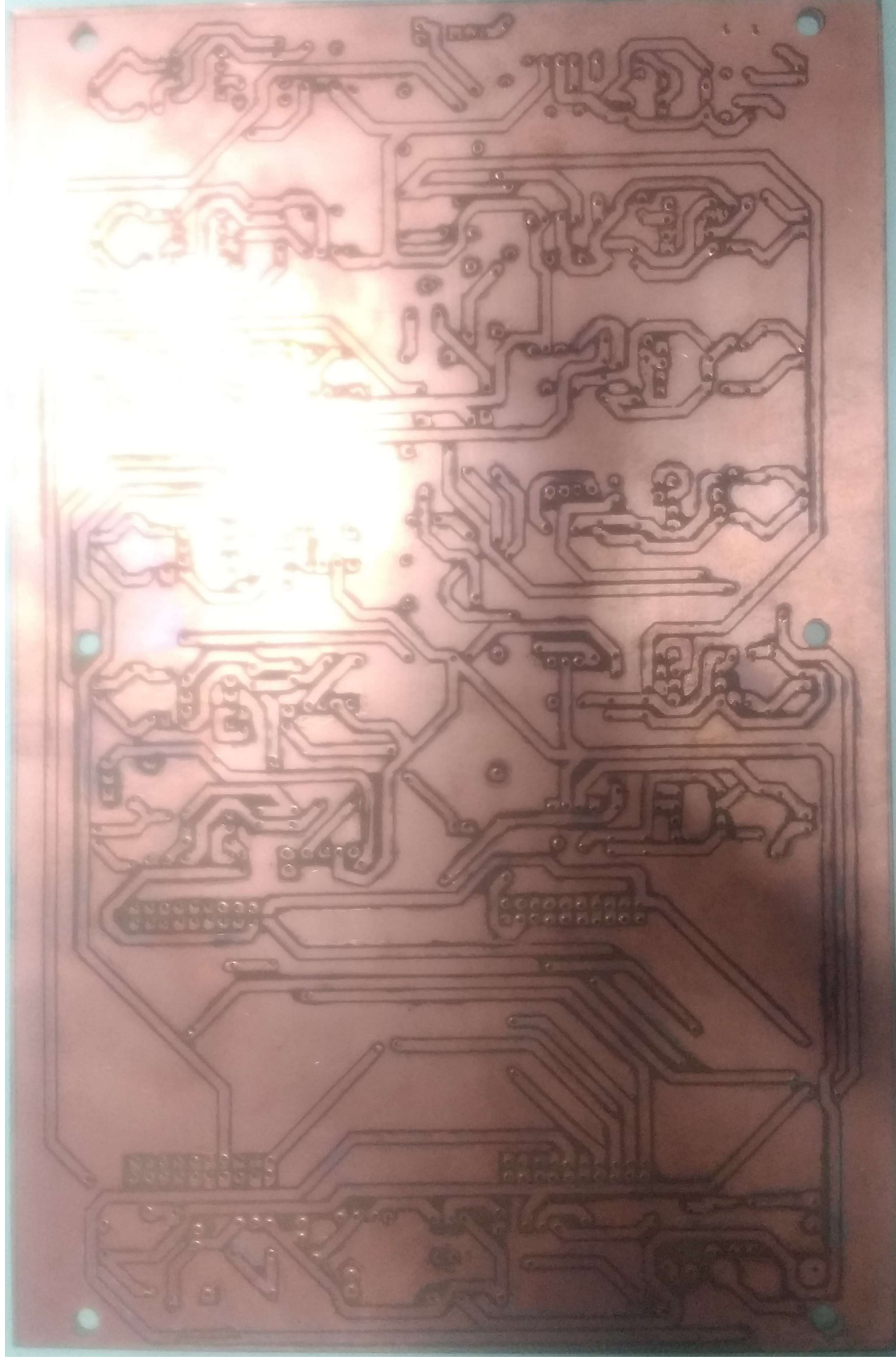
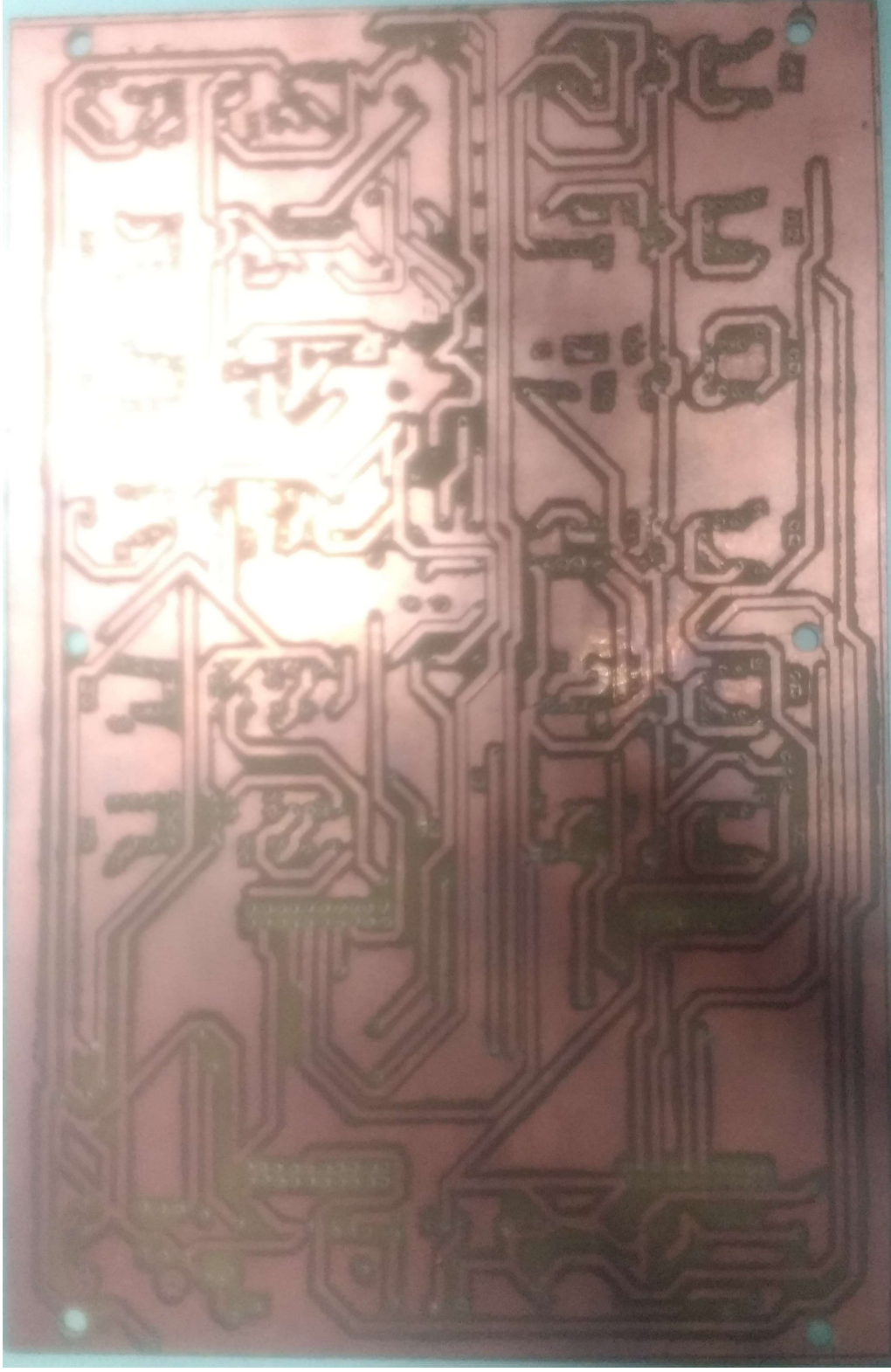


Figura F.18 – Placa de Controle Botton Layer Após Corrosão



Fonte: Autor.

Figura F.19 – Placa de Controle Top Layer Montagem

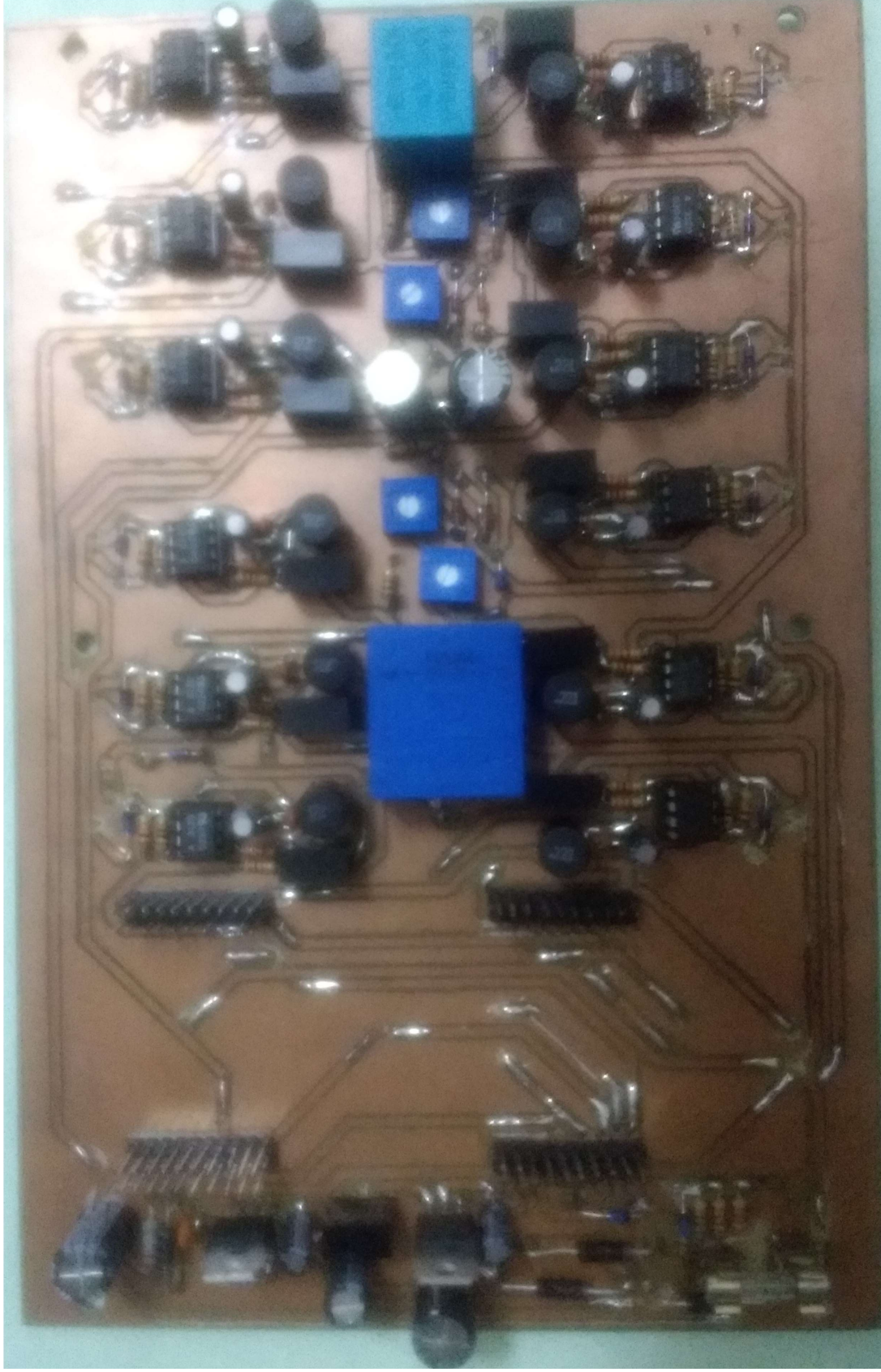
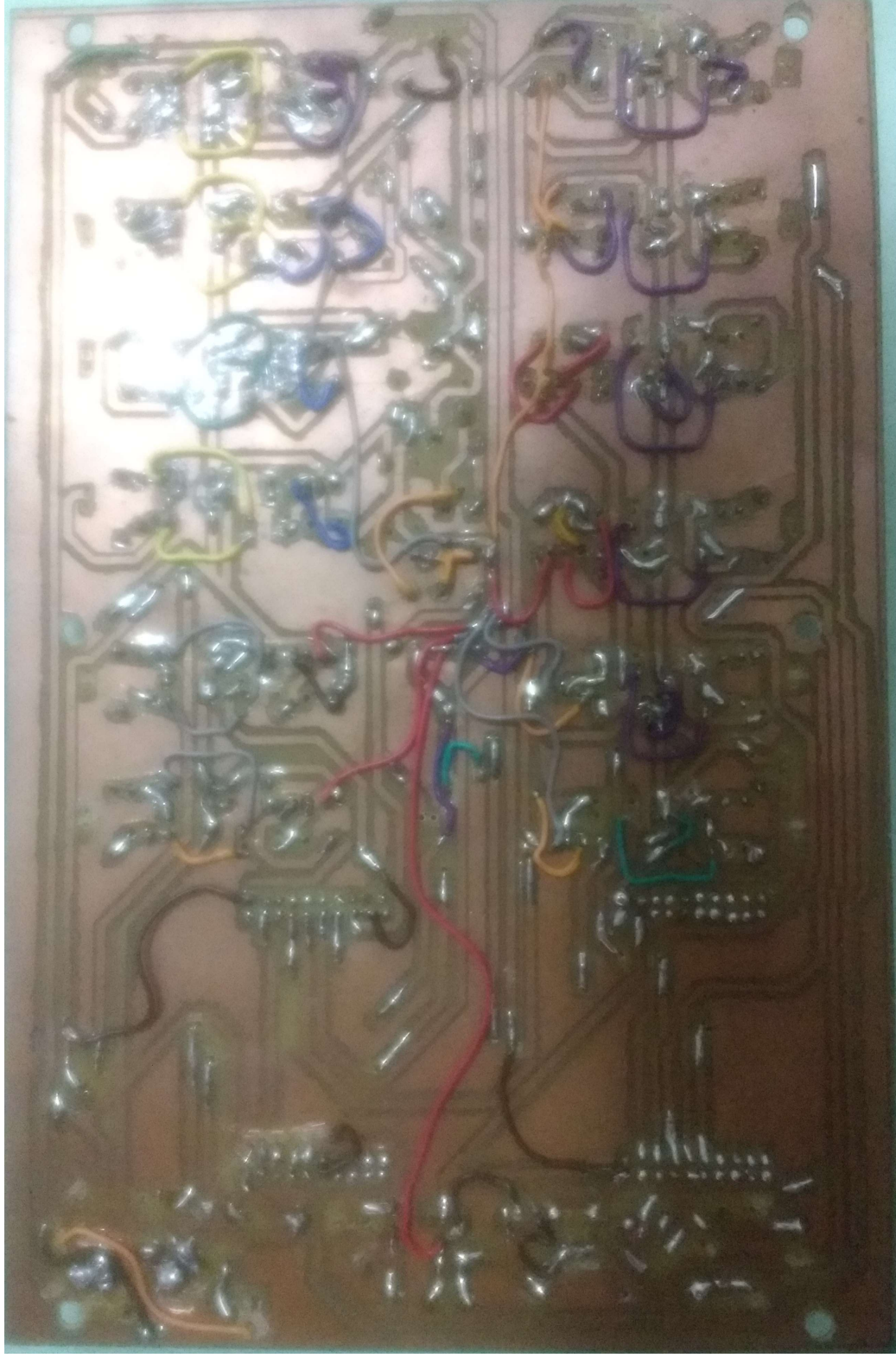


Figura F.20 -- Placa de Controle Botton Layer Montagem

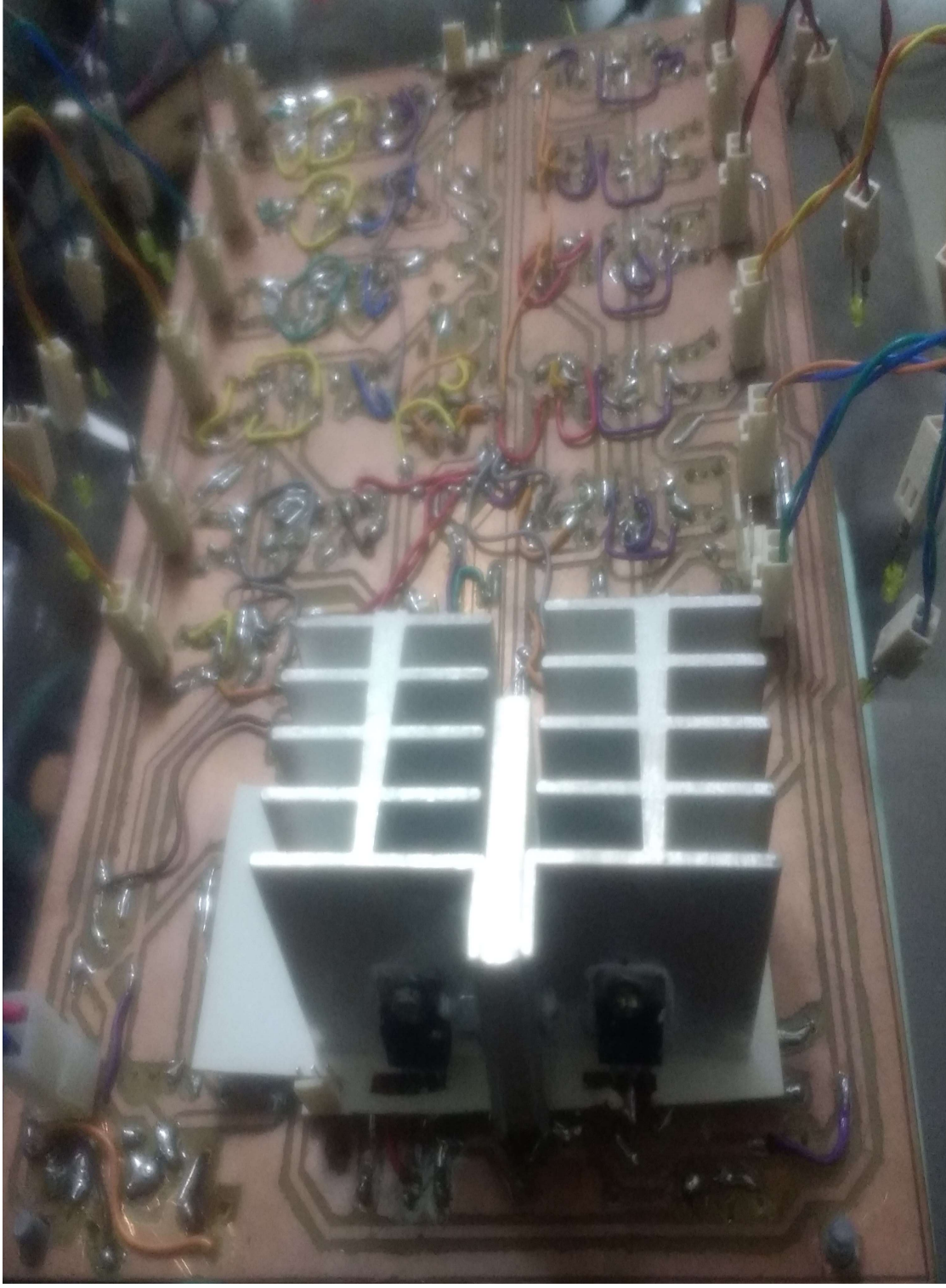


Fonte: Autor.

Figura F.21 – Mudança Fontes 7805 e 7815 para face Botton Layer Vista Inferior

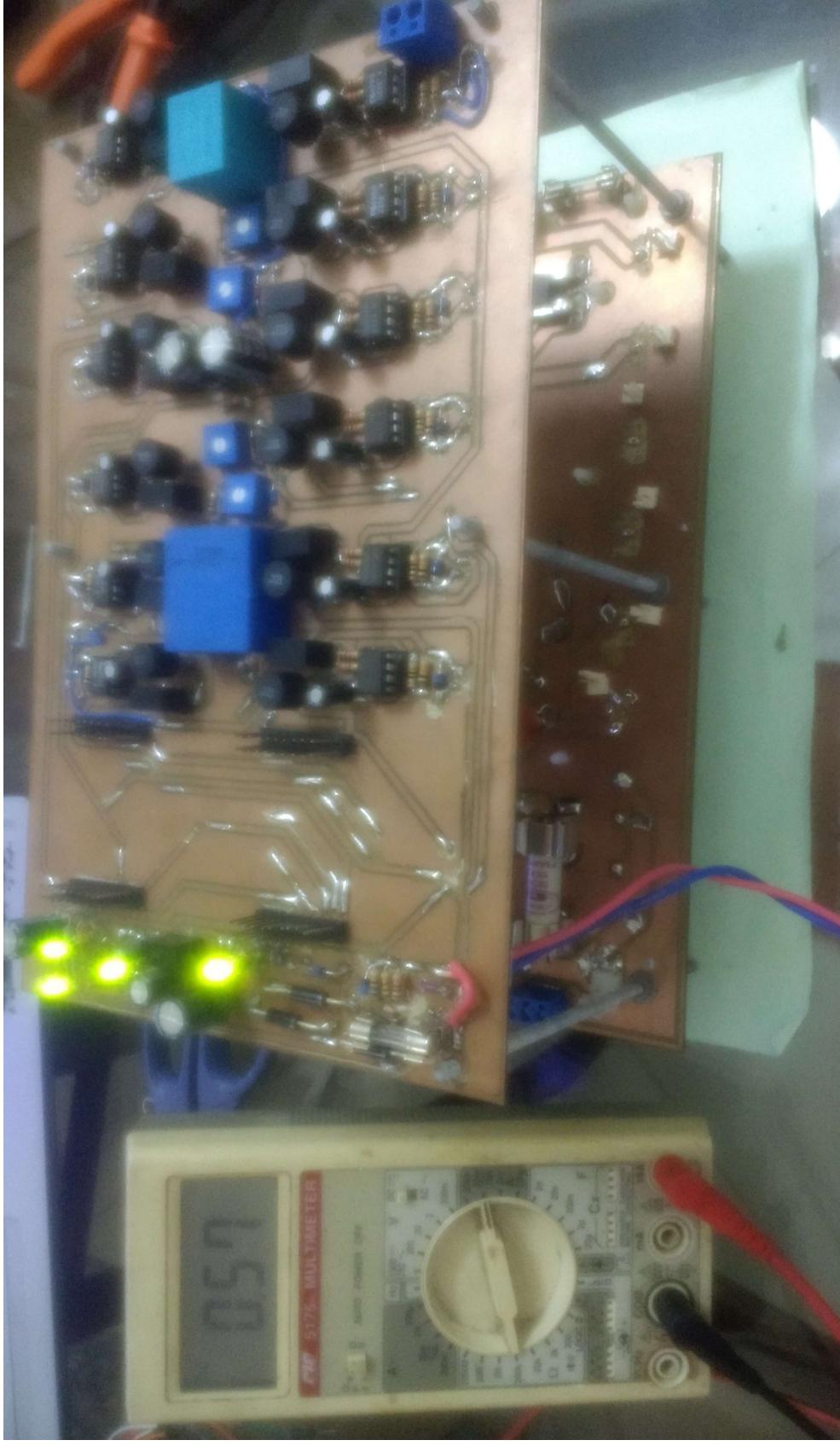


Figura F.22 – Mudança Reguladores 7805 e 7815 para Botton Layer Vista Perspectiva



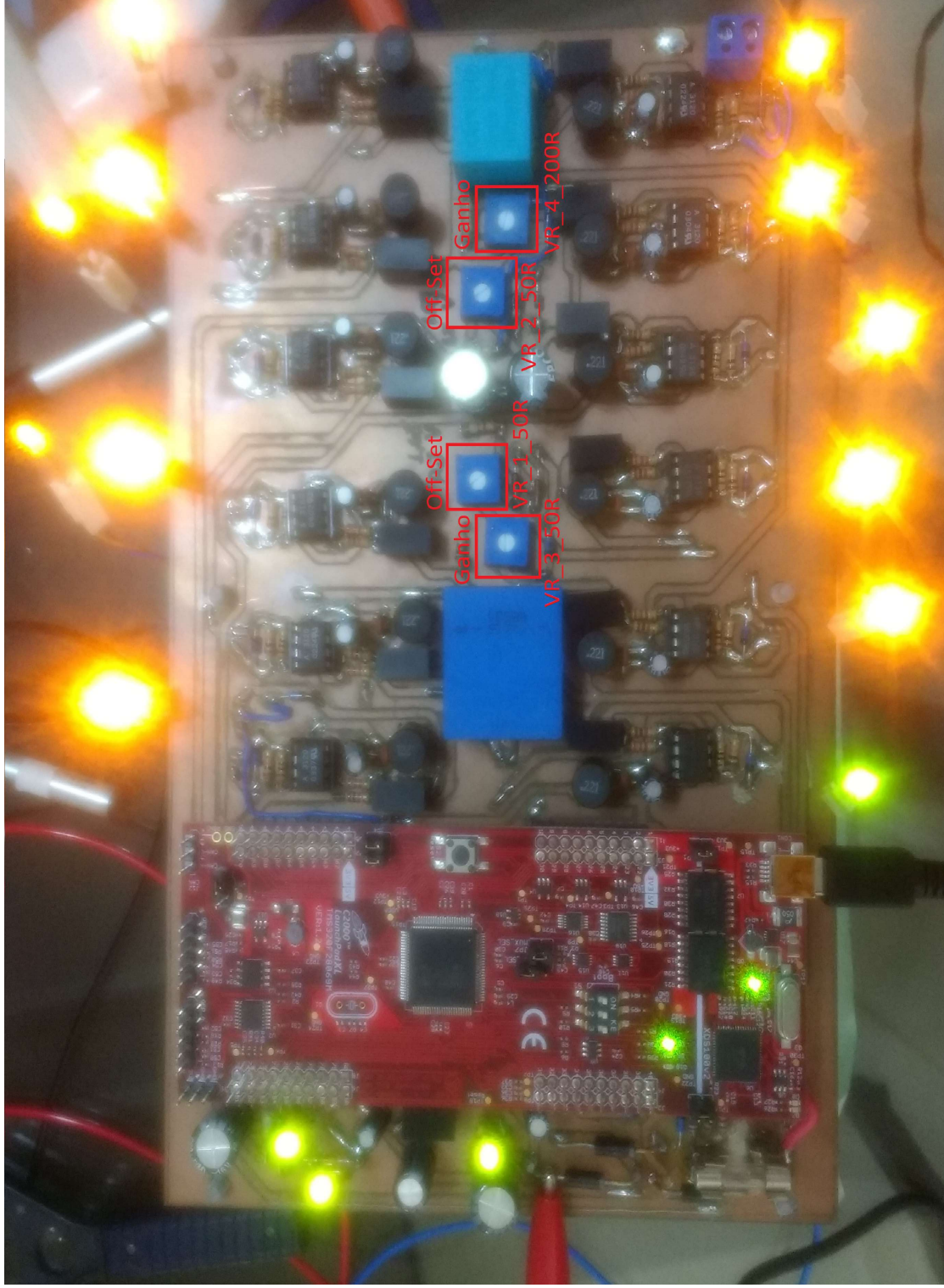
Fonte: Autor.

Figura F.23 – Corrente da Placa de Controle sem a DSP.



Fonte: Autor.

Figura F.24 – Teste das Saídas dos Gates Através do DSP.



Fonte: Autor.

APÊNDICE G – CÓDIGO C UTILIZADO NO PROTÓTIPO COM O KIT DSP F28069M

Nessa seção é apresentado o código C utilizado no kit DSP F28069M através das Figuras G.1 à G.8, a ferramenta de programação/copilação é da Texas Instruments, Code Composer Studio Versão 9.2.0.00013. É recomendável baixar o manual de programação da texas através de (TI, 2017).

Figura G.1 – Código de programação C utilizado no kit DSP F28069M - Pág. 1

```
// Arquivos
#include "DSP28x_Project.h"
#include "F2806x_Cla_defines.h"
#include "string.h"
#include <stdio.h>
#include "math.h"
#include "stdbool.h"

// Funções do Protótipo
__interrupt void cpu_timer1_isr(void);
void Setup_Entradas_Analogicas(void);
void Setup_Saidas_Mosfets(void);
void Rotina_principal(void);
void ATUALIZA_ADC(void);

// Variáveis Globais
bool Link_carreg=0;
bool Liga_conversor=0;
bool Liga_conversor2=0;
bool reset=0;
Uint16 Contador_de_Loop=0;
Uint16 Contador_Conversões=0;
//Uint16 SENS_TENSAO_VPV[20];
Uint16 SENS_TENSAO_VLP[20];
Uint16 SENS_TENSAO_Vo[20];
//Uint16 SENS_CORRENTE_IPV[20];
Uint16 SENS_CORRENTE_ILP[20];
//Uint16 SENS_CORRENTE_Io[20];
//Uint32 MEDIA_SENS_TENSAO_VPV=0;
Uint32 MEDIA_SENS_TENSAO_VLP=0;
Uint32 MEDIA_SENS_TENSAO_Vo=0;
//Uint32 MEDIA_SENS_CORRENTE_IPV=0;
Uint32 MEDIA_SENS_CORRENTE_ILP=0;
//Uint32 MEDIA_SENS_CORRENTE_Io=0;
//Uint16 OFF_SET_TENSAO_VPV=0;
Uint16 OFF_SET_TENSAO_VLP=2010;
Uint16 OFF_SET_TENSAO_Vo=1970;
//Uint16 OFF_SET_CORRENTE_IPV=2025;
Uint16 OFF_SET_CORRENTE_ILP=1995;
//Uint16 OFF_SET_CORRENTE_Io=2010;
//int16 DIF_OFF_SET_TENSAO_VPV=0;
int16 DIF_OFF_SET_TENSAO_VLP=0;
int16 DIF_OFF_SET_TENSAO_Vo=0;
//int16 DIF_OFF_SET_CORRENTE_IPV=0;
int16 DIF_OFF_SET_CORRENTE_ILP=0;
//int16 DIF_OFF_SET_CORRENTE_Io=0;
int16 TENSAO_VPV=1071; //Valor de Conversão, a cada 71,4 equivale 1V.
int16 TENSAO_VLP=0; //Valor de conversão, a cada 2,0 equivale a 1V.
int16 TENSAO_Vo=0; //Valor de conversão, a cada 2,76 equivale a 1V.
//int16 CORRENTE_IPV=0; //Valor de conversão, a cada 30,0 equivale a 1A.
int16 CORRENTE_ILP=0; //Valor de conversão, a cada 41,0 equivale a 1A.
//int16 CORRENTE_Io=0; //Valor de conversão, a cada 32,0 equivale a 1A.
int16 CORRENTE_IREF=0; //Valor de conversão, a cada 41,0 equivale a 1A.
int16 ESTADO=10;
int16 ESTADO3=0;
int16 ESTADO7=0;
int16 IPVmax=20; //Valor de conversão, a cada 41,0 equivale a 1A.
int16 VpRef=150; //Valor de conversão inicial, a ser ajustado, a cada 3,215 equivale a 1V.
int16 dec_mili_segundos=0; //tempo em centésimo de segundos
int16 tempo_loop_inic=0;
int16 tempo_loop_final=0;
int16 tempo_loop_prog=0;
int16 tempo_mud_est_inic=0; //Guarda o valor inicial para fazer a diferença com o valor final (atual 50us).
int16 tempo_mud_est_final=0; //Guarda o valor inicial para fazer a diferença com o valor final (atual 50us).
```

Fonte: Autor.

Figura G.2 – Código de programação C utilizado no kit DSP F28069M - Pág. 2

```

int16 tempo_mud_estado=0;           //Contador de 50us.
int16 pres_mud_estado=2;           //Preset com o número de 50us.
int16 ciclos_chav_CA=1;
int16 cont_ciclos_chav=0;
int16 ant_med_VLP=0;               //Para calcular o valor de dv/dt anterior, será avaliado a necessidade de 32bits.
int16 ult_med_VLP=0;               //Para calcular o valor de dv/dt atual, será avaliado a necessidade de 32bits.
int16 ant_med_ILP=0;               //Para calcular o valor de di/dt anterior, será avaliado a necessidade de 32bits.
int16 ult_med_ILP=0;               //Para calcular o valor de di/dt atual, será avaliado a necessidade de 32bits.
int16 ant_med_Vo=0;                //Para calcular o valor de dv/dt anterior, será avaliado a necessidade de 32bits.
int16 ult_med_Vo=0;                //Para calcular o valor de dv/dt atual, será avaliado a necessidade de 32bits.
int16 di_dt_ILP=0;                 //A taxa de crescimento da corrente ILP/us (será avaliado a relação).
int16 dv_dt_VLP=0;                 //A taxa de crescimento da tensão VLP/us (será avaliado a relação).
int16 dv_dt_Vo=0;                  //A taxa de crescimento da tensão Vo/us (será avaliado a relação).
int16 num_amostras=3;              //Número de amostras para média da leitura das analógicas (Filtro passa baixo).
int16 delay_sensor_ILP=-2;         //Constante para ajustar o tempo de atraso do sensor de corrente.
int16 delay_sensor_VLP=-3;         //Constante para ajustar o tempo de atraso do sensor de tensão.
int16 delay_sensor_VLP_Vo=1;       //Constante para ajustar o tempo de atraso do sensor de tensão.
int16 VRef=0;                       //Gerado a partir dos parâmetros VpRef, Freq, t
int16 Onda_Sen_IRef=0;              //Gerado a partir dos parâmetros Omega e t
int32 Mod_Onda_Triangular=0;        //Para deixar o sinal da onda triangular sempre positivo
int32 Maior_valor_Mod_Onda_Triangular=0; //Retem o maior_valor_Mod_Onda_Triangular para auxiliar no ajuste do ganho.
int32 Menor_valor_Mod_Onda_Triangular=0; //Retem o menor_valor_Mod_Onda_Triangular para auxiliar no ajuste do ganho.
int16 Maior_valor_Corrente_IRef=0; //Retem o maior_valor da Corrente IRef para auxiliar no ajuste do ganho.
int16 Menor_valor_Corrente_IRef=10000; //Retem o menor_valor da Corrente IRef para auxiliar no ajuste do ganho.
int16 Onda_Triangular=0;            //Gerado a partir da onda quadrada
int16 Freq=60;                       //Mudando a Freq precisa alterar o valor do parâmetro Omega
int32 Omega=376991;                  //10Hz é 62832, 60Hz é 376991. Omega é igual a 2*Pi*Freq*1000
int16 Off_IRef=12000;                //Ganho de offset da IRef mínimo, valor desejado vezes 10000
float t=0.0;

// Main

void main(void)
{
    // Inicialização Sistema de Controle
    InitSysCtrl();

    // Zera todas as interrupções e inicializa a tabela de vetores PIE.
    DINT;

    // Inicializa os registradores de controle PIE para seus estados default.
    InitPieCtrl();

    // Desabilita as interrupções da CPU e zera todos os flags de interrupção da CPU.
    IER = 0x0000;
    IFR = 0x0000;

    // Inicializa a tabela de vetores PIE com os ponteiros para as interrupções
    InitPieVectTable();

    // As interrupções utilizadas são remapeadas através das funções ISR.
    EALLOW; // Habilita a escrita nos registradores protegidos.
    PieVectTable.TINT1 = &cpu_timer1_isr;
    EDIS; // Desabilita a escrita nos registradores protegidos.

    // Inicializa os periféricos do dispositivo.
    InitCpuTimers(); // Inicializa os temporizadores da CPU
    InitAdc(); // Inicializa os conversores ADC
    AdcOffsetSelfCal(); // Inicializa a calibração dos conversores ADC

    // Configura a interrupção da CPU-Timer 1 para cada 50us.
    // 90MHz CPU Freq, 50 us/período(em u Segundos)
    ConfigCpuTimer(&CpuTimer1, 90, 50);

```

Fonte: Autor.

Figura G.3 – Código de programação C utilizado no kit DSP F28069M - Pág. 3

```
// Somente utilizado para escrita da instrução de set TSS bit = 0
CpuTimer1Regs.TCR.all = 0x4000;

// Utilizado para habilitar as interrupções.
PieCtrlRegs.PIEIER1.bit.INTx1 = 1; // Habilita INT 1.1 no PIE
IER |= M_INT13; // Habilita a CPU TIME1 na interrupção 1
EINT; // Habilita as interrupções globais INTM
ERTM; // Habilita as interrupções DBGCM de realtime global

Contador_de_Loop = 0;
Contador_Conversões = 0;
Setup_Saidas_Mosfets();
Setup_Entradas_Analogicas();

// Ao iniciar o ciclo, é reforçado a importância das saídas desligadas.
//

GpioDataRegs.GPACLEAR.bit.GPIO0 = 1; // Reseta S0
GpioDataRegs.GPACLEAR.bit.GPIO1 = 1; // Reseta S3
GpioDataRegs.GPACLEAR.bit.GPIO2 = 1; // Reseta S1
GpioDataRegs.GPACLEAR.bit.GPIO3 = 1; // Reseta S2
GpioDataRegs.GPACLEAR.bit.GPIO4 = 1; // Reseta S12
GpioDataRegs.GPACLEAR.bit.GPIO5 = 1; // Reseta S16
GpioDataRegs.GPACLEAR.bit.GPIO6 = 1; // Reseta S13
GpioDataRegs.GPACLEAR.bit.GPIO7 = 1; // Reseta S15
GpioDataRegs.GPACLEAR.bit.GPIO8 = 1; // Reseta S18
GpioDataRegs.GPACLEAR.bit.GPIO9 = 1; // Reseta S22
GpioDataRegs.GPACLEAR.bit.GPIO10 = 1; // Reseta S19
GpioDataRegs.GPACLEAR.bit.GPIO11 = 1; // Reseta S21

// Loop "For", infinito
for(;;)
{
    //Cronômetro do loop principal.
    tempo_loop_final=CpuTimer1.InterruptCount;
    tempo_loop_prog=tempo_loop_final-tempo_loop_inic; //contador de 50us.
    tempo_loop_inic=CpuTimer1.InterruptCount;

    //Chamada da rotina principal
    Rotina_principal();
    Contador_de_Loop++;
}

// Rotina principal, acessado a cada SCAN do DSP.
void Rotina_principal(void){

    if (Liga_conversor==0)
    {
        ESTADO=10;
    }
    else if (ESTADO==10)
    {
        ESTADO=1;
    }
    ATUALIZA_ADC();
    CORRENTE_IREF=((IPVmax*(Off_IRef+Mod_Onda_Triangular))/10000); //Gera a Corrente I_Ref com base no IPVmax e ganho.
    if (CORRENTE_IREF>Maior_valor_Corrente_IRef)
    {
        Maior_valor_Corrente_IRef=CORRENTE_IREF; //Retem a informação para auxiliar nos ajustes do ganho.
    }
}
```

Fonte: Autor.

Figura G.4 – Código de programação C utilizado no kit DSP F28069M - Pág. 4

```
if (CORRENTE_IREF<Menor_valor_Corrente_IRef)
{
    Menor_valor_Corrente_IRef=CORRENTE_IREF;    //Retem a informação para auxiliar nos ajustes do ganho.
}
switch (ESTADO)
{
    case 1: // ESTADO 1 - Carga do circuito LC no semi-ciclo positivo
        GpioDataRegs.GPASET.bit.GPIO0 = 1; // Load output latch S0
        GpioDataRegs.GPASET.bit.GPIO1 = 1; // Load output latch S3
        ATUALIZA_ADC();
        while ((CORRENTE_ILP+(di_dt_ILP*delay_sensor_ILP)<CORRENTE_IREF) && reset==0 && Liga_conversor==1)
        {
            ATUALIZA_ADC();
        }
        reset=0;
        GpioDataRegs.GPACLEAR.bit.GPIO0 = 1; // Load output latch S0
        GpioDataRegs.GPACLEAR.bit.GPIO1 = 1; // Load output latch S3
        ESTADO=3;
        break;
    case 3: //ESTADO3 - Circuito de Descarga do circuito LC no semi-ciclo negativo
        ATUALIZA_ADC();
        if ((TENSAO_Vo<VRef) && (VRef>0))
        {
            ESTADO3=1;
        }
        else if ((TENSAO_Vo>VRef) && (VRef<0))
        {
            ESTADO3=2;
        }
        else
        {
            ESTADO3=10;
        }
        switch (ESTADO3)
        {
            case 1: // ESTADO 3 - Incremento (linkCA negativo) e (Vo positivo)
                GpioDataRegs.GPASET.bit.GPIO10 = 1; // Load output latch S19
                GpioDataRegs.GPASET.bit.GPIO11 = 1; // Load output latch S21
                tempo_mud_est_inicial=CpuTimer1.InterruptCount;//Guarda o valor inicial para fazer a diferença com o valor final de (50us).
                while ((TENSAO_Vo<VRef) && reset==0 && Liga_conversor==1 && (tempo_mud_estado<=pres_mud_estado))
                {
                    ATUALIZA_ADC();
                    tempo_mud_est_final=CpuTimer1.InterruptCount;//Guarda o valor final para fazer a diferença com o valor inicial de (50us).
                    tempo_mud_estado=tempo_mud_est_final-tempo_mud_est_inicial;    //Contador de 50us.
                }
                reset=0;
                tempo_mud_estado=0;
                GpioDataRegs.GPACLEAR.bit.GPIO10 = 1; // Load output latch S19
                GpioDataRegs.GPACLEAR.bit.GPIO11 = 1; // Load output latch S21
                break;
            case 2: // ESTADO 3 - Incremento (linkCA negativo) e (Vo negativo)
                GpioDataRegs.GPASET.bit.GPIO8 = 1; // Load output latch S18
                GpioDataRegs.GPASET.bit.GPIO9 = 1; // Load output latch S22
                tempo_mud_est_inicial=CpuTimer1.InterruptCount;//Guarda o valor inicial para fazer a diferença com o valor final de (50us).
                while ((TENSAO_Vo>VRef) && reset==0 && Liga_conversor==1 && (tempo_mud_estado<=pres_mud_estado))
                {
                    ATUALIZA_ADC();
                    tempo_mud_est_final=CpuTimer1.InterruptCount;//Guarda o valor final para fazer a diferença com o valor inicial de (50us).
                    tempo_mud_estado=tempo_mud_est_final-tempo_mud_est_inicial;    //Contador de 50us.
                }
                reset=0;
                tempo_mud_estado=0;
                GpioDataRegs.GPACLEAR.bit.GPIO8 = 1; // Load output latch S18
                GpioDataRegs.GPACLEAR.bit.GPIO9 = 1; // Load output latch S22
```

Fonte: Autor.

Figura G.5 – Código de programação C utilizado no kit DSP F28069M - Pág. 5

```

    break;
case 10: // Não chavea o segundo conversor.
    break;
}
ESTADO=4;
break;
case 4: //ESTADO4 - Circuito ressonante
    ATUALIZA_ADC();
    tempo_mud_est_inicial=CpuTimer1.InterruptCount;//Guarda o valor inicial para fazer a diferença com o valor final de (50us).
    while (((TENSAO_VLP+(dv_dt_VLP*delay_sensor_VLP))>15) && reset==0 && Liga_conversor==1 && (tempo_mud_estado<=pres_mud_estado))
    {
        ATUALIZA_ADC();
        tempo_mud_est_final=CpuTimer1.InterruptCount;//Guarda o valor final para fazer a diferença com o valor inicial de (50us).
        tempo_mud_estado=tempo_mud_est_final-tempo_mud_est_inicial; //Contador de 50us.
    }
    reset=0;
    tempo_mud_estado=0;
    ESTADO=5;
    break;
case 5: // ESTADO 5 - Carga do circuito LC no semi-ciclo negativo
    GpioDataRegs.GPASET.bit.GPIO2 = 1; // Load output latch S1
    GpioDataRegs.GPASET.bit.GPIO3 = 1; // Load output latch S2
    ATUALIZA_ADC();
    while ((CORRENTE_ILP+(di_dt_ILP*delay_sensor_ILP)>(-CORRENTE_IREF)) && reset==0 && Liga_conversor==1)
    {
        ATUALIZA_ADC();
    }
    reset=0;
    GpioDataRegs.GPACLEAR.bit.GPIO2 = 1; // Load output latch S1
    GpioDataRegs.GPACLEAR.bit.GPIO3 = 1; // Load output latch S2
    ESTADO=7;
    break;
case 7: //ESTADO7 - Circuito de Descarga do circuito LC no semi-ciclo positivo
    ATUALIZA_ADC();
    if ((TENSAO_Vo<VRef) && (VRef>0))
    {
        ESTADO7=1;
    }
    else if ((TENSAO_Vo>VRef) && (VRef<0))
    {
        ESTADO7=2;
    }
    else
    {
        ESTADO7=10;
    }
    switch (ESTADO7)
    {
    case 1: // ESTADO 7 - Incremento (linkCA positivo) e (Vo positivo)
        GpioDataRegs.GPASET.bit.GPIO4 = 1; // Load output latch S12
        GpioDataRegs.GPASET.bit.GPIO5 = 1; // Load output latch S16
        tempo_mud_est_inicial=CpuTimer1.InterruptCount;//Guarda o valor inicial para fazer a diferença com o valor final de (50us).
        while ((TENSAO_Vo<VRef) && reset==0 && Liga_conversor==1 && (tempo_mud_estado<=pres_mud_estado))
        {
            ATUALIZA_ADC();
            tempo_mud_est_final=CpuTimer1.InterruptCount;//Guarda o valor final para fazer a diferença com o valor inicial de (50us).
            tempo_mud_estado=tempo_mud_est_final-tempo_mud_est_inicial; //Contador de 50us.
        }
        reset=0;
        tempo_mud_estado=0;
        GpioDataRegs.GPACLEAR.bit.GPIO4 = 1; // Load output latch S12
        GpioDataRegs.GPACLEAR.bit.GPIO5 = 1; // Load output latch S16
        break;
    case 2: // ESTADO 7 - Incremento (linkCA positivo) e (Vo negativo)

```

Fonte: Autor.

Figura G.6 – Código de programação C utilizado no kit DSP F28069M - Pág. 6

```

GpioDataRegs.GPASET.bit.GPIO6 = 1; // Load output latch S13
GpioDataRegs.GPASET.bit.GPIO7 = 1; // Load output latch S15
tempo_mud_est_inicial=CpuTimer1.InterruptCount;//Guarda o valor inicial para fazer a diferença com o valor final de (50us).
while ((TENSAO_Vo>VRef) && reset==0 && Liga_convertor==1 && (tempo_mud_estado<=pres_mud_estado))
{
    ATUALIZA_ADC();
    tempo_mud_est_final=CpuTimer1.InterruptCount;//Guarda o valor final para fazer a diferença com o valor inicial de (50us).
    tempo_mud_estado=tempo_mud_est_final-tempo_mud_est_inicial; //Contador de 50us.
}
reset=0;
tempo_mud_estado=0;
GpioDataRegs.GPACLEAR.bit.GPIO6 = 1; // Load output latch S13
GpioDataRegs.GPACLEAR.bit.GPIO7 = 1; // Load output latch S15
break;
case 10: // Não chavea o segundo conversor.
break;
}
ESTADO=8;
break;
case 8: //ESTADO8 - Circuito ressonante
ATUALIZA_ADC();
tempo_mud_est_inicial=CpuTimer1.InterruptCount;//Guarda o valor inicial para fazer a diferença com o valor final de (50us).
while (((TENSAO_VLP+(dv_dt_VLP*delay_sensor_VLP)<15) && reset==0 && Liga_convertor==1 && (tempo_mud_estado<=pres_mud_estado))
{
    ATUALIZA_ADC();
    tempo_mud_est_final=CpuTimer1.InterruptCount;//Guarda o valor final para fazer a diferença com o valor inicial de (50us).
    tempo_mud_estado=tempo_mud_est_final-tempo_mud_est_inicial; //Contador de 50us.
}
reset=0;
tempo_mud_estado=0;
cont_ciclos_chav++;
if ((cont_ciclos_chav>=ciclos_chav_CA) && (cont_ciclos_chav<10000) && reset==0)
{
    ESTADO=10;
    cont_ciclos_chav=0;
    Liga_convertor=0;
    Rotina_principal();
}
reset=0;
ESTADO=1;
break;
}
}
void ATUALIZA_ADC(void){
while (Contador_Conversões<num_amostras)
{
    AdcRegs.ADCSOCFRC1.all = 0x07; //Início da leitura e conversão do sensor da Tensão VLP.
while(AdcRegs.ADCINTFLG.bit.ADCINT1 == 0){} //Aguarda finalização da conversão.
AdcRegs.ADCINTFLGCLR.bit.ADCINT1 = 1; //Zera o ADCINT1
SENS_TENSAO_VLP[Contador_Conversões]= AdcResult.ADCRESULT0;
MEDIA_SENS_TENSAO_VLP = (((MEDIA_SENS_TENSAO_VLP*(num_amostras-1)) + SENS_TENSAO_VLP[Contador_Conversões])/(num_amostras));
TENSAO_VLP=MEDIA_SENS_TENSAO_VLP-OFF_SET_TENSAO_VLP;
ant_med_VLP=ult_med_VLP; //Para estimar um valor aproximado de dv/dt de VLP.
ult_med_VLP=TENSAO_VLP; //Para estimar um valor aproximado de dv/dt de VLP.
SENS_CORRENTE_ILP[Contador_Conversões] = AdcResult.ADCRESULT1;
MEDIA_SENS_CORRENTE_ILP = (((MEDIA_SENS_CORRENTE_ILP*(num_amostras-1)) +
SENS_CORRENTE_ILP[Contador_Conversões])/(num_amostras));
CORRENTE_ILP=MEDIA_SENS_CORRENTE_ILP-OFF_SET_CORRENTE_ILP;
ant_med_ILP=ult_med_ILP; //Para estimar um valor aproximado de di/dt de ILP.
ult_med_ILP=CORRENTE_ILP; //Para estimar um valor aproximado de di/dt de ILP.
SENS_TENSAO_Vo[Contador_Conversões] = AdcResult.ADCRESULT2;
MEDIA_SENS_TENSAO_Vo = (((MEDIA_SENS_TENSAO_Vo*(num_amostras-1)) + SENS_TENSAO_Vo[Contador_Conversões])/(num_amostras));
TENSAO_Vo=MEDIA_SENS_TENSAO_Vo-OFF_SET_TENSAO_Vo;
ant_med_Vo=ult_med_Vo; //Para estimar um valor aproximado de dv/dt de Vo.
}
}

```

Fonte: Autor.

Figura G.7 – Código de programação C utilizado no kit DSP F28069M - Pág. 7

```

ult_med_Vo=TENSAO_Vo; //Para estimar um valor aproximado de dv/dt de Vo.
Contador_Conversões++;
}
dv_dt_VLP=(ult_med_VLP-ant_med_VLP); //Para estimar um valor aproximado de dv/dt VLP.
di_dt_ILP=(ult_med_ILP-ant_med_ILP); //Para estimar um valor aproximado de di/dt de ILP.
dv_dt_Vo=(ult_med_Vo-ant_med_Vo); //Para estimar um valor aproximado de dv/dt de Vo.
Contador_Conversões=0;
if ((Link_carreg==0) && (TENSAO_VLP>VpRef) && (Liga_conversor2==1))
{
    Link_carreg=1;
}
}
__interrupt void
cpu_timer1_isr(void)
{
    CpuTimer1.InterruptCount++;
    dec_mili_segundos++; //Contador de 50us.
    if ((dec_mili_segundos>=20000) || (Link_carreg==0) || (Liga_conversor2==0)) //Zera o contador de 50us.
    {
        dec_mili_segundos=0; //Zera o contador de 50us.
        Onda_Triangular=0;
        Mod_Onda_Triangular=0;
    }
    t=dec_mili_segundos/20000.0; //Variável tempo em segundos.
    VRef=VpRef*(sin((Omega*t)/1000)); //Tensão de Referência da saída, o denominador 1000, se dá, em virtude de Omega.
    Onda_Sen_IRef=10000*cos((Omega*t)/1000); //Gerando a onda senoidal para gerar IRef.
    if ((Onda_Sen_IRef<0) && (Link_carreg==1) && (Liga_conversor==1))
    {
        Onda_Triangular--; //Geração de Onda Triangular para gerar IRef parte 1
    }
    else if ((Onda_Sen_IRef>0) && (Link_carreg==1) && (Liga_conversor==1))
    {
        Onda_Triangular++; //Geração de Onda Triangular para gerar IRef parte 1
    }
    if (Onda_Triangular<0) //Visa passar o valor negativo para positivo.
    {
        Mod_Onda_Triangular=(-Onda_Triangular/((1/(0.0002*Freq)))*10000); //Converte o resultado negativo em positivo e ajusta o período.
    }
    else
    {
        Mod_Onda_Triangular=(Onda_Triangular/((1/(0.0002*Freq)))*10000); //Converte o resultado negativo em positivo e ajusta o período.
    }
    if (Onda_Triangular>Maior_valor_Mod_Onda_Triangular)
    {
        Maior_valor_Mod_Onda_Triangular=Onda_Triangular; //Retem a informação para auxiliar nos ajustes do ganho.
    }
    if (Onda_Triangular<Menor_valor_Mod_Onda_Triangular)
    {
        Menor_valor_Mod_Onda_Triangular=Onda_Triangular; //Retem a informação para auxiliar nos ajustes do ganho.
    }
}
}
void Setup_Saidas_Mosfets(void)
{
    EALLOW;
    GpioCtrlRegs.GPAPUD.bit.GPIO0 = 0; // Enable pullup on GPIO0
    GpioCtrlRegs.GPAMUX1.bit.GPIO0 = 0; // GPIO0 = GPIO0
    GpioCtrlRegs.GPADIR.bit.GPIO0 = 1; // GPIO0 = output
    GpioCtrlRegs.GPAPUD.bit.GPIO1 = 0; // Enable pullup on GPIO1
    GpioCtrlRegs.GPAMUX1.bit.GPIO1 = 0; // GPIO1 = GPIO1
    GpioCtrlRegs.GPADIR.bit.GPIO1 = 1; // GPIO1 = output
    GpioCtrlRegs.GPAPUD.bit.GPIO2 = 0; // Enable pullup on GPIO2
    GpioCtrlRegs.GPAMUX1.bit.GPIO2 = 0; // GPIO2 = GPIO2
    GpioCtrlRegs.GPADIR.bit.GPIO2 = 1; // GPIO2 = output
    GpioCtrlRegs.GPAPUD.bit.GPIO3 = 0; // Enable pullup on GPIO3
}

```

Fonte: Autor.

Figura G.8 – Código de programação C utilizado no kit DSP F28069M - Pág. 8

```
GpioCtrlRegs.GPAMUX1.bit.GPIO3 = 0; // GPIO3 = GPIO3
GpioCtrlRegs.GPADIR.bit.GPIO3 = 1; // GPIO3 = output
GpioCtrlRegs.GPAPUD.bit.GPIO4 = 0; // Enable pullup on GPIO4
GpioCtrlRegs.GPAMUX1.bit.GPIO4 = 0; // GPIO4 = GPIO4
GpioCtrlRegs.GPADIR.bit.GPIO4 = 1; // GPIO4 = output
GpioCtrlRegs.GPAPUD.bit.GPIO5 = 0; // Enable pullup on GPIO5
GpioCtrlRegs.GPAMUX1.bit.GPIO5 = 0; // GPIO5 = GPIO5
GpioCtrlRegs.GPADIR.bit.GPIO5 = 1; // GPIO5 = output
GpioCtrlRegs.GPAPUD.bit.GPIO6 = 0; // Enable pullup on GPIO6
GpioCtrlRegs.GPAMUX1.bit.GPIO6 = 0; // GPIO6 = GPIO6
GpioCtrlRegs.GPADIR.bit.GPIO6 = 1; // GPIO6 = output
GpioCtrlRegs.GPAPUD.bit.GPIO7 = 0; // Enable pullup on GPIO7
GpioCtrlRegs.GPAMUX1.bit.GPIO7 = 0; // GPIO7 = GPIO7
GpioCtrlRegs.GPADIR.bit.GPIO7 = 1; // GPIO7 = output
GpioCtrlRegs.GPAPUD.bit.GPIO8 = 0; // Enable pullup on GPIO8
GpioCtrlRegs.GPAMUX1.bit.GPIO8 = 0; // GPIO8 = GPIO8
GpioCtrlRegs.GPADIR.bit.GPIO8 = 1; // GPIO8 = output
GpioCtrlRegs.GPAPUD.bit.GPIO9 = 0; // Enable pullup on GPIO9
GpioCtrlRegs.GPAMUX1.bit.GPIO9 = 0; // GPIO9 = GPIO9
GpioCtrlRegs.GPADIR.bit.GPIO9 = 1; // GPIO9 = output
GpioCtrlRegs.GPAPUD.bit.GPIO10 = 0; // Enable pullup on GPIO10
GpioCtrlRegs.GPAMUX1.bit.GPIO10 = 0; // GPIO10 = GPIO10
GpioCtrlRegs.GPADIR.bit.GPIO10 = 1; // GPIO10 = output
GpioCtrlRegs.GPAPUD.bit.GPIO11 = 0; // Enable pullup on GPIO11
GpioCtrlRegs.GPAMUX1.bit.GPIO11 = 0; // GPIO11 = GPIO11
GpioCtrlRegs.GPADIR.bit.GPIO11 = 1; // GPIO11 = output
EDIS;
return;
}
void Setup_Entradas_Analogicas(void)
{
// Configuração ADC
EALLOW;
AdcRegs.ADCCTL2.bit.ADCNONOVERLAP = 1; // Enable non-overlap mode

// ADCINT1 trips after AdcResults latch
AdcRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdcRegs.INTSEL1N2.bit.INT1E = 1; // Enabled ADCINT1
AdcRegs.INTSEL1N2.bit.INT1CONT = 0; // Disable ADCINT1 Continuous mode
// setup EOC1 to trigger ADCINT1 to fire
AdcRegs.INTSEL1N2.bit.INT1SEL = 1;
AdcRegs.ADCSOC0CTL.bit.CHSEL = 8; //Set SOC1 channel select to ADCINB0 (Sensor VLP)
AdcRegs.ADCSOC1CTL.bit.CHSEL = 2; //Set SOC4 channel select to ADCINA2 (Sensor ILP).
AdcRegs.ADCSOC2CTL.bit.CHSEL = 1; //Set SOC2 channel select to ADCINA1 (Sensor Vo)

// set SOC1 start trigger on TINT0, due to round-robin SOC0 converts
// first then SOC1
AdcRegs.ADCSOC0CTL.bit.TRIGSEL = 0;
AdcRegs.ADCSOC1CTL.bit.TRIGSEL = 0;
AdcRegs.ADCSOC2CTL.bit.TRIGSEL = 0;

// set SOC1 S/H Window to 7 ADC Clock Cycles, (6 ACQPS plus 1)
AdcRegs.ADCSOC0CTL.bit.ACQPS = 6;
AdcRegs.ADCSOC1CTL.bit.ACQPS = 6;
AdcRegs.ADCSOC2CTL.bit.ACQPS = 6;
EDIS;
return;
}

// Fim do programa
```

Fonte: Autor.

ANEXO A – DATASHEET MOSFET STP38N65M5

Nessa seção são apresentadas algumas Figuras A.1 à A.5, referente as principais páginas utilizadas no datasheet do Mosfet STP38N65M5, com os parâmetros por parte do fabricante, que serviram como base para análise e escolha do mosfet na aplicação da topologia do micro-inversor, servindo também como fonte de informação para simulação no PSIM dos mosfets com suas não idealidades, como os parâmetros utilizados para os cálculos das capacitâncias parasitas.

O datasheet completo pode ser encontrado em (ST, 2014).

Figura A.1 – Parâmetros do Mosfet STP38N65M5 - Pág 1.



STB38N65M5, STP38N65M5, STW38N65M5

N-channel 650 V, 0.073 Ω typ., 30 A MDmesh™ V Power MOSFETs in D²PAK, TO-220 and TO-247 packages

Datasheet • production data

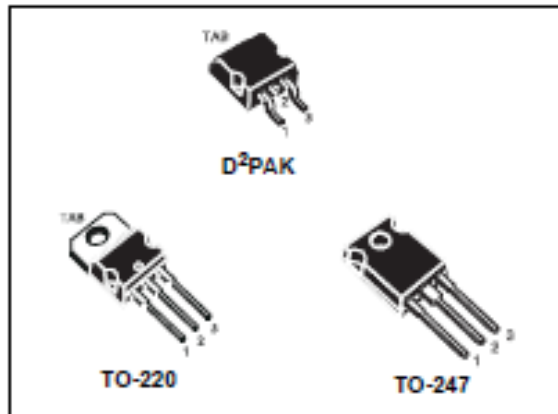
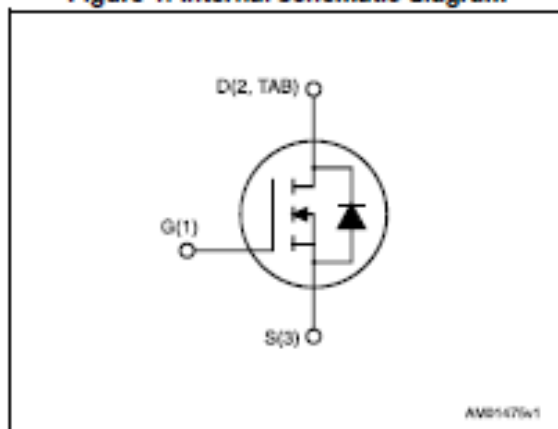


Figure 1. Internal schematic diagram



Features

Order codes	V_{DS} @ T_{Jmax}	$R_{DS(on)}$ max	I_D
STB38N65M5	710 V	0.095 Ω	30 A
STP38N65M5			
STW38N65M5			

- Higher V_{DS} rating and high dv/dt capability
- Excellent switching performance
- 100% avalanche tested

Applications

- Switching applications

Description

These devices are N-channel MDmesh™ V Power MOSFETs based on an innovative proprietary vertical process technology, which is combined with STMicroelectronics' well-known PowerMESH™ horizontal layout structure. The resulting product has extremely low on-resistance, which is unmatched among silicon-based Power MOSFETs, making it especially suitable for applications which require superior power density and outstanding efficiency.

Table 1. Device summary

Order codes	Marking	Package	Packaging
STB38N65M5	38N65M5	D ² PAK	Tape and reel
STP38N65M5		TO-220	Tube
STW38N65M5		TO-247	

Figura A.2 – Parâmetros do Mosfet STP38N65M5 - Pág 3.

1 Electrical ratings

Table 2. Absolute maximum ratings

Symbol	Parameter	Value	Unit
V_{GS}	Gate-source voltage	± 25	V
I_D	Drain current (continuous) at $T_C = 25\text{ }^\circ\text{C}$	30	A
I_D	Drain current (continuous) at $T_C = 100\text{ }^\circ\text{C}$	19	A
$I_{DM}^{(1)}$	Drain current (pulsed)	120	A
P_{TOT}	Total dissipation at $T_C = 25\text{ }^\circ\text{C}$	190	W
$dv/dt^{(2)}$	Peak diode recovery voltage slope	15	V/ns
$dv/dt^{(3)}$	MOSFET dv/dt ruggedness	50	V/ns
T_{stg}	Storage temperature	- 55 to 150	$^\circ\text{C}$
T_J	Max. operating junction temperature	150	$^\circ\text{C}$

1. Pulse width limited by safe operating area.
2. $I_{SD} \leq 30\text{ A}$, $di/dt \leq 400\text{ A}/\mu\text{s}$; $V_{Peak} < V_{DSR(DSS)}$, $V_{DD} = 400\text{ V}$
3. $V_{DS} \leq 520\text{ V}$

Table 3. Thermal data

Symbol	Parameter	Value			Unit
		D ² PAK	TO-220	TO-247	
$R_{th(jc)}$	Thermal resistance junction-case max	0,66			$^\circ\text{C}/\text{W}$
$R_{th(jpc)}$	Thermal resistance junction-pcb max ⁽¹⁾	30			$^\circ\text{C}/\text{W}$
$R_{th(ja)}$	Thermal resistance junction-ambient max		62,5	50	$^\circ\text{C}/\text{W}$

1. 1.When mounted on 1inch² FR-4 board, 2 oz Cu.

Table 4. Avalanche characteristics

Symbol	Parameter	Value	Unit
I_{AR}	Avalanche current, repetitive or not repetitive (pulse width limited by $T_{J(max)}$)	8	A
E_{AS}	Single pulse avalanche energy (starting $t_j = 25\text{ }^\circ\text{C}$, $I_D = I_{AR}$; $V_{dS} = 50\text{ V}$)	660	mJ

2 Electrical characteristics

($T_C = 25\text{ °C}$ unless otherwise specified)

Table 5. On /off states

Symbol	Parameter	Test conditions	Min.	Typ.	Max.	Unit
$V_{(BR)DSS}$	Drain-source breakdown voltage	$I_D = 1\text{ mA}$, $V_{GS} = 0$	650			V
I_{DSS}	Zero gate voltage drain current ($V_{GS} = 0$)	$V_{DS} = 650\text{ V}$			1	μA
		$V_{DS} = 650\text{ V}$, $T_C = 125\text{ °C}$			100	μA
I_{GSS}	Gate-body leakage current ($V_{DS} = 0$)	$V_{GS} = \pm 25\text{ V}$			± 100	nA
$V_{GS(th)}$	Gate threshold voltage	$V_{DS} = V_{GS}$, $I_D = 250\text{ }\mu\text{A}$	3	4	5	V
$R_{DS(on)}$	Static drain-source on-resistance	$V_{GS} = 10\text{ V}$, $I_D = 15\text{ A}$		0.073	0.095	Ω

Table 6. Dynamic

Symbol	Parameter	Test conditions	Min.	Typ.	Max.	Unit
C_{iss}	Input capacitance	$V_{DS} = 100\text{ V}$, $f = 1\text{ MHz}$, $V_{GS} = 0$	-	3000	-	pF
C_{oss}	Output capacitance		-	74	-	pF
C_{rss}	Reverse transfer capacitance		-	5.8	-	pF
$C_{o(tr)}^{(1)}$	Equivalent capacitance time related	$V_{DS} = 0\text{ to }520\text{ V}$, $V_{GS} = 0$	-	244	-	pF
$C_{o(er)}^{(2)}$	Equivalent capacitance energy related		-	70	-	pF
R_G	Intrinsic gate resistance	$f = 1\text{ MHz}$ open drain	-	2.4	-	Ω
Q_g	Total gate charge	$V_{DD} = 520\text{ V}$, $I_D = 15\text{ A}$, $V_{GS} = 10\text{ V}$ (see Figure 18)	-	71	-	nC
Q_{gs}	Gate-source charge		-	18	-	nC
Q_{gd}	Gate-drain charge		-	30	-	nC

1. Time related is defined as a constant equivalent capacitance giving the same charging time as C_{oss} when V_{DS} increases from 0 to 80% V_{DSS}
2. Energy related is defined as a constant equivalent capacitance giving the same stored energy as C_{oss} when V_{DS} increases from 0 to 80% V_{DSS}

Figura A.4 – Parâmetros do Mosfet STP38N65M5 - Pág 5.

Table 7. Switching times

Symbol	Parameter	Test conditions	Min.	Typ.	Max.	Unit
$t_d (V)$	Voltage delay time	$V_{DD} = 400\text{ V}$, $I_D = 20\text{ A}$, $R_G = 4.7\ \Omega$, $V_{GS} = 10\text{ V}$ (see Figure 19 and Figure 22)	-	66	-	ns
$t_r (V)$	Voltage rise time		-	9	-	ns
$t_f (I)$	Current fall time		-	9	-	ns
$t_{c(off)}$	Crossing time		-	13	-	ns

Table 8. Source drain diode

Symbol	Parameter	Test conditions	Min.	Typ.	Max.	Unit
I_{SD}	Source-drain current		-		30	A
$I_{SDM}^{(1)}$	Source-drain current (pulsed)		-		120	A
$V_{SD}^{(2)}$	Forward on voltage	$I_{SD} = 30\text{ A}$, $V_{GS} = 0$	-		1,5	V
t_{rr}	Reverse recovery time	$I_{SD} = 30\text{ A}$, $di/dt = 100\text{ A}/\mu\text{s}$ $V_{DD} = 100\text{ V}$ (see Figure 22)	-	382		ns
Q_{rr}	Reverse recovery charge		-	6,6		μC
I_{RRM}	Reverse recovery current		-	35		A
t_{rr}	Reverse recovery time	$I_{SD} = 30\text{ A}$, $di/dt = 100\text{ A}/\mu\text{s}$ $V_{DD} = 100\text{ V}$, $T_j = 150\text{ }^\circ\text{C}$ (see Figure 22)	-	522		ns
Q_{rr}	Reverse recovery charge		-	10,3		μC
I_{RRM}	Reverse recovery current		-	40		A

1. Pulse width limited by safe operating area.

2. Pulsed: pulse duration = 300 μs , duty cycle 1,5%

2.1 Electrical characteristics (curves)

Figure 2. Safe operating area for D²PAK and TO-220

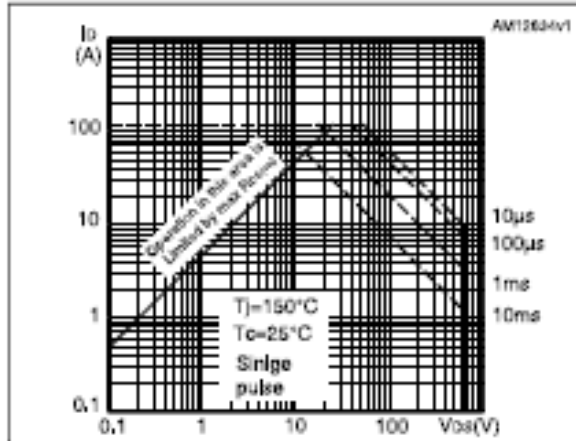


Figure 3. Thermal impedance for D²PAK and TO-220

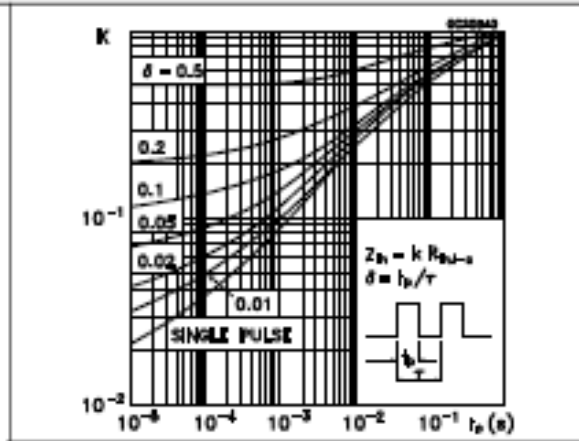


Figure 4. Safe operating area for TO-247

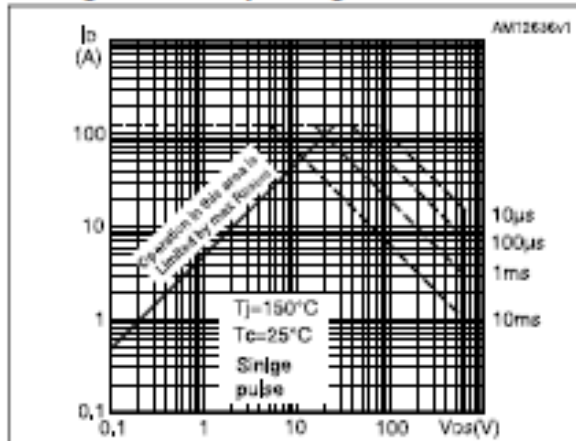


Figure 5. Thermal impedance for TO-247

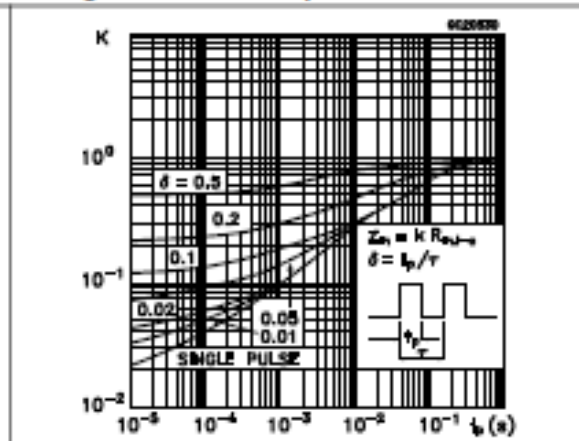


Figure 6. Output characteristics

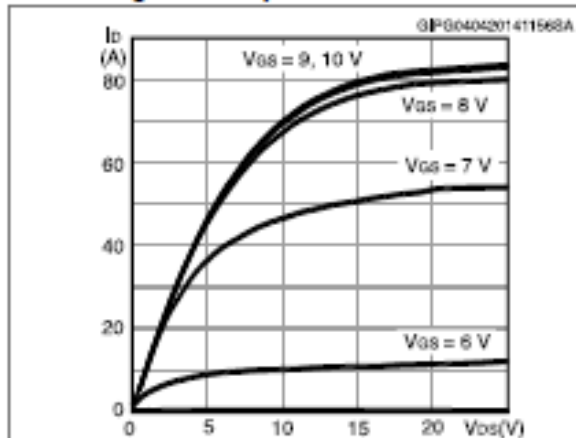
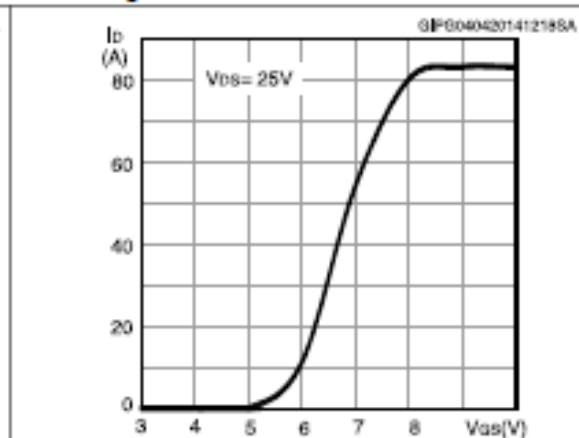


Figure 7. Transfer characteristics



ANEXO B – DATASHEET CAPACITORES POLIÉSTER DE FILME

Através da Fig. B.1 é possível obter vários parâmetros dos Capacitores Poliéster série ECWFD, fornecidos pelo fabricante através do datasheet, alguns desses parâmetros são utilizados para os cálculos das resistências responsáveis pelas não idealidades.

Figura B.1 – Parâmetros dos Capacitores Poliéster série ECWFD

Panasonic INDUSTRY		Plastic Film Capacitors	
		ECWFD series	
Specifications			
Category temp. range (Including temperature-rise on unit surface)	450 V.DC	-40 °C to +110 °C	
	630 V.DC	-40 °C to +105 °C	
Rated voltage	450 V.DC	Peak to peak voltage applied on the capacitor should be less than 240 Vp-p, and zero to peak voltage should be less than 450 Vo-p. (Derating of rated voltage by 0.62 %/°C at more than 85 °C)	
	630 V.DC	Peak to peak voltage applied on the capacitor should be less than 400 Vp-p, and zero to peak voltage should be less than 630 Vo-p. (Derating of rated voltage by 1.0%/°C at more than 85 °C)	
Capacitance range	450 V.DC	0.1 µF to 4.7 µF	
	630 V.DC	0.01 µF to 4.7 µF	
Capacitance tolerance	±5% (J), ±10 % (K)		
Dissipation factor (tan δ)	tan δ ≤ 0.1 % (20 °C, 1 kHz)		
Withstand voltage	Between terminals : Rated voltage (V.DC)×150 % 60 s		
Insulation resistance (IR)	450 V.DC	C ≤ 0.33 µF : IR ≥ 30,000 MΩ C > 0.33 µF : IR ≥ 10,000 MΩ·µF (20 °C, 100 V.DC, 60 s)	
	630 V.DC	C ≤ 0.33 µF : IR ≥ 9,000 MΩ C > 0.33 µF : IR ≥ 3,000 MΩ·µF (20 °C, 500 V.DC, 60 s)	

*: In case of applying voltage in alternating current (50 Hz or 60 Hz sine wave) to a capacitor with DC rated voltage, please refer to the page of "Permissible voltage (R,M,S) in alternating current corresponding to DC rated voltage".

Fonte: (PANASONIC, 2019).

ANEXO C – DATASHEET DIODO STTH3010PI

Nessa seção são apresentadas as Figuras C.1 à C.3, referente as principais páginas utilizadas do datasheet do diodo STTH3010PI. Esses parâmetros são utilizados para análise quanto a escolha da aplicação, servindo também como fonte de informação para simulação dos diodos no PSIM com suas não idealidades.

O datasheet completo pode ser encontrado em (ST, 2006).

Figura C.1 – Parâmetros do Diodo STTH3010PI - Pág 1.



STTH3010

Ultrafast recovery - high voltage diode

Main product characteristics

$I_{F(AV)}$	30 A
V_{RRM}	1000 V
T_j	175° C
V_F (typ)	1.30 V
t_{rr} (typ)	42 ns

Features and benefits

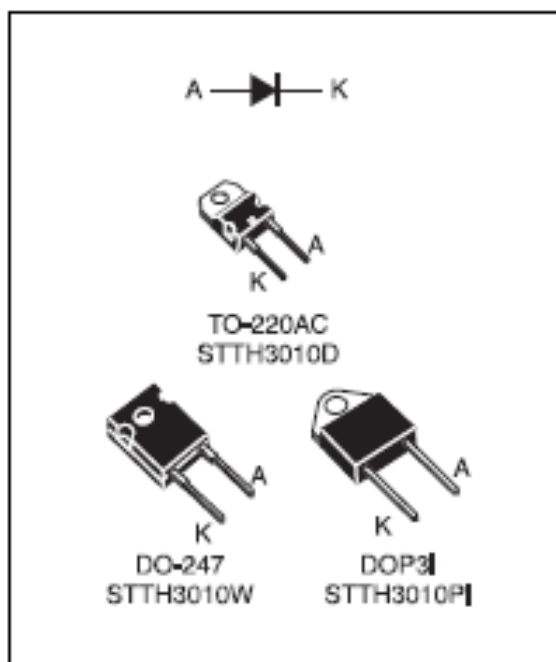
- Ultrafast, soft recovery
- Very low conduction and switching losses
- High frequency and/or high pulsed current operation
- High reverse voltage capability
- High junction temperature
- Insulated package:
 - DOP3I
Electrical insulation = 2500 V_{RMS}
Capacitance = 12 pF

Description

The high quality design of this diode has produced a device with low leakage current, regularly reproducible characteristics and intrinsic ruggedness. These characteristics make it ideal for heavy duty applications that demand long term reliability.

Such demanding applications include industrial power supplies, motor control, and similar mission-critical systems that require rectification and freewheeling. These diodes also fit into auxiliary functions such as snubber, bootstrap, and demagnetization applications.

The improved performance in low leakage current, and therefore thermal runaway guard band, is an immediate competitive advantage for this device.



Order codes

Part Number	Marking
STTH3010D	STTH3010D
STTH3010W	STTH3010W
STTH3010PI	STTH3010PI

1 Characteristics

Table 1. Absolute ratings (limiting values at 25° C, unless otherwise specified)

Symbol	Parameter		Value	Unit	
V_{RRM}	Repetitive peak reverse voltage		1000	V	
$I_{F(RMS)}$	RMS forward current		50	A	
$I_{F(AV)}$	Average forward current, $\delta = 0.5$	TO-220 / DO-247	$T_c = 105^\circ\text{C}$	30	A
		DOP3I	$T_c = 65^\circ\text{C}$		
I_{FRM}	Repetitive peak forward current	$t_p = 5\ \mu\text{s}$, $F = 5\ \text{kHz}$ square	300	A	
I_{FSM}	Surge non repetitive forward current	$t_p = 10\ \text{ms}$ Sinusoidal	180	A	
T_{stg}	Storage temperature range		-65 to +175	$^\circ\text{C}$	
T_j	Maximum operating junction temperature		175	$^\circ\text{C}$	

Table 2. Thermal parameters

Symbol	Parameter		Value	Unit
$R_{th(j-c)}$	Junction to case	TO-220 / DO-247	1,1	$^\circ\text{C/W}$
		DOP3I	1,8	

Table 3. Static electrical characteristics

Symbol	Parameter	Test conditions		Min.	Typ	Max.	Unit
$I_R^{(1)}$	Reverse leakage current	$T_j = 25^\circ\text{C}$	$V_R = V_{RRM}$			15	μA
		$T_j = 125^\circ\text{C}$		10	100		
$V_F^{(2)}$	Forward voltage drop	$T_j = 25^\circ\text{C}$	$I_F = 30\ \text{A}$			2	V
		$T_j = 100^\circ\text{C}$		1,4	1,8		
		$T_j = 150^\circ\text{C}$		1,3	1,7		

1. Pulse test: $t_p = 5\ \text{ms}$, $\delta < 2\ \%$

2. Pulse test: $t_p = 380\ \mu\text{s}$, $\delta < 2\ \%$

To evaluate the conduction losses use the following equation:

$$P = 1.3 \times I_{F(AV)} + 0.013 I_{F(RMS)}^2$$

Figura C.3 – Parâmetros do Diodo STTH3010PI - Pág 3.

STTH3010

Characteristics

Table 4. Dynamic characteristics

Symbol	Parameter	Test conditions	Min.	Typ	Max.	Unit
t_{rr}	Reverse recovery time	$I_F = 1\text{ A}$, $dI_F/dt = -50\text{ A}/\mu\text{s}$, $V_R = 30\text{ V}$, $T_J = 25^\circ\text{ C}$			100	ns
		$I_F = 1\text{ A}$, $dI_F/dt = -100\text{ A}/\mu\text{s}$, $V_R = 30\text{ V}$, $T_J = 25^\circ\text{ C}$		53	70	
		$I_F = 1\text{ A}$, $dI_F/dt = -200\text{ A}/\mu\text{s}$, $V_R = 30\text{ V}$, $T_J = 25^\circ\text{ C}$		42	55	
I_{RM}	Reverse recovery current	$I_F = 30\text{ A}$, $dI_F/dt = -200\text{ A}/\mu\text{s}$, $V_R = 600\text{ V}$, $T_J = 125^\circ\text{ C}$		24	32	A
S	Softness factor	$I_F = 30\text{ A}$, $dI_F/dt = -200\text{ A}/\mu\text{s}$, $V_R = 600\text{ V}$, $T_J = 125^\circ\text{ C}$		1		
t_{fr}	Forward recovery time	$I_F = 30\text{ A}$, $dI_F/dt = 100\text{ A}/\mu\text{s}$ $V_{FR} = 1,5 \times V_{Fmax}$, $T_J = 25^\circ\text{ C}$			450	ns
V_{FP}	Forward recovery voltage	$I_F = 30\text{ A}$, $dI_F/dt = 100\text{ A}/\mu\text{s}$, $T_J = 25^\circ\text{ C}$		5		V

Figure 1. Conduction losses versus average current

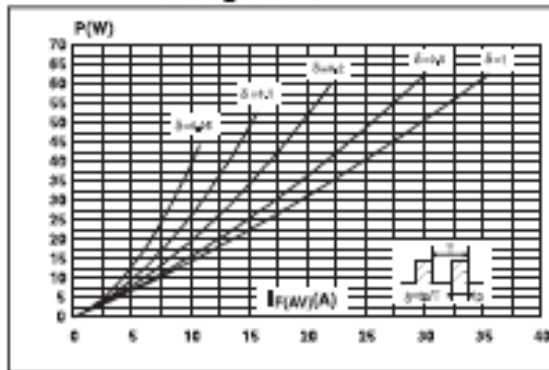


Figure 2. Forward voltage drop versus forward current

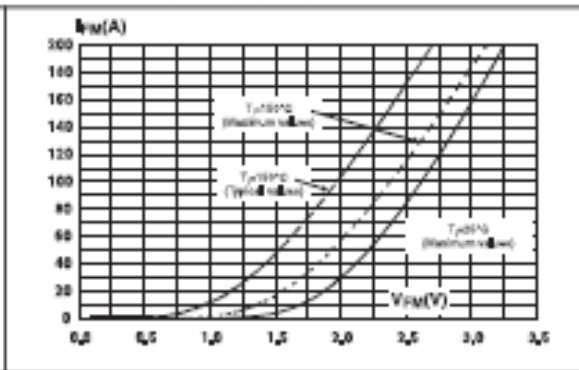


Figure 3. Relative variation of thermal impedance junction to case versus pulse duration

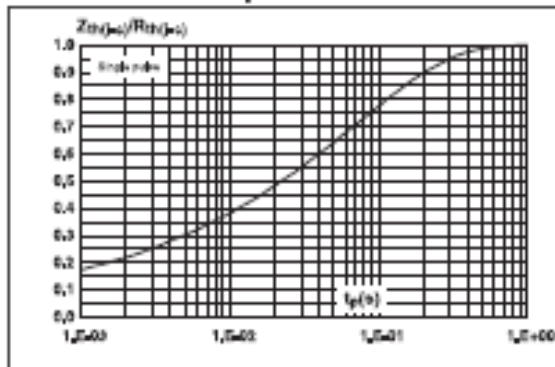
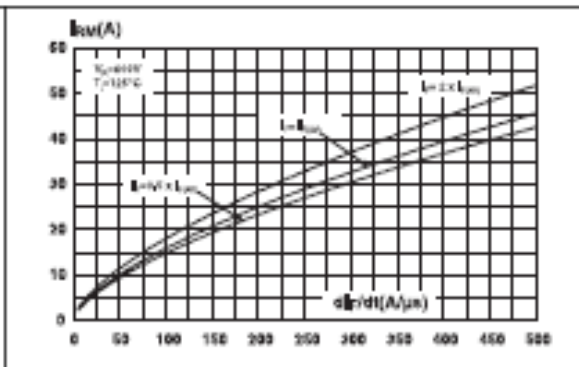


Figure 4. Peak reverse recovery current versus dI_F/dt (typical values)

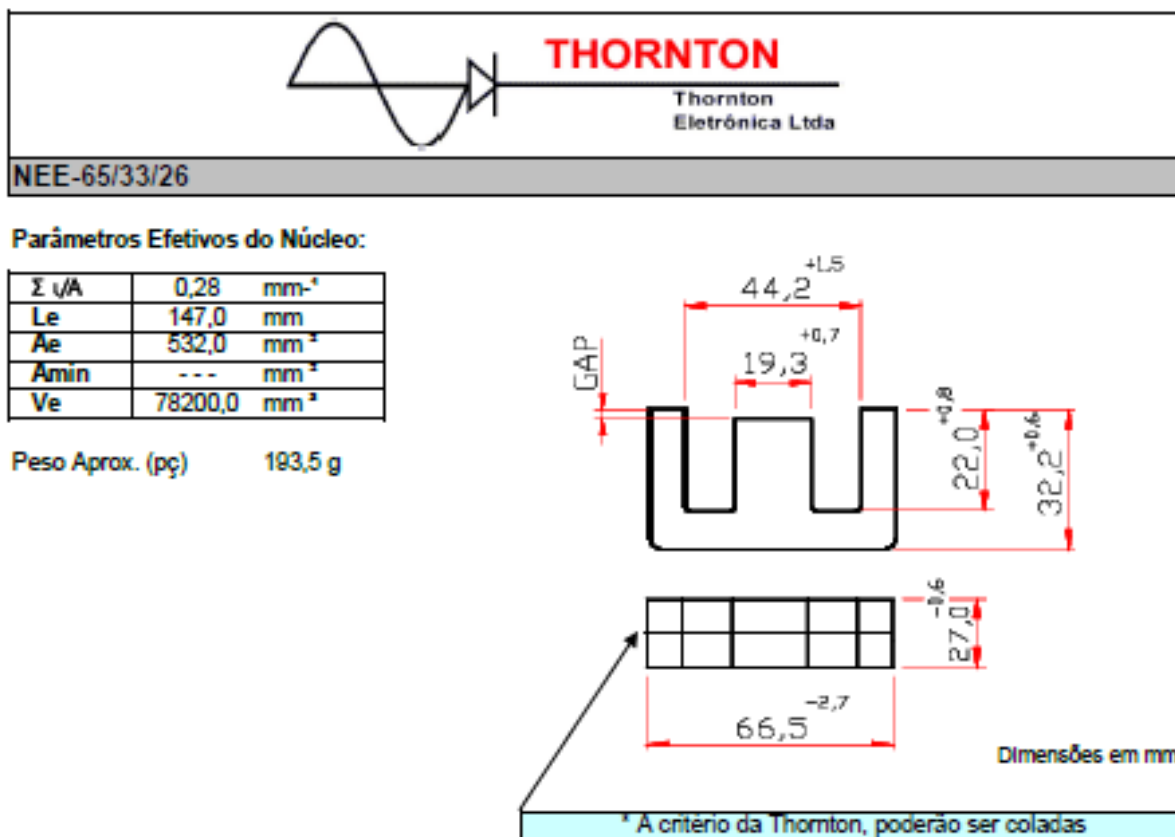


ANEXO D – DATASHEET NÚCLEOS DE FERRITE E CARRETEL

Nessa seção são apresentadas as Figuras D.1 e D.2, são os datasheets dos núcleos de ferrites e as Figuras D.3 e D.4 referente as características do carretel utilizados no protótipo. Essas informações são utilizadas durante o projeto e fabricação dos indutores do protótipo.

O catálogo completo dos núcleos de ferrites do fabricante pode ser encontrado em (THORNTON, 2008).

Figura D.1 – Datasheet núcleo de ferrite NEE 65/33/26



COM GAP

DESCRIÇÃO DE ENCOMENDA	MATERIAL	Al [nH]	Tol. %	~g [mm]	~ µe
NEE-65/33/26-100-IP12R	IP12R	100	±10	*5,8	22,2
NEE-65/33/26-200-IP12R	IP12R	200	±10	2,5	44,5
NEE-65/33/26-285-IP12R	IP12R	285	± 15	3,5	63,5

* gap Simétrico

SEM GAP

DESCRIÇÃO DE ENCOMENDA	MATERIAL	Al [nH]	Tol. %	~g [mm]	~ µe
NEE-65/33/26-7200-IP6	IP6	7200	± 25	---	1604
NEE-65/33/26-7200-IP12R	IP12R	7200	± 25	---	1604

Outros Al's mediante consulta

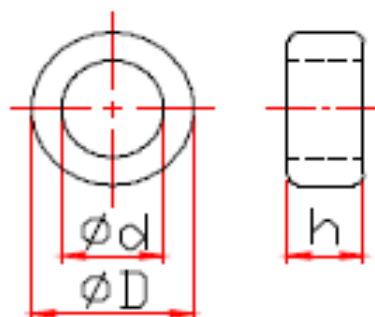
Figura D.2 – Datasheet núcleo de ferrite NT 23/14/8



NT

Parâmetros Efetivos do Núcleo:

MODELO	ΣVA mm ⁻³	Le mm	Ae mm ²	Ve mm ³
NT-15/8,5/25	0,437	35,001	80,155	2805,5
NT-15/9,5/25	0,543	37,18	68,44	2544,3
NT-15/9,5/28	0,484	37,18	76,81	2855,8
NT-19/11/6	1,92	44,9	23,4	1050,2
NT-19/11/12	0,958	44,9	46,82	2100,3
NT-23/14/8	1,58	55,8	35,3	1968,0
NT-23/14/10,1	1,253	55,8	44,53	2484,63
NT-23/14/11	1,151	55,8	48,50	2705,03
NT-27/16/12	1,00	64,6	64,5	4164,9
NT-35/22/15	0,90	86,4	95,77	8274,06
NT-35/22/17,5	0,773	86,4	111,73	9653,05
NT-35/22/22	0,615	86,4	140,46	12135,29



Dimensões em mm

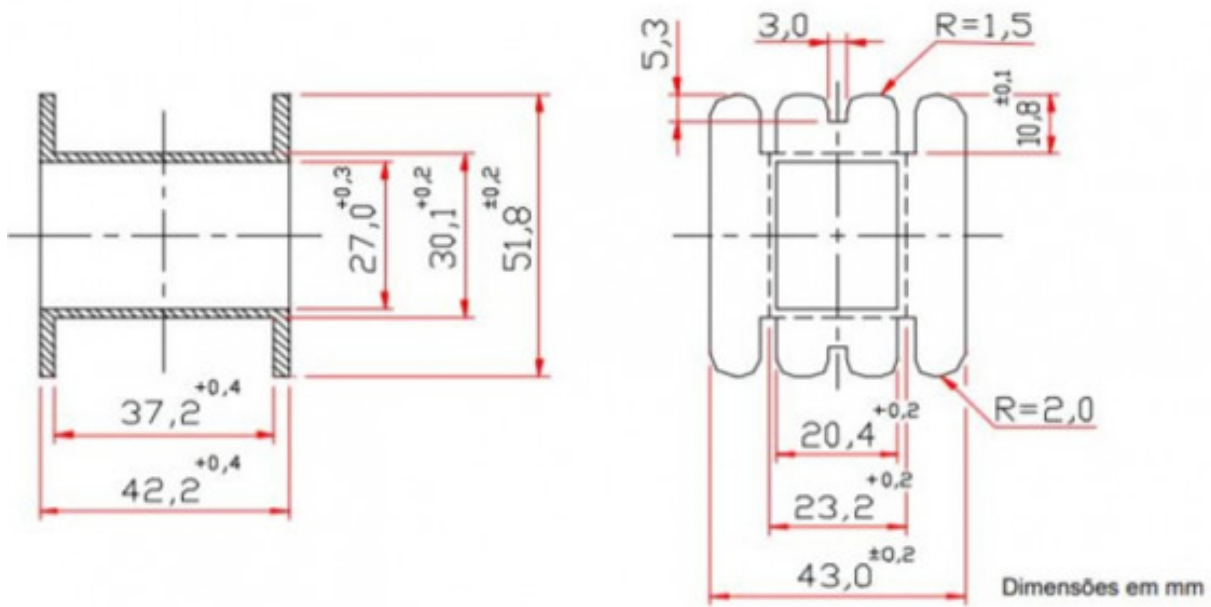
DESCRIÇÃO DE ENCOMENDA	MAT.	AI [nH]	Tol. %	Ø D	Tol.	Ø d	Tol.	h	Tol.	PESO ~g
NT-15/8,5/25-1000-ELM4	ELM4	1000	± 30	15,0	± 1,0	8,5	± 1,0	25	± 0,8	13,30
NT-15/8,5/25,4-6500-IP12R	IP12R	6500	± 25	15,0	± 1,0	8,5	± 1,0	25,4	± 0,5	13,30
NT-15/8,5/28-7000-IP12R	IP12R	7000	± 25	15,0	± 1,0	8,5	± 1,0	28,5	± 0,8	13,30
**NT-15/9,5/25-6000-TH50	TH50	6000	min.	15,0	± 1,0	9,5	± 1,0	25,4	± 0,5	12,50
**NT-15/9,5/28-12000-TH50	TH50	12000	± 25	15,0	± 1,0	9,5	± 1,0	28,5	± 0,5	14,00
**NT-19/11/6-1300-IP6	IP6	1300	± 25	19,0	± 0,6	11,0	± 0,35	6,0	± 0,2	5,20
**NT-19/11/6-1300-IP12R	IP12R	1300	± 25	19,0	± 0,6	11,0	± 0,35	6,0	± 0,2	5,20
**NT-19/11/6-2200-TH50	TH50	2200	± 25	19,0	± 0,6	11,0	± 0,35	6,0	± 0,2	5,20
**NT-19/11/12-2600-IP12E	IP12E	2600	± 25	19,0	± 0,6	11,0	± 0,35	12,0	± 0,2	10,60
**NT-19/11/12-2600-IP12R	IP12R	2600	± 25	19,0	± 0,6	11,0	± 0,35	12,0	± 0,2	10,60
**NT-19/11/12-4400-TH50	TH50	4400	± 25	19,0	± 0,6	11,0	± 0,35	12,0	± 0,2	10,60
**NT-23/14/8-1700-IP12R	IP12R	1700	± 25	23,0	± 1,0	14,0	± 1,0	8,0	± 0,5	9,78
**NT-23/14/8-1700-IP6	IP6	1700	± 25	23,0	± 1,0	14,0	± 1,0	8,0	± 0,5	9,78
**NT-23/14/8-1700-IP12E	IP12E	1700	± 25	23,0	± 1,0	14,0	± 1,0	8,0	± 0,5	9,78
**NT-23/14/10,1-3600-TH50	TH50	3600	min.	23,0	± 1,0	14,0	± 1,0	10,1	± 0,5	12,32
**NT-23/14/11-2500-IP12R	IP12R	2500	± 25	23,0	± 1,0	14,0	± 1,0	11,0	± 0,5	13,60
**NT-23/14/11-4400-TH50	TH50	4400	± 25	23,0	± 1,0	14,0	± 1,0	11,0	± 0,5	13,60
**NT-27/16/12-2700-IP12R	IP12R	2700	± 25	27,0	± 0,7	16,0	± 0,5	12,0	± 0,5	22,0
**NT-27/16/12-2700-IP6	IP6	2700	± 25	27,0	± 0,7	16,0	± 0,5	12,0	± 0,5	22,0
**NT-27/16/12-2700-IP12E	IP12E	2700	± 25	27,0	± 0,7	16,0	± 0,5	12,0	± 0,5	22,0
**NT-27/16/12-6000-TH50	TH50	6000	± 25	27,0	± 0,7	16,0	± 0,5	12,0	± 0,5	22,5
**NT-35/22/15-3000-IP12R	IP12R	3000	± 25	35,0	± 1,0	22,0	± 1,0	15,0	+1,0	40,0
**NT-35/22/15-3000-IP6	IP6	3000	± 25	35,0	± 1,0	22,0	± 1,0	15,0	+1,0	40,0
**NT-35/22/15-3200-IP12E	IP12E	3200	± 25	35,0	± 1,0	22,0	± 1,0	15,0	+1,0	40,0
**NT-35/22/15-5000-TH50	TH50	5000	± 25	35,0	± 1,0	22,0	± 1,0	15,0	+1,0	40,0
**NT-35/22/17,5-3400-IP12R	IP12R	3400	± 25	35,0	± 1,0	22,0	± 1,0	17,5	± 0,5	46,7
**NT-35/22/17,5-3700-IP12E	IP12E	3700	± 25	35,0	± 1,0	22,0	± 1,0	17,5	± 0,5	46,7
**NT-35/22/22-4100-IP12R	IP12R	4100	± 25	35,0	± 1,0	22,0	± 1,0	22,0	± 0,5	60,30
**NT-35/22/22-4100-IP12E	IP12E	4100	± 25	35,0	± 1,0	22,0	± 1,0	22,0	± 0,5	60,30
**NT-35/22/22-8000-TH50	TH50	8000	+50/-25	35,0	± 1,0	22,0	± 1,0	22,0	± 0,5	60,30

Nota 1: ** Poderão ser fornecidos com ou sem pintura

Nota 2: Em caso de fornecimento com pintura, as cotas externas ficam com dimensões máximas ampliadas em 0,25mm, e cotas internas ficam com dimensões mínimas reduzidas em 0,25mm.

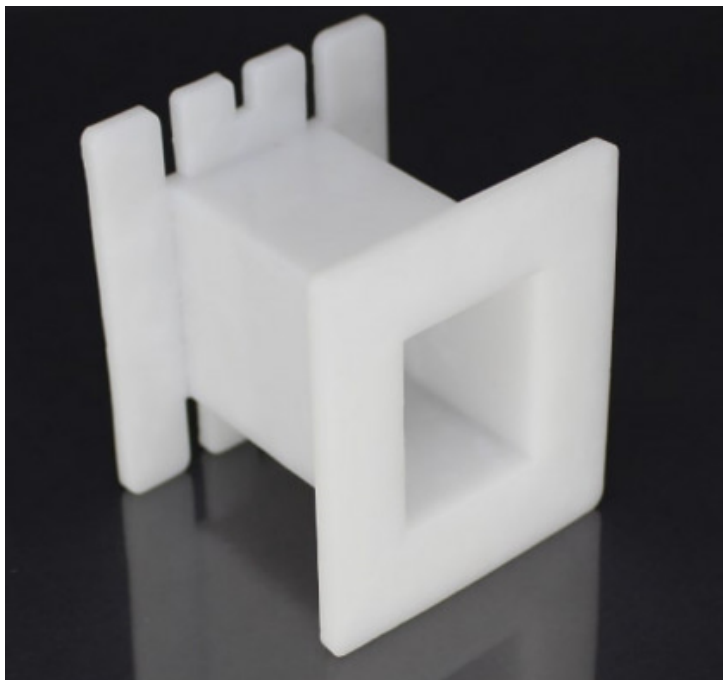
Outros AI's mediante consulta

Figura D.3 – Dimensões Carretel 65/33/26



Fonte: (ELETRODEX, 2019).

Figura D.4 – Carretel 65/33/26



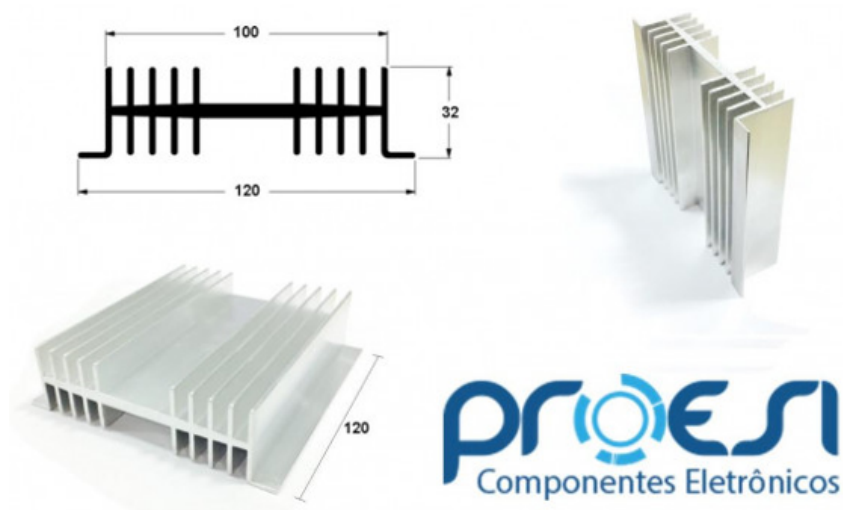
Fonte: (ELETRODEX, 2019).

ANEXO E – DATASHEET DISSIPADOR DE POTÊNCIA

Nessa seção é apresentado as Figuras E.1 e E.3 referente a imagem do dissipador adquirido e ao datasheet do fabricante do Dissipador de Potência. No protótipo utilizou-se duas peças com perímetro de 120mm, totalizando um perímetro de 240mm. Essas informações são bastante úteis no momento do projeto, quanto as características técnicas de troca térmica e dimensionais para prever o adequado layout dos componentes de potência. Essa estratégia é importante, para facilitar possíveis necessidades de manutenção, como a substituição de um mosfet.

O catálogo completo dos dissipadores de potência do fabricante pode ser encontrado em (HS Dissipadores, 2019).

Figura E.1 – Dissipador de Potência



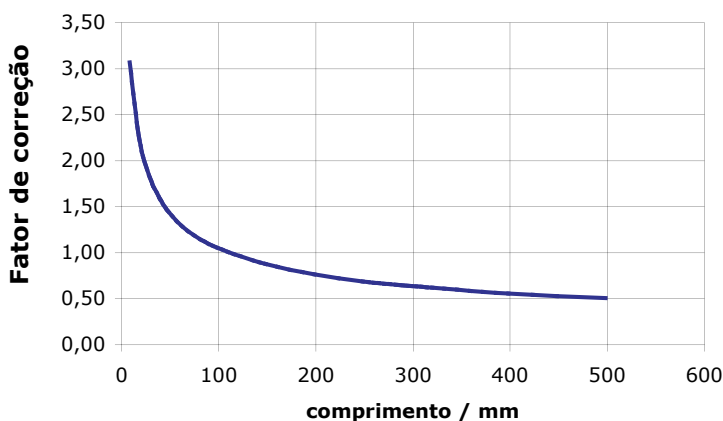
Fonte: (PROESI, 2019).

Figura E.3 – Correção da resistência térmica do Dissipador

CORREÇÃO DO COMPRIMENTO

Para efeito de comparação com outros catálogos mantivemos os valores de resistência térmica de nossos dissipadores tendo como referência 4 polegadas de comprimento. Assim, todas as resistências térmicas mostradas nos dissipadores deste catálogo possuem como unidade **°C / W / 4"** ou seja graus celcius por watt por pedaço de 4 polegadas. Entretanto é comum o uso dos dissipadores em outras medidas de comprimento.

correção da resistência térmica para outros comprimentos de dissipadores



comprimento	fator de correção
10 mm	3,05
20 mm	2,21
30 mm	1,82
40 mm	1,59
50 mm	1,43
70 mm	1,22
100 mm	1,04
150 mm	0,86
200 mm	0,75
250 mm	0,67
300 mm	0,62
400 mm	0,54
500 mm	0,49

Exemplo: O dissipador HS 6524 possui resistência térmica igual a **3,72 °C / W / 4"**. Isto quer dizer que um pedaço medindo 4 polegadas de comprimento possui a resistência térmica de **3,72 °C / W**. O mesmo dissipador com 40mm de comprimento possui resistência térmica igual a

$$3,72 \text{ °C/W} \times 1,59 = 5,91 \text{ °C/W}$$

ATENÇÃO: TODAS AS INFORMAÇÕES CONTIDAS NESTE CATÁLOGO SÃO APENAS INDICADORES QUALITATIVOS DOS DISSIPADORES DE CALOR E NÃO DEVEM SER CONSIDERADAS VERDADES ABSOLUTAS. OS VALORES DE RESISTÊNCIA TÉRMICA DEPENDEM DO POSICIONAMENTO DO DISSIPADOR, BEM COMO DO AMBIENTE ONDE SE ENCONTRA. AS MEDIDAS FÍSICAS (DIMENSÕES) PODEM SOFRER VARIAÇÕES E TAMBÉM ESTÃO SUJEITAS A ALTERAÇÕES SEM AVISO PRÉVIO. CONSULTE-NOS EM CASO DE DÚVIDAS. DIREITOS RESERVADOS. PERMITIDA A DIVULGAÇÃO DESTES CATÁLOGO DESDE QUE INTEGRALMENTE, SEM ALTERAÇÕES.

ANEXO F – DATASHEET TRANSDUTORES DE TENSÃO E CORRENTE

Nessa seção são apresentados as Figuras F.1 e F.4 referente ao datasheet do transdutor de tensão utilizado para medir a tensão do link c.a. V_{LP} .

As Figuras F.5 e F.6 são referente ao datasheet do transformador isolado ZMPT101B, utilizado para medir a tensão de saída do inversor antes do filtro V_o .

As Figuras F.7 à F.13 são as principais folhas utilizadas no datasheet do fabricante do sensor de corrente de efeito hall, esse sensor é utilizado para medir as correntes de entrada I_{PV} , do link c.a. I_{LP} e da saída I_o .

O datasheet completo do sensor de corrente do fabricante pode ser encontrado em (AllegroMicro, 2013).

Figura F.1 – Datasheet do Transdutor de Tensão LV 25-P Pág1



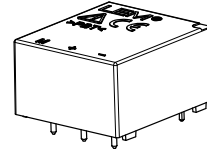
Voltage Transducer LV 25-P

For the electronic measurement of currents: DC, AC, pulsed..., with galvanic separation between the primary circuit and the secondary circuit.



$$I_{PN} = 10 \text{ mA}$$

$$V_{PN} = 10 \dots 500 \text{ V}$$



Electrical data

I_{PN}	Primary nominal rms current	10	mA
I_{PM}	Primary current, measuring range	0 .. ± 14	mA
R_M	Measuring resistance with $\pm 12 \text{ V}$	@ $\pm 10 \text{ mA}_{max}$	R_{Mmin} 30 R_{Mmax} 190 Ω
		@ $\pm 14 \text{ mA}_{max}$	30 100 Ω
	with $\pm 15 \text{ V}$	@ $\pm 10 \text{ mA}_{max}$	100 350 Ω
		@ $\pm 14 \text{ mA}_{max}$	100 190 Ω
I_{SN}	Secondary nominal rms current	25	mA
K_N	Conversion ratio	2500 : 1000	
U_C	Supply voltage ($\pm 5 \%$)	$\pm 12 \dots 15$	V
I_C	Current consumption	10 (@ $\pm 15 \text{ V}$) + I_S	mA

Accuracy - Dynamic performance data

X_G	Overall accuracy @ $I_{PN}, T_A = 25 \text{ }^\circ\text{C}$	@ $\pm 12 \dots 15 \text{ V}$	± 0.9	%
		@ $\pm 15 \text{ V} (\pm 5 \%)$	± 0.8	%
ϵ_L	Linearity error		< 0.2	%
I_O	Offset current @ $I_p = 0, T_A = 25 \text{ }^\circ\text{C}$	Typ	Max	mA
I_{OT}	Temperature variation of I_O	0 $^\circ\text{C}$.. + 25 $^\circ\text{C}$	± 0.06 / ± 0.25	mA
		+ 25 $^\circ\text{C}$.. + 70 $^\circ\text{C}$	± 0.10 / ± 0.35	mA
t_f	Step response time ¹⁾ to 90 % of I_{PN}	40		μs

General data

T_A	Ambient operating temperature	0 .. + 70	$^\circ\text{C}$
T_S	Ambient storage temperature	- 25 .. + 85	$^\circ\text{C}$
R_p	Resistance of primary winding @ $T_A = 70 \text{ }^\circ\text{C}$	250	Ω
R_s	Resistance of secondary winding @ $T_A = 70 \text{ }^\circ\text{C}$	110	Ω
m	Mass	22	g
	Standards	EN 50178: 1997 UL 508: 2010	

Note: ¹⁾ $R_i = 25 \text{ k}\Omega$ (L/R constant, produced by the resistance and inductance of the primary circuit).

Features

- Closed loop (compensated) current transducer using the Hall effect
- Insulating plastic case recognized according to UL 94-V0.

Principle of use

- For voltage measurements, a current proportional to the measured voltage must be passed through an external resistor R_i , which is selected by the user and installed in series with the primary circuit of the transducer.

Advantages

- Excellent accuracy
- Very good linearity
- Low thermal drift
- Low response time
- High bandwidth
- High immunity to external interference
- Low disturbance in common mode.

Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Power supplies for welding applications.

Application domain

- Industrial.

Figura F.2 – Datasheet do Transdutor de Tensão LV 25-P Pág2



Voltage Transducer LV 25-P

Insulation coordination			
U_d	Rms voltage for AC insulation test, 50 Hz, 1 min	2.5 ¹⁾	kV
U_w	Impulse withstand voltage 1.2/50 μ s	16	kV
		Min	
d_{cp}	Creepage distance	19.5	mm
d_{cl}	Clearance	19.5	mm
CTI	Comparative tracking index (group IIIa)	175	

Note: ¹⁾ Between primary and secondary.

Applications examples

According to EN 50178 and IEC 61010-1 standards and following conditions:

- Over voltage category OV 3
- Pollution degree PD2
- Non-uniform field

	EN 50178	IEC 61010-1
d_{cp}, d_{cl}, U_w	Rated insulation voltage	Nominal voltage
Basic insulation	1600 V	1600 V
Reinforced insulation	800 V	800 V

Safety

This transducer must be used in limited-energy secondary circuits according to IEC 61010-1.



This transducer must be used in electric/electronic equipment with respect to applicable standards and safety requirements in accordance with the manufacturer's operating instructions.



Caution, risk of electrical shock

When operating the transducer, certain parts of the module can carry hazardous voltage (eg. primary busbar, power supply). Ignoring this warning can lead to injury and/or cause serious damage. This transducer is a build-in device, whose conducting parts must be inaccessible after installation. A protective housing or additional shield could be used. Main supply must be able to be disconnected.

Figura F.3 – Datasheet do Transdutor de Tensão LV 25-P Pág3



UL 508:Ratings and assumptions of certification

File # E189713 Volume: 2 Section: 1

Standards

- CSA C22.2 NO. 14 - 10 INDUSTRIAL CONTROL EQUIPMENT - Edition 11 - Revision Date 2011/08/01
- UL 508 STANDARD FOR INDUSTRIAL CONTROL EQUIPMENT - Edition 17 - Revision Date 2010/04/15.

Parameter	Symbol	Unit	Value
Primary involved potential		V AC/DC	600
Max surrounding air temperature	T_A	°C	85
Primary current	I_P	mA	0 to 10
Secondary supply voltage	U_C	V DC	± 12 to ±15
Secondary nominal rms current	I_{SN}	mA	25

Conditions of acceptability

When installed in the end-use equipment, consideration shall be given to the following:

- 1 - These devices must be mounted in a suitable end-use enclosure.
- 2 - The terminals have not been evaluated for field wiring.
- 3 - The LV 25-P series are intended to be mounted on the printed wiring board of the end-use equipment (with a minimum CTI of 100).
- 4 - The LV 25-P series shall be used in a pollution degree 2 environment when the Printed Wiring Board has not been coated.
- 5 - The LV 25-P series shall be mounted on the load side of line filters.
- 6 - Low voltage circuits are intended to be powered by a circuit derived from an isolating source (such as a transformer, optical isolator, limiting impedance or electro-mechanical relay) and having no direct connection back to the primary circuit (other than through the grounding means).
- 7 - Base on results of temperature tests, in the end use application, a maximum of 100 °C cannot be exceeded at soldering point between primary coil pin and soldering point of on the primary bus bar (corrected to the appropriate evaluated max. surrounding air).

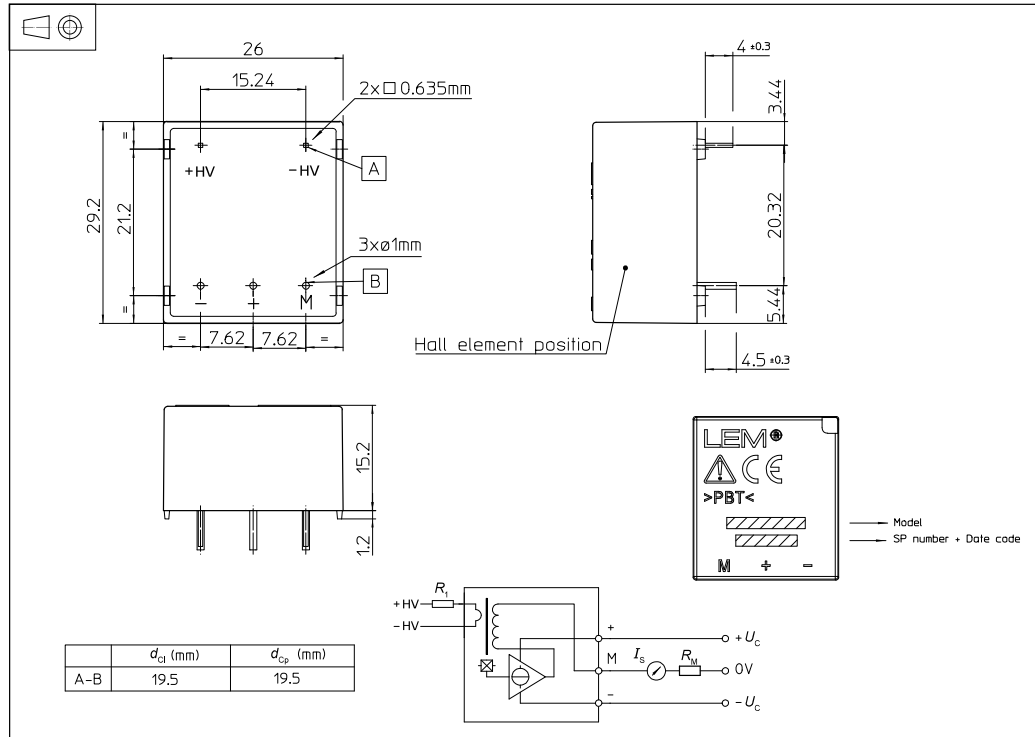
Marking

Only those products bearing the UL or UR Mark should be considered to be Listed or Recognized and covered under UL's Follow-Up Service. Always look for the Mark on the product.

Figura F.4 – Datasheet do Transdutor de Tensão LV 25-P Pág4



Dimensions LV 25-P (in mm)



Mechanical characteristics

- General tolerance ± 0.2 mm
- Fastening & connection of primary 2 pins
0.635 × 0.635 mm
- Fastening & connection of secondary 3 pins Ø 1 mm
- Recommended PCB hole Ø 1.2 mm

Remarks

- I_S is positive when V_p is applied on terminal + HV.
- Installation of the transducer must be done unless otherwise specified on the datasheet, according to LEM Transducer Generic Mounting Rules. Please refer to LEM document N°ANE120504 available on our Web site: [Products/Product Documentation](#).
- This is a standard model. For different versions (supply voltages, turns ratios, unidirectional measurements...), please contact us.

Instructions for use of the voltage transducer model LV 25-P

Primary resistor R₁: the transducer's optimum accuracy is obtained at the nominal primary current. As far as possible, R₁ should be calculated so that the nominal voltage to be measured corresponds to a primary current of 10 mA.

Example: Voltage to be measured V_{PN} = 250 V

a) R₁ = 25 kΩ / 2.5 W, I_p = 10 mA Accuracy = ± 0.9 % of V_{PN} (@ T_A = + 25 °C)

b) R₁ = 50 kΩ / 1.25 W, I_p = 5 mA Accuracy = ± 1.5 % of V_{PN} (@ T_A = + 25 °C)

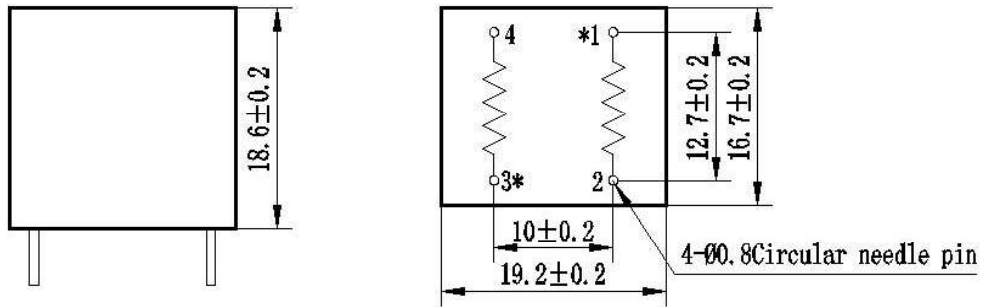
Operating range (recommended): taking into account the resistance of the primary windings (which must remain low compared to R₁, in order to keep thermal deviation as low as possible) and the insulation, this transducer is suitable for measuring nominal voltages from 10 to 500 V.

Figura F.5 – Datasheet do Transformador Isolado ZMPT101B Pág1

ZMPT101B Current-type Voltage Transformer

Small size, high accuracy, good consistency, for voltage and power measurement

Structural parameters:



Remarks: primary input: 1、2 pins secondary output: 3、4pins
Or

primary input:: 3、4 pins secondary output::1、2pins
“*” Same polarity

Front view

Bottom view

The main technical parameters:

Model	ZMPT101B
Rated input current	2mA
Rated output current	2mA
turns ratio	1000:1000
phase angle error	≤20' (input 2mA, sampling resistor 100Ω)
operating range	0~1000V 0~10mA (sampling resistor 100Ω)
linearity	≤0.2%(20%dot~120%dot)
Permissible error	-0.3%≤ f ≤+0.2% (input 2mA, sampling resistor 100Ω)
isolation voltage	4000V
application	voltage and power measurement
Encapsulation	Epoxy
installation	PCB mounting (Pin Length>3mm)
Operating temperature	-40℃~+60℃
Case Material	ABS (Note: ABS CASE is NOT available for wave-soldering)

Figura F.6 – Datasheet do Transformador Isolado ZMPT101B Pág2

Direction for use:

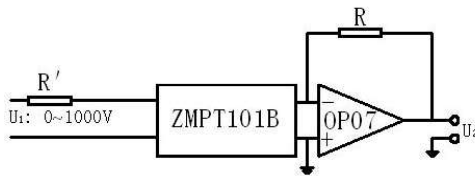


Figure I

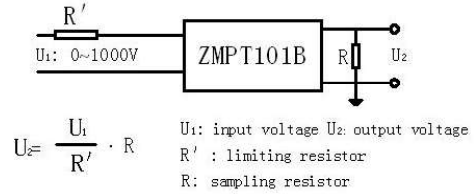


Figure II

1. The typical usage of the product is for the active output (Figure I). R' is a limiting resistor, R is a sampling resistor.
2. The product can be directly through the resistance sampling, easy to use (Figure II).

Figura F.7 – Datasheet do Sensor de Corrente ACS758LCB-050B-PFF-T Pág1



ACS758xCB

Thermally Enhanced, Fully Integrated, Hall Effect-Based Linear Current Sensor IC with 100 $\mu\Omega$ Current Conductor

FEATURES AND BENEFITS

- Industry-leading noise performance through proprietary amplifier and filter design techniques
- Integrated shield greatly reduces capacitive coupling from current conductor to die due to high dV/dt signals, and prevents offset drift in high-side, high voltage applications
- Total output error improvement through gain and offset trim over temperature
- Small package size, with easy mounting capability
- Monolithic Hall IC for high reliability
- Ultra-low power loss: 100 $\mu\Omega$ internal conductor resistance
- Galvanic isolation allows use in economical, high-side current sensing in high voltage systems
- AEC Q-100 qualified

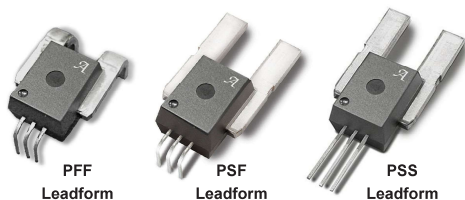
Continued on the next page...



TUV America
Certificate Number:
UBV 14 05 54214 028
UL Certified
File No. E316429



PACKAGE: 5-PIN CB PACKAGE



DESCRIPTION

The Allegro™ ACS758 family of current sensor ICs provides economical and precise solutions for AC or DC current sensing. Typical applications include motor control, load detection and management, power supply and DC-to-DC converter control, inverter control, and overcurrent fault detection.

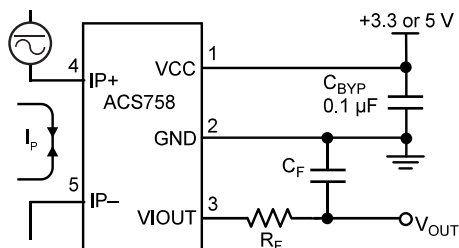
The device consists of a precision, low-offset linear Hall circuit with a copper conduction path located near the die. Applied current flowing through this copper conduction path generates a magnetic field which the Hall IC converts into a proportional voltage. Device accuracy is optimized through the close proximity of the magnetic signal to the Hall transducer. A precise, proportional output voltage is provided by the low-offset, chopper-stabilized BiCMOS Hall IC, which is programmed for accuracy at the factory.

High level immunity to current conductor dV/dt and stray electric fields, offered by Allegro proprietary integrated shield technology, provides low output voltage ripple and low offset drift in high-side, high voltage applications.

The output of the device has a positive slope ($>V_{CC}/2$) when an increasing current flows through the primary copper conduction path (from terminal 4 to terminal 5), which is the path used for current sampling. The internal resistance of this conductive path is 100 $\mu\Omega$ typical, providing low power loss.

The thickness of the copper conductor allows survival of the device at high overcurrent conditions. The terminals of the conductive path are electrically isolated from the signal leads

Continued on the next page...



Application 1: The ACS758 outputs an analog signal, V_{OUT} , that varies linearly with the uni- or bi-directional AC or DC primary sampled current, I_p , within the range specified. C_F is for optimal noise management, with values that depend on the application.

Typical Application

Figura F.8 – Datasheet do Sensor de Corrente ACS758LCB-050B-PFF-T Pág2

ACS758xCB

*Thermally Enhanced, Fully Integrated, Hall Effect-Based
Linear Current Sensor IC with 100 $\mu\Omega$ Current Conductor*

FEATURES AND BENEFITS (CONTINUED)

- 3.0 to 5.5 V, single supply operation
- 120 kHz typical bandwidth
- 3 μs output rise time in response to step input current
- Output voltage proportional to AC or DC currents
- Factory-trimmed for accuracy
- Extremely stable output offset voltage
- Nearly zero magnetic hysteresis

DESCRIPTION (CONTINUED)

(pins 1 through 3). This allows the ACS758 family of sensor ICs to be used in applications requiring electrical isolation without the use of opto-isolators or other costly isolation techniques.

The device is fully calibrated prior to shipment from the factory. The ACS758 family is lead (Pb) free. All leads are plated with 100% matte tin, and there is no Pb inside the package. The heavy gauge leadframe is made of oxygen-free copper.



Selection Guide

Part Number ¹	Package		Primary Sampled Current, I_P (A)	Sensitivity Sens (Typ.) (mV/A)	Current Directionality	T_{OP} (°C)	Packing ²
	Terminals	Signal Pins					
ACS758LCB-050B-PFF-T	Formed	Formed	± 50	40	Bidirectional	-40 to 150	34 pieces per tube
ACS758LCB-050U-PFF-T	Formed	Formed	50	60	Unidirectional		
ACS758LCB-100B-PFF-T	Formed	Formed	± 100	20	Bidirectional		
ACS758LCB-100B-PSF-T	Straight	Formed	± 100	20	Bidirectional		
ACS758LCB-100U-PFF-T	Formed	Formed	100	40	Unidirectional		
ACS758KCB-150B-PFF-T	Formed	Formed	± 150	13.3	Bidirectional	-40 to 125	
ACS758KCB-150B-PSS-T	Straight	Straight	± 150	13.3	Bidirectional		
ACS758KCB-150U-PFF-T	Formed	Formed	150	26.7	Unidirectional		
ACS758ECB-200B-PFF-T	Formed	Formed	± 200	10	Bidirectional	-40 to 85	
ACS758ECB-200B-PSF-T	Straight	Formed	± 200	10	Bidirectional		
ACS758ECB-200B-PSS-T	Straight	Straight	± 200	10	Bidirectional		
ACS758ECB-200U-PFF-T	Formed	Formed	200	20	Unidirectional		

¹Additional leadform options available for qualified volumes.

²Contact Allegro for additional packing options.



Allegro MicroSystems, LLC
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1,508,853,5000; www.allegromicro.com

Figura F.9 – Datasheet do Sensor de Corrente ACS758LCB-050B-PFF-T Pág3

ACS758xCB

*Thermally Enhanced, Fully Integrated, Hall Effect-Based
Linear Current Sensor IC with 100 $\mu\Omega$ Current Conductor*

SPECIFICATIONS

Absolute Maximum Ratings

Characteristic	Symbol	Notes	Rating	Units
Forward Supply Voltage	V_{CC}		8	V
Reverse Supply Voltage	V_{RCC}		-0.5	V
Forward Output Voltage	V_{IOUT}		28	V
Reverse Output Voltage	V_{RIOUT}		-0.5	V
Output Source Current	$I_{OUT(SOURCE)}$	VIOUT to GND	3	mA
Output Sink Current	$I_{OUT(SINK)}$	VCC to VIOUT	1	mA
Nominal Operating Ambient Temperature	T_{OP}	Range E	-40 to 85	$^{\circ}C$
		Range K	-40 to 125	$^{\circ}C$
		Range L	-40 to 150	$^{\circ}C$
Maximum Junction	$T_J(max)$		165	$^{\circ}C$
Storage Temperature	T_{stg}		-65 to 165	$^{\circ}C$

Isolation Characteristics

Characteristic	Symbol	Notes	Rating	Unit
Dielectric Strength Test Voltage*	V_{ISO}	Agency type-tested for 60 seconds per UL standard 60950-1, 2nd Edition	4800	VAC
Working Voltage for Basic Isolation	V_{WFSI}	For basic (single) isolation per UL standard 60950-1, 2nd Edition	990	VDC or V_{pk}
			700	V_{rms}
Working Voltage for Reinforced Isolation	V_{WRFI}	For reinforced (double) isolation per UL standard 60950-1, 2nd Edition	636	VDC or V_{pk}
			450	V_{rms}

* Allegro does not conduct 60-second testing. It is done only during the UL certification process.



Allegro MicroSystems, LLC
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1,508,853,5000; www.allegromicro.com

Figura F.10 – Datasheet do Sensor de Corrente ACS758LCB-050B-PFF-T Pág4

ACS758xCB

*Thermally Enhanced, Fully Integrated, Hall Effect-Based
Linear Current Sensor IC with 100 $\mu\Omega$ Current Conductor*

Thermal Characteristics may require derating at maximum conditions

Characteristic	Symbol	Test Conditions*	Value	Unit
Package Thermal Resistance	$R_{\theta JA}$	Mounted on the Allegro evaluation board with 2800 mm ² (1400 mm ² on component side and 1400 mm ² on opposite side) of 4 oz. copper connected to the primary leadframe and with thermal vias connecting the copper layers. Performance is based on current flowing through the primary leadframe and includes the power consumed by the PCB.	7	$^{\circ}C/W$

*Additional thermal information available on the Allegro website

Typical Overcurrent Capabilities^{1,2}

Characteristic	Symbol	Notes	Rating	Units
Overcurrent	I_{POC}	$T_A = 25^{\circ}C$, 1s duration, 1% duty cycle	1200	A
		$T_A = 85^{\circ}C$, 1s duration, 1% duty cycle	900	A
		$T_A = 150^{\circ}C$, 1s duration, 1% duty cycle	600	A

¹Test was done with Allegro evaluation board. The maximum allowed current is limited by $T_J(max)$ only.

²For more overcurrent profiles, please see FAQ on the Allegro website, www.allegromicro.com.



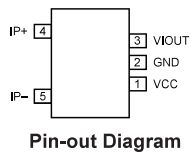
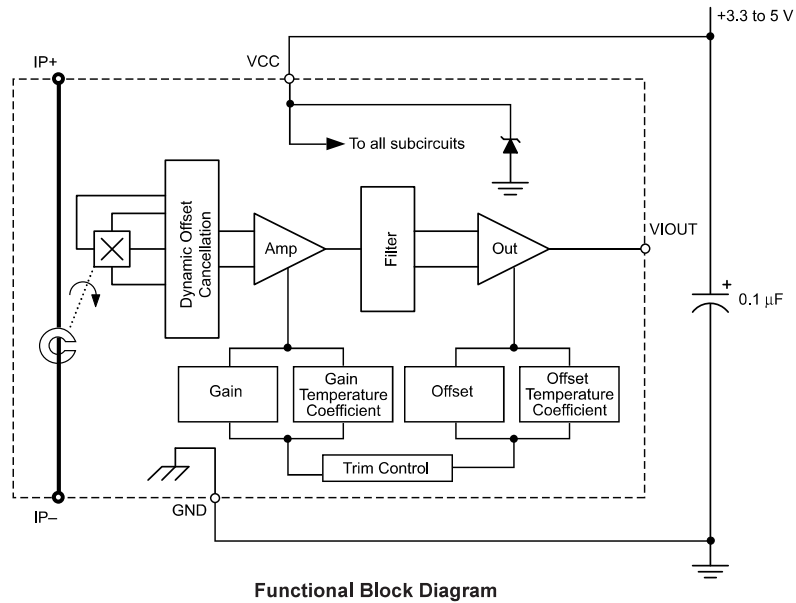
Allegro MicroSystems, LLC
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1,508,853,5000; www.allegromicro.com

4

Figura F.11 – Datasheet do Sensor de Corrente ACS758LCB-050B-PFF-T Pág5

ACS758xCB

*Thermally Enhanced, Fully Integrated, Hall Effect-Based
Linear Current Sensor IC with 100 μΩ Current Conductor*



Terminal List Table

Number	Name	Description
1	VCC	Device power supply terminal
2	GND	Signal ground terminal
3	VIOOUT	Analog output signal
4	IP+	Terminal for current being sampled
5	IP-	Terminal for current being sampled



Allegro MicroSystems, LLC
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1,508,853,5000; www.allegromicro.com

Figura F.12 – Datasheet do Sensor de Corrente ACS758LCB-050B-PFF-T Pág6

ACS758xCB

*Thermally Enhanced, Fully Integrated, Hall Effect-Based
Linear Current Sensor IC with 100 $\mu\Omega$ Current Conductor*

COMMON OPERATING CHARACTERISTICS¹ valid at $T_{OP} = -40^{\circ}\text{C}$ to 150°C and $V_{CC} = 5\text{ V}$, unless otherwise specified

Characteristic	Symbol	Test Conditions	Min.	Typ.	Max.	Units
Supply Voltage ²	V_{CC}		3	5.0	5.5	V
Supply Current	I_{CC}	Output open	–	10	13.5	mA
Power-On Delay	t_{POD}	$T_A = 25^{\circ}\text{C}$	–	10	–	μs
Rise Time ³	t_r	I_P step = 60% of I_{P+} , 10% to 90% rise time, $T_A = 25^{\circ}\text{C}$, $C_{OUT} = 0.47\text{ nF}$	–	3	–	μs
Propagation Delay Time ³	t_{PROP}	$T_A = 25^{\circ}\text{C}$, $C_{OUT} = 0.47\text{ nF}$	–	1	–	μs
Response Time	$t_{RESPONSE}$	Measured as sum of t_{PROP} and t_r	–	4	–	μs
Internal Bandwidth ⁴	BW_I	–3 dB; $T_A = 25^{\circ}\text{C}$, $C_{OUT} = 0.47\text{ nF}$	–	120	–	kHz
Output Load Resistance	$R_{LOAD(MIN)}$	VIOUT to GND	4.7	–	–	k Ω
Output Load Capacitance	$C_{LOAD(MAX)}$	VIOUT to GND	–	–	10	nF
Primary Conductor Resistance	$R_{PRIMARY}$	$T_A = 25^{\circ}\text{C}$	–	100	–	$\mu\Omega$
Symmetry ³	E_{SYM}	Over half-scale of I_P	99	100	101	%
Quiescent Output Voltage ⁵	$V_{IOUT(QBI)}$	Bidirectional variant, $I_P = 0\text{ A}$, $T_A = 25^{\circ}\text{C}$	–	$V_{CC}/2$	–	V
	$V_{IOUT(QUNI)}$	Unidirectional variant, $I_P = 0\text{ A}$, $T_A = 25^{\circ}\text{C}$, $V_{IOUT(QUNI)}$ is ratiometric to V_{CC}	–	0.6	–	V
Ratiometry ³	V_{RAT}	$V_{CC} = 4.5$ to 5.5 V	–	100	–	%

¹Device is factory-trimmed at 5 V, for optimal accuracy.

²Devices are programmed for maximum accuracy at 5.0 V V_{CC} levels. The device contains ratiometry circuits that accurately alter the 0 A Output Voltage and Sensitivity level of the device in proportion to the applied V_{CC} level. However, as a result of minor nonlinearities in the ratiometry circuit additional output error will result when V_{CC} varies from the 5 V V_{CC} level. Customers that plan to operate the device from a 3.3 V regulated supply should contact their local Allegro sales representative regarding expected device accuracy levels under these bias conditions.

³See Characteristic Definitions section of this datasheet.

⁴Calculated using the formula $BW_I = 0.35 / t_r$.

⁵ $V_{IOUT(Q)}$ may drift over the lifetime of the device by as much as $\pm 25\text{ mV}$.



Allegro MicroSystems, LLC
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1,508,853,5000; www.allegromicro.com

Figura F.13 – Datasheet do Sensor de Corrente ACS758LCB-050B-PFF-T Pág7

ACS758xCB

*Thermally Enhanced, Fully Integrated, Hall Effect-Based
Linear Current Sensor IC with 100 $\mu\Omega$ Current Conductor*

X050B PERFORMANCE CHARACTERISTICS¹: $T_{OP} = -40^{\circ}\text{C}$ to 150°C , $V_{CC} = 5\text{ V}$, unless otherwise specified

Characteristic	Symbol	Test Conditions	Min.	Typ.	Max.	Units
Primary Sampled Current	I_P		-50	-	50	A
Sensitivity	$Sens_{TA}$	Full scale of I_P applied for 5 ms, $T_A = 25^{\circ}\text{C}$	-	40	-	mV/A
	$Sens_{(TOP)HT}$	Full scale of I_P applied for 5 ms, $T_{OP} = 25^{\circ}\text{C}$ to 150°C	-	39.4	-	mV/A
	$Sens_{(TOP)LT}$	Full scale of I_P applied for 5 ms, $T_{OP} = -40^{\circ}\text{C}$ to 25°C	-	41	-	mV/A
Noise ²	V_{NOISE}	$T_A = 25^{\circ}\text{C}$, 10 nF on VIOUT pin to GND	-	10	-	mV
Nonlinearity	E_{LIN}	Up to full scale of I_P , I_P applied for 5 ms	-1	-	1	%
Electrical Offset Voltage ³	$V_{OE(TA)}$	$I_P = 0\text{ A}$, $T_A = 25^{\circ}\text{C}$	-	± 5	-	mV
	$V_{OE(TOP)HT}$	$I_P = 0\text{ A}$, $T_{OP} = 25^{\circ}\text{C}$ to 150°C	-	± 15	-	mV
	$V_{OE(TOP)LT}$	$I_P = 0\text{ A}$, $T_{OP} = -40^{\circ}\text{C}$ to 25°C	-	± 35	-	mV
Magnetic Offset Error	I_{ERROM}	$I_P = 0\text{ A}$, $T_A = 25^{\circ}\text{C}$, after excursion of 50 A	-	100	-	mA
Total Output Error ⁴	$E_{TOT(HT)}$	Over full scale of I_P , I_P applied for 5 ms, $T_{OP} = 25^{\circ}\text{C}$ to 150°C	-	-1.2	-	%
	$E_{TOT(LT)}$	Over full scale of I_P , I_P applied for 5 ms, $T_{OP} = -40^{\circ}\text{C}$ to 25°C	-	2	-	%

¹See Characteristic Performance Data page for parameter distributions over temperature range.

² ± 3 sigma noise voltage.

³ $V_{OE(TOP)}$ drift is referred to ideal $V_{IOUT(Q)} = 2.5\text{ V}$.

⁴Percentage of I_P . Output filtered.

X050U PERFORMANCE CHARACTERISTICS¹: $T_{OP} = -40^{\circ}\text{C}$ to 150°C , $V_{CC} = 5\text{ V}$, unless otherwise specified

Characteristic	Symbol	Test Conditions	Min.	Typ.	Max.	Units
Primary Sampled Current	I_P		0	-	50	A
Sensitivity	$Sens_{TA}$	Full scale of I_P applied for 5 ms, $T_A = 25^{\circ}\text{C}$	-	60	-	mV/A
	$Sens_{(TOP)HT}$	Full scale of I_P applied for 5 ms, $T_{OP} = 25^{\circ}\text{C}$ to 150°C	-	59	-	mV/A
	$Sens_{(TOP)LT}$	Full scale of I_P applied for 5 ms, $T_{OP} = -40^{\circ}\text{C}$ to 25°C	-	61	-	mV/A
Noise ²	V_{NOISE}	$T_A = 25^{\circ}\text{C}$, 10 nF on VIOUT pin to GND	-	15	-	mV
Nonlinearity	E_{LIN}	Up to full scale of I_P , I_P applied for 5 ms	-1	-	1	%
Electrical Offset Voltage ³	$V_{OE(TA)}$	$I_P = 0\text{ A}$, $T_A = 25^{\circ}\text{C}$	-	± 5	-	mV
	$V_{OE(TOP)HT}$	$I_P = 0\text{ A}$, $T_{OP} = 25^{\circ}\text{C}$ to 150°C	-	± 20	-	mV
	$V_{OE(TOP)LT}$	$I_P = 0\text{ A}$, $T_{OP} = -40^{\circ}\text{C}$ to 25°C	-	± 40	-	mV
Magnetic Offset Error	I_{ERROM}	$I_P = 0\text{ A}$, $T_A = 25^{\circ}\text{C}$, after excursion of 50 A	-	100	-	mA
Total Output Error ⁴	$E_{TOT(HT)}$	Over full scale of I_P , I_P applied for 5 ms, $T_{OP} = 25^{\circ}\text{C}$ to 150°C	-	-1.2	-	%
	$E_{TOT(LT)}$	Over full scale of I_P , I_P applied for 5 ms, $T_{OP} = -40^{\circ}\text{C}$ to 25°C	-	2	-	%

¹See Characteristic Performance Data page for parameter distributions over temperature range.

² ± 3 sigma noise voltage.

³ $V_{OE(TOP)}$ drift is referred to ideal $V_{IOUT(Q)} = 0.6\text{ V}$.

⁴Percentage of I_P . Output filtered.



Allegro MicroSystems, LLC
115 Northeast Cutoff
Worcester, Massachusetts 01615-0036 U.S.A.
1,508,853,5000; www.allegromicro.com

7

ANEXO G – DSP UTILIZADO NO PROTÓTIPO

Nessa seção são apresentados as Figuras G.1 e G.2, referente ao guia inicial fornecido pelo fabricante do Kit LaunchPad F28069M. Assim como as Figuras G.3 à G.5 responsáveis por uma recomendação da Texas Instruments importante para a proteção das entradas analógicas do Kit do DSP. Figuras

Figura G.2 – Guia Inicial do Kit da Texas Launchxl F28069M Pág2

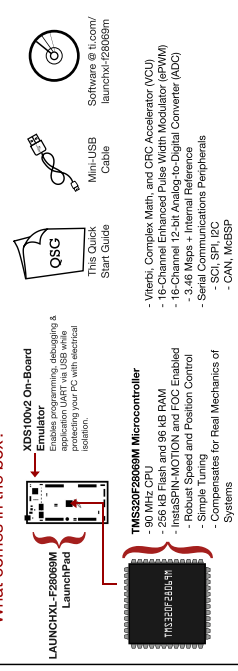
A closer look at your new LaunchPad Development Kit

Featured microcontroller: TMS320F28069M

This LaunchPad is great for...

- Evaluation of InstaSPIN™-FOC and InstaSPIN-MOTION for three phase motor control, including encoder and sensorless based torque, velocity, and servo position control
- Experimentation with power conversion control including DC-AC, AC-DC, DC-DC, and MPPT algorithms
- Power Line Communications and Metering
- Industrial sensing and interface
- DSP, sensing, and capture applications including radar, Doppler, infrared, and time-of-flight

What comes in the box?



Out-of-box Demo

For more detailed instructions refer to the user's guide @ ti.com/launchxl-f28069m

1. Connecting to the Computer

Connect the LaunchPad using the included mini-USB cable to a computer. Two green power LEDs should illuminate. For proper operation, drivers are needed. It is recommended to get drivers by installing an IDE such as TI's CCS. Drivers are also available at ti.com/xds100drivers.

2. Running the Out-of-box Demo

When connected to your computer, the LaunchPad will power up and flash the red and blue LEDs for approximately 3 seconds. After the LEDs complete flashing the LaunchPad goes into a temperature measurement mode.

Temperature Mode

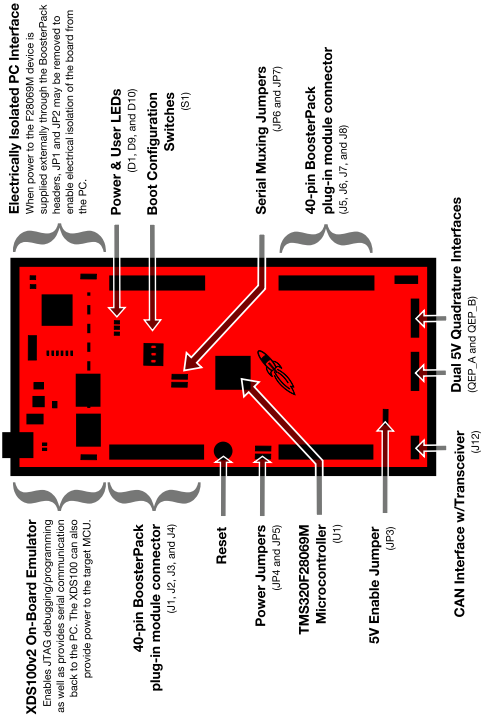
This mode provides a simple thermometer application. Using the on-chip temperature sensor, a reference temperature is recorded when this mode is entered. Once a second thereafter, the device's temperature is measured and compared to the reference temperature.

If the temperature has increased the red LED (D9) will light, and will increase in intensity for each degree above the reference temperature is.

Conversely, if the temperature has decreased the blue LED (D10) will light, and will increase in intensity for each degree below the reference temperature is.

Temperature data is also sent serially to the PC through the USB cable using a virtual COM port. The data can be viewed in a terminal using these settings: 115200 baud, 8 data, no parity, and 1 stop bit.

LAUNCHXL-F28069M Overview



InstaSPIN™ Technology

TI's InstaSPIN sensorless, three-phase motor solutions make designing motor control applications easier whether you have a simple application or a complex design.

InstaSPIN™-MOTION

TI's InstaSPIN-MOTION is powered by Spirit™ from LineStream Technologies. SpiritAC provides robust control across dynamic speed, position, and load ranges of the system. SpiritTAC significantly slashes setup time by replacing hard-to-tune PID controllers with simple, single-parameter tuning. InstaSPIN-MOTION is ideal for applications that require accurate speed and position control, minimal disturbance, and for applications that undergo multiple state transitions or experience dynamic changes.

InstaSPIN™-FOC

TI's InstaSPIN-FOC (field-oriented-control) technology enables designers to identify, tune, and fully control any type of three-phase, variable speed, sensorless, synchronous, or asynchronous motor control system in just minutes

This new technology removes the need for a mechanical motor rotor sensor to reduce system costs and improve operation using TI's new software encoder (sensorless observer) algorithm, FAST™ (Flux, Angle, Speed, and Torque). This enables premium solutions that improve motor efficiency, performance, and reliability in all variable-speed and load motor applications.

Getting Started with InstaSPIN™

To get started download MotorWare from www.ti.com/motorware. After MotorWare is installed, run MotorWare.exe and follow the User's Guide for the F28069M LaunchPad.

Figura G.3 – Proteção das Entradas ADC Pág1



ADC Input Protection

Shridhar Atmaram More

Digital/Analog Converters

ABSTRACT

Analog-to-Digital Converters (ADC's) are at the heart of any design which involves capturing the analog signal. This is usually the most important and highest-cost component in the signal chain. Since the signal chain is interfaced to the varying analog world signals, it is critical to protect the ADC inputs. This application note lists different techniques to protect the ADC inputs from the signals which can be beyond the ADC specifications.

Contents

1	Introduction	1
2	Operational Amplifier Power Supply	2
3	Input Protection Using Clamps	2
4	Operational Amplifiers With Output Clamp	3
5	Conclusion	3
6	References	3

1 Introduction

The ADC inputs can get damaged by signals exceeding the input range specified in the electrical parameters. The inputs need to be protected all the time (during powered up as well as powered down state) to avoid damaging the ADC. The damage due to overstress can be catastrophic, that is, the ADC will not be functional, or there will be performance degradation to the extent that expected system performance cannot be achieved.

The methods discussed below are applicable to ADCs which have the front end as the sample and hold block or the max input range is limited by analog supply voltage. There are ADCs in the market which can support higher input voltage than the analog supply voltage. These ADCs use resistive input combination to level shift the actual ADC input. It is recommended to have a operational amplifier buffer drive these inputs and the buffer power supply should fall within absolute max input ratings of the ADC.

Figura G.4 – Proteção das Entradas ADC Pág2

2 Operational Amplifier Power Supply

Most ADC inputs are preceded by an operational amplifier stage. Check if the operational amplifier can be operated with same input supply as that of the ADC. This configuration ensures that the input to ADC will never go beyond the ADC supply range since the operational amplifier will get saturated when the output gets close to supply rails, thus protecting the ADC inputs. This is the simplest way of protecting the inputs. Please refer the configuration shown in [Figure 1](#).

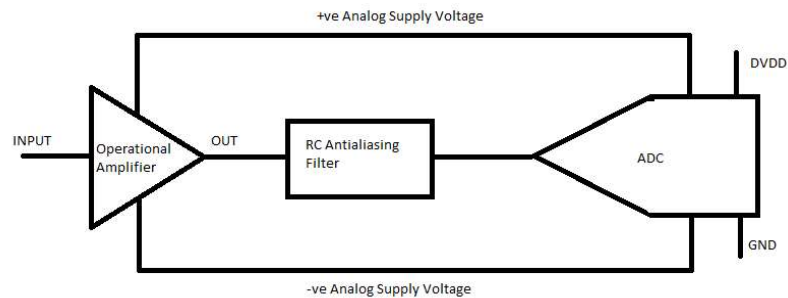


Figure 1. Operational Amplifier Power Supply

3 Input Protection Using Clamps

This protection method can be employed if the input is directly connected to the ADC input or the signal conditioning amplifiers are operating at voltages greater than the ADC analog supply voltage. Most ADC inputs have the internal diodes, which conduct when the input voltage goes beyond the supply voltage. These diodes are not designed to carry large current for a longer amount of time. The clamp structure emulates the ADC internal diode structure with external clamp diodes which are capable of higher continuous current conduction. Placing these clamps after the input anti-aliasing RC filter provides an additional advantage. The resistance acts as a current limiting device if the input voltage goes beyond allowed input range. If the current is too high, this resistance will get damaged due to heat dissipation and will protect the clamp diodes as well as ADC.

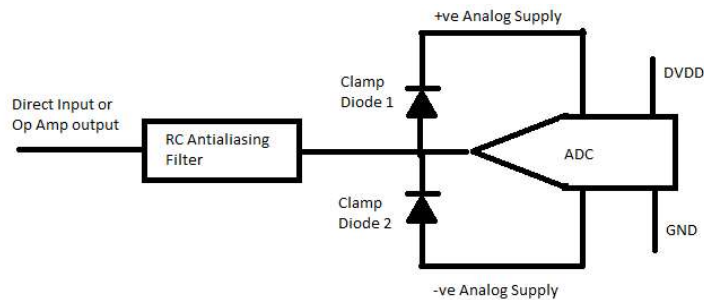


Figure 2. Input Protection Using Clamps

Figura G.5 – Proteção das Entradas ADC Pág3



4 Operational Amplifiers With Output Clamp

Clamp diodes have an important parameter to consider "reverse recovery time". Once the ADC input gets back in the normal range from overdrive condition, the diodes are expected to turn off immediately and normal operation restored. During reverse recovery period the clamp diode will still conduct. If it is important to have a short reverse recovery time, consider using operational amplifiers with programmable output clamp levels. [OPA698](#) is one such device with ultra-fast overdrive recovery (1 ns) and wide operating bandwidth. The circuit configuration shown in [Figure 3](#) illustrates the OPA698 interface with ADS822 ADC.

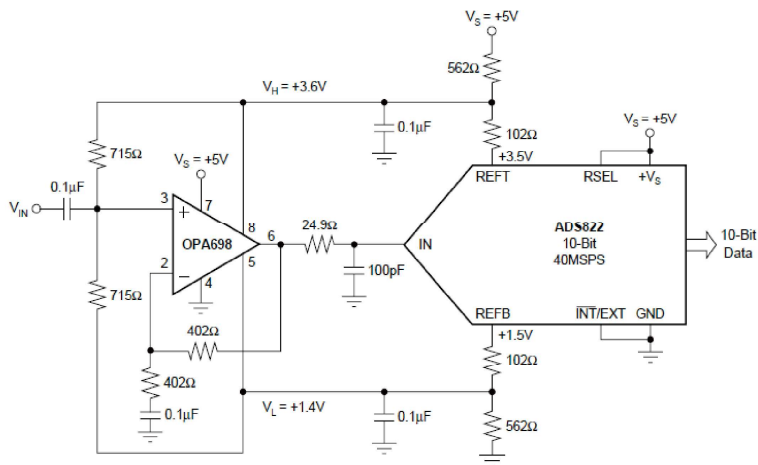


Figure 3. Single-Supply Limiting ADC Input Driver

5 Conclusion

It is important to protect the ADC, an integral part of the data acquisition system, from all possible input scenarios. The methods described in this application report help in designing a system which will be protected from unwanted signal fluctuations. Before implementing any of these methods, it is important to know ADC specifications as well as ADC input structure and signal path processing requirements.

6 References

1. *OPA698 datasheet* [SBOS258](#)



```

ADCSOC0CTL = 4846h;           // (ACQPS=6, CHSEL=1, TRIGSEL=9)
ADCSOC1CTL = 4886h;           // (ACQPS=6, CHSEL=2, TRIGSEL=9)
ADCSOC2CTL = 48C6h;           // (ACQPS=6, CHSEL=3, TRIGSEL=9)
    
```

When configured this way, three conversions will be started in series on an ePWM3 SOCA event. The result of the conversion on channel ADCINA1 will show up in ADCRESULT0. The result of the conversion on channel ADCINA2 will show up in ADCRESULT1. The result of the conversion on channel ADCINA3 will show up in ADCRESULT2. The channel converted and the trigger have no bearing on where the result of the conversion shows up. The RESULT register is associated with the SOC.

NOTE: These examples are incomplete. Clocks must be enabled via the PCLKCR0 register and the ADC must be powered to work correctly. For a description of the PCLKCR0 register see the *System Control and Interrupts* section in this manual. For the power-up sequence of the ADC, see [Section 8.1.8](#). The CLKDIV2EN bit in the ADCCTL2 register must also be set to a proper value to obtain correct frequency of operation. For more information on the ADCCTL2 register please refer to [Section 8.1.11](#)

8.1.3.1 ADC Acquisition (Sample and Hold) Window

External drivers vary in their ability to drive an analog signal quickly and effectively. Some circuits require longer times to properly transfer the charge into the sampling capacitor of an ADC. To address this, the ADC supports control over the sample window length for each individual SOC configuration. Each ADCSOCxCTL register has a 6-bit field, ACQPS, that determines the sample and hold (S/H) window size. The value written to this field is one less than the number of cycles desired for the sampling window for that SOC. Thus, a value of 15 in this field will give 16 clock cycles of sample time. The minimum number of sample cycles allowed is 7 (ACQPS=6). The total sampling time is found by adding the sample window size to the conversion time of the ADC, 13 ADC clocks. Examples of various sample times are shown below in [Table 8-1](#).

Table 8-1. Sample Timings with Different Values of ACQPS

SYSCLKOUT	ADC Clock	ACQPS	Sample Window	Conversion Time (13 cycles)	Total Time to Process Analog Voltage ⁽¹⁾
90Mhz	45MHz	6	155.56ns	288.89ns	444.44ns
90Mhz	45MHz	25	577.78ns	288.89ns	866.67ns

⁽¹⁾ The total times are for a single conversion and do not include pipelining effects that increase the average speed over time.

ANEXO H – DATASHEET REGULADORES DE TENSÃO FAMÍLIA 78

Nessa seção é apresentado à Fig. H.1, referente a uma das páginas do datasheet com as características comuns dos reguladores da família 78 e outras voltadas ao regulador 7805, com propósito de fundamentar a questão do limite da tensão de entrada do regulador.

O datasheet completo pode ser encontrado em (FAIRCHILD, 2006).

Figura H.1 – Datasheet Reguladores 7805 e 7815 - Pág 3.

Absolute Maximum Ratings^(Note 1)

Parameter	Symbol	Value	Unit
Input Voltage (for $V_O = 5V$ to $18V$)	V_I	35	V
(for $V_O = 24V$)	V_I	40	V
Thermal Resistance Junction-Cases (TO-220)	$R_{\theta JC}$	5	$^{\circ}C/W$
Thermal Resistance Junction-Air (TO-220)	$R_{\theta JA}$	65	$^{\circ}C/W$
Operating Temperature Range	T_{OPR}	0 ~ 125	$^{\circ}C$
LM78xx		-40 ~ 125	$^{\circ}C$
LM78xxA		0 ~ 125	$^{\circ}C$
Storage Temperature Range	T_{STG}	-65 ~ 150	$^{\circ}C$

Note 1: Absolute maximum ratings are those values beyond which damage to the device may occur. The datasheet specifications should be met, without exception, to ensure that the system design is reliable over its power supply, temperature, and output/input loading variables. Fairchild does not recommend operation outside datasheet specifications.

Electrical Characteristics (LM7805)

(Refer to the test circuits. $-40^{\circ}C < T_J < 125^{\circ}C$, $I_O = 500mA$, $V_I = 10V$, $C_I = 0.1\mu F$, unless otherwise specified)

Parameter	Symbol	Conditions	Min	Typ	Max	Unit	
Output Voltage	V_O	$T_J = 25^{\circ}C$	4.8	5.0	5.2	V	
		$5mA < I_O < 1A$, $P_{D(15W)}$, $V_I = 7V$ to $20V$	4.75	5.0	5.25		
Line Regulation (Note 2)	Regline	$T_J = 25^{\circ}C$	$V_O = 7V$ to $25V$	-	4.0	100	mV
			$V_I = 8V$ to $12V$	-	1.8	50.0	
Load Regulation	Regload	$T_J = 25^{\circ}C$	$I_O = 5mA$ to $1.5mA$	-	9.0	100	mV
			$I_O = 250mA$ to $750mA$	-	4.0	50.0	
Quiescent Current	I_Q	$T_J = 25^{\circ}C$	-	5.0	8.0	mA	
Quiescent Current Change	ΔI_Q	$I_O = 5mA$ to $1A$		-	0.03	0.5	mA
			$V_I = 7V$ to $25V$	-	0.3	1.3	
Output Voltage Drift (Note 3)	$(\Delta V_O) / \Delta T$	$I_O = 5mA$	-	-0.8	-	mV/ $^{\circ}C$	
Output Noise Voltage	V_{IN}	$f = 10Hz$ to $100kHz$, $T_A = 25^{\circ}C$	-	40.0	-	μV_{RMS}	
Ripple Rejection (Note 2)	RR	$f = 120Hz$, $V_O = 8V$ to $18V$	62.0	73.0	-	dB	
Dropout Voltage	V_{DROPP}	$I_O = 1A$, $T_J = 25^{\circ}C$	-	2.0	-	V	
Output Resistance (Note 3)	r_O	$f = 10Hz$	-	15.0	-	m Ω	
Short Circuit Current	I_{SC}	$V_I = 35V$, $T_A = 25^{\circ}C$	-	230	-	mA	
Peak Current (Note 3)	I_{PK}	$T_J = 25^{\circ}C$	-	2.2	-	A	

Note 2: Load and line regulation are specified at constant junction temperature. Changes in V_O due to heating effects must be taken into account separately. Pulse testing with low duty is used.

Note 3: These parameters, although guaranteed, are not 100% tested in production.

LM7805 • LM7806 • LM7808 • LM7809 • LM7810 • LM7812 • LM7815 • LM7818 • LM7824 • LM7805A • LM7806A • LM7808A
 • LM7809A • LM7810A • LM7812A • LM7815A • LM7818A • LM7824A